



RIETI Discussion Paper Series 26-J-038

1990年代後半から2010年代までの 日本の半導体産業に関わる政策史

石井 晋
経済産業研究所



Research Institute of Economy, Trade & Industry, IAA

独立行政法人経済産業研究所

<https://www.rieti.go.jp/jp/>

1990 年代後半から 2010 年代までの日本の半導体産業に関わる政策史*

石井 晋（学習院大学）

要 旨

世界の半導体集積回路(IC チップ)産業において、1990 年代以降、技術ロードマップが策定され、大きな技術的障壁に直面したことから、非競争領域の拡大が図られ、欧米において共同研究開発体制が構築された。その後も、2010 年代に至るまで、高集積化が進展したが、同時に IC チップ産業の各市場において独占的パワーを背景として寡占度が上昇した。日本においても、1990 年代半ば以降、メーカー主導のもと政策支援を受けながら共同研究開発体制が形成されたが、有力候補となる技術分野へのリソースの集中、外部リソースの投入、成果の円滑な事業化といった機能を十分に果たすことができなかった。2000 年代初め、共通プロセスの採用による専業ファウンドリー設立構想が生まれ、経済産業省もこれを推進したが、実現には至らなかった。これらの結果、日本の IC チップ産業への技術的貢献は、センサー、フラッシュ・メモリー等のいくつかの製品分野と、要素技術開発が成果を上げた製造装置や材料などに限られ、控えめなものとなった。半導体産業への投資の減退は、そうした環境のもとでの、メーカーによる適応的な経営戦略の結果と考えられる。IC チップへのより効果的な産業政策があったとすれば、独占の弊害の軽減や半導体人材の有効活用などの面で、一定の効果を持つ可能性があったものと考えられる。

キーワード： IC チップ、高集積化、技術的障壁、非競争領域、共同研究開発体制、独占的パワー、経済産業省、産業政策

JEL classification: L12, L52, N75, O33

RIETI ディスカッション・ペーパーは、専門論文の形式でまとめられた研究成果を公開し、活発な議論を喚起することを目的としています。論文に述べられている見解は執筆者個人の責任で発表するものであり、所属する組織及び（独）経済産業研究所としての見解を示すものではありません。

*本稿は、独立行政法人経済産業研究所（RIETI）におけるプロジェクト「1990 年代後半から 2010 年代までの日本の半導体産業に関わる政策史」の成果の一部である。

本稿の原案は、経済産業研究所（RIETI）のディスカッション・ペーパー検討会で発表を行ったものである。検討会参加者からの有益なコメントに感謝したい。本稿作成にあたって、経済産業研究所の横山繁氏から政策関係の資料収集に多大なご助力をいただいた。また、インタビューの設定等については、経済産業研究所の佐分利応貴氏、堺井啓公氏に多くのご尽力をいただいた。経済産業省商務情報政策局の栗田宗樹氏、元経済産業省で半導体産業を担当された福田秀敏氏には、丁寧にインタビューに応じていただいた。ここに記して、感謝の意を表したい。なお、本稿の内容に誤りがあれば、筆者(石井晋)が責を負う。

1990 年代後半から 2010 年代までの日本の半導体産業に関わる政策史

石井 晋 (学習院大学)

1. はじめに

本研究プロジェクトの目的は、1990 年代後半から 2010 年代末までに至る、経済産業省(2000 年までは通商産業省)の行った産業政策の歴史をたどり、政策の成果と課題を検討することである。具体的な産業としては、半導体産業を対象とする。各種半導体デバイスのうち、特に、先端的な科学技術と密接に関連し、数多くの工業製品の核となる製品である半導体集積回路(以下、IC チップ)を取り上げ、半導体製造装置、材料等にも目を配りながら、検討する。

ただし、この研究プロジェクトを進めるにあたって、政策に関わる資料がほとんど残存していないことが判明し、また、関係者へのインタビュー等から推測するに、この間の半導体産業に関わる政策が経済(通商)産業省内において重要視され続けてきたようには見えなかった。このため、本稿では、世界の半導体産業の発展史を踏まえた上で、日本の半導体およびその関連メーカーや業界団体の歴史をたどりながら、経済産業省がどのような形でその時々の課題に関与してきたのかに注目し、政策に期待された役割や政策の効果・意義について考察するというスタイルをとることにする。その際に利用するのは、業界団体・シンクタンク等の作成した報告書・提言、政府作成の資料、半導体技術に関する研究論文・報告書、企業および業界団体の団体史、経済・経営研究者による研究論文、新聞・雑誌記事など公表された資料が大部分である。これに加え、筆者による政策関係者へのインタビュー記録を使用する¹。

日本の半導体産業については、1980 年代から 1990 年代前半にかけて DRAM で世界市場をほぼ制覇して繁栄したものの、1990 年代半ばごろから米国メーカーの巻き返しや韓国・台湾メーカーの急成長を受けて、世界市場におけるシェアが低下、2000 年代には日本国内においてはデジタル家電向けチップを中心に小康状態を保ったものの、2010 年代には、通信機器・携帯電話向けチップで世界に追従できず、長期「衰退」傾向に陥ったとする理解が

¹ 限られたヒアリング記録ではあるが、特に 2000 年前後の半導体産業の動向をとらえる上で、いくつもの非常に重要な示唆を与えられた。

一般的であろう。

本稿では、まず、日本の半導体産業の「衰退」現象を以下の 2 点に整理しておきたい。

第一に、日本国内で製造される IC チップ(ロジック、メモリー等)²の世界市場におけるシェアが大きく低下した。28nm 以下のプロセス・ノード以降³の先端ロジック IC チップへの量産投資が控えられた。2024 年 12 月に台湾 TSMC の出資による JASM(Japan Advanced Semiconductor Manufacturing)熊本工場が量産を始める⁴まで、微細化の点で先端的なロジック IC チップの量産拠点が日本国内に存在しなかった⁵。

第二に、IC チップのファウンドリー(主に製造受託)、ファブレス(主に開発設計)、IDM(Integrated Device Manufacturer 開発設計、製造までの一貫メーカー)のいずれにおいても、IC チップの各品種の市場で、高いシェアを持つ日本のメーカーがきわめて少なくなってきた⁶。

日本の半導体産業の「衰退」の要因については、多くが語られてきた。本稿では、政策史的視点から半導体産業を考察するため、まずは政策当局者である経済産業省(以下、METI)の認識を取り上げておきたい。コロナ禍による半導体不足等を経て、日本政府の半導体振興政策の検討が本格化した 2021 年 3 月、デジタル半導体戦略会議が設置された。担当官庁の METI は、これを受けて、2021 年 6 月「半導体戦略」をまとめた。その「概略」によれば、日本の半導体産業は 1990 年代以降徐々に凋落してきたとして、その要因が以下の 5 点にま

² IC チップの主要な製品は、ロジック系では、PC・サーバ向け CPU、携帯端末向け SoC、自動車向け MCU、GPU 等の AI 向けチップ、各種通信・電気製品向け FPGA、ASIC、ASSP など。メモリー系では、DRAM、NAND フラッシュ・メモリー。その他に大きなものとして CMOS イメージセンサーがある。このほかの半導体デバイスとしては、パワー半導体、発光ダイオードなどがあるが、これらについては、本稿の対象として想定しない。

³ これらの技術用語については、後述する。

⁴ 日経速報ニュース[2024 年 12 月 27 日]。ただし、このとき JASM 熊本工場で量産開始された半導体は、12nm ノードまでにとどまり、微細化レベルでは当時の最先端ではない。

⁵ ただし、後述するように、NAND フラッシュ・メモリーでは、東芝(のち KIOXIA)が、高積層の 3D NAND を開発・製造しており、この分野では最先端技術である。また、SONY が、最先端の CMOS イメージセンサーを開発・製造している。また、外資傘下になった旧エルピーダ(現 Micron)においては、先端技術による DRAM の開発・製造が継続している。ロジック IC チップでは、先端品の製造がなされていないとはいえ、これらの分野においては先端半導体の生産拠点が日本国内に存在し続けたものといえる。

⁶ ただし、半導体製造装置・材料については、分野によっては高いシェアを占める日本のメーカーが比較的数量多く存在する。

とめられている⁷。

①日米貿易摩擦によるメモリ敗戦～1980年代、世界を席巻した日の丸半導体メーカーは、日米半導体協定による貿易規制が強まる中で衰退。その後、1990年代、半導体の中心がメモリ(DRAM)からロジック(CPU)へと変わる潮流をとらえられず。

②設計と製造の水平分離の失敗～1990年代後半以降、ロジックの設計・製造が垂直統合型から、オープンなアーキテクチャ(ARM)を用いたファブレス企業/ファウンダリ企業の水平分離型の新潮流へ。しかしながら、日の丸半導体メーカーは電機・情報通信機器の親会社が競争力を失う中で、半導体製造の切り出し・統合が難航。

③デジタル産業化の遅れ～21世紀に入り、PC、インターネット、スマホ、データセンターの普及など、世界的にデジタル市場が進展する中で、国内のデジタル投資が遅れ、半導体の顧客となる国内デジタル市場が低迷。必要な半導体の国内設計体制を整えられず、現状、先端半導体は海外からの輸入に依存。

④日の丸自前主義の陥穽～1990年代後半以降、多額の研究開発・技術開発予算を投じてきたものの、日の丸自前主義に陥り、供給側(設計・製造・装置・素材)の担い手はもとより、需要側(デジタル産業)も含め世界とつながるオープンイノベーションのエコシステム(欧州 Imec、米国 Albay)や国際アライアンスを築けず。

⑤国内企業の投資縮小と韓台中の国家的企業育成～バブル経済崩壊後の平成の長期不況により将来に向けた思い切った投資ができず、国内企業のビジネスが縮小。一方で、韓国・台湾・中国は、研究開発のみならず、大規模な補助金・減税等で長期に亘って国内企業の設備投資・支援して育成してきた。

本稿の関心から、まず指摘しておきたいのは、日本の産業政策に関する直接の言及がない点である。ただし、④からは研究開発に対して政府が支援をしてきたものの十分な成果が得られなかったこと、⑤からは韓国、台湾、中国に比して、日本においては半導体産業の振興政策が研究開発支援を除いてほとんど行われて来なかったとの認識が示唆される。

上記、METIの「半導体戦略(概略)」に挙げられた要因は多岐にわたり、入り組んでいるが、日本の半導体産業を注視、研究してきた論者たちが2000年前後から指摘してきた要因

⁷ 経済産業省「半導体戦略(概略)」2021年6月。ただし、原資料には①～⑤の番号はつけられていない。

が、おおむねまとめられているといつてよいであろう⁸。特に④の研究開発のあり方については、本稿で中心に取り上げる論点である。

半導体産業を研究してきた論者の主張もまた、多岐にわたっており、それぞれ強調する点が少しずつ異なる。その中でも、半導体産業に加えて日本の電子産業の衰退について、技術ジャーナリストとして包括的に論じた西村吉雄氏は、以下のような要因を強調している⁹。まず、日本の半導体メーカーが、DRAM 中心からロジック IC(システム LSI、SoC 等)中心にシフトしようとしたものの、ファブレス(設計)・ファウンドリー(製造)の分業体制の構築に遅れた。特に印象的なのは、以下の指摘である。半導体製造技術の高度化、シリコン・ウェーハの大口径化(2000 年代前半に、20cm から 30cm へ)とともに設備投資が巨額化した、減価償却を円滑に進めるために、「なるべく多数の会社から設計を受注し、製造ラインの稼働率を上げ、投資の償却を図る」ファウンドリー形態の企業が優位性を発揮するようになった。しかし、日本の半導体メーカーは減価償却コストへの意識が乏しく、設計と製造の統合の固執(製造部門を企業内に確保しておきたい)したために、ファウンドリー設立に消極的であったとする¹⁰。

一方、半導体メーカーの技術者出身の湯之上隆氏は、特に DRAM 事業に関して、日本の半導体メーカーの過剰品質・過剰技術によるコスト高を強調する¹¹。メインフレーム向けに高品質重視で不良品率を低下させ、長期使用に耐える製品をつくる技術を洗練させていった結果、マスク枚数・工程数が多くなり、スループット・タイムが長期化するに至ったが、コストが重視される PC 向け DRAM にとっては過剰品質・過剰技術であり、PC 市場拡大とともにコスト競争力を失っていったことを指摘している。

経済学者としての視点から、半導体及びその関連産業を幅広く分析した中馬宏之は、1990

⁸ ただし、プレゼン資料用に簡略化された記述であるため、その細部に若干の違和感はある。たとえば、①について、DRAM からロジックへの変化については、日本のメーカーは比較的早くから認識し、1990 年代後半ごろからロジック、SoC 開発を重視し始めている。DRAM に見切りをつけるのは、比較的迅速であったように思われる。また、②の「半導体製造部門の切り出し・統合が難航」とあるが、1999 年の日立製作所、NEC のメモリー部門の切り出し・統合による NEC 日立メモリ(のちエルピーダ・メモリ)の誕生、2003 年の日立製作所、三菱電機のロジック部門の切り出し・統合によるルネサス・テクノロジーの誕生(のち、2010 年に NEC エレクトロニクスが加わって、ルネサス・エレクトロニクスへ)など、短期間にかなり思い切った再編が実現しており、世界からそれほど大きく遅れたとはいえないように思われる。

⁹ 西村吉雄[2014]。

¹⁰ 西村吉雄[2014]p147-157。

¹¹ 湯之上隆[2009]、湯之上隆[2013]。

年代半ばごろから半導体技術の高度化にともないアーキテクチャーが変化し、韓国 Samsung や米国 Micron が関連企業との連携により研究開発成果をいち早く取り入れて量産技術に体化していったのに対し、日本の半導体メーカーが自社内のスタンドアロン型の研究開発に閉じる傾向が強かったことを指摘する¹²。

強調点は異なるものの、上記の論者の議論は、半導体製造技術の急速な高度化や IC チップ市場の変化に対し、日本の半導体メーカー¹³の経営戦略が追いついていけず、新たな環境に対応した経営組織への変革に遅れたとの見方である。より具体的には、DRAM の開発・生産に特化した日本企業の経営のあり方が、ロジック IC の開発・生産にうまく適応できなかったということになるだろう。METI の整理では、①、②にあたる。

このような見方に対して、市場や顧客との関係の変化に注目した分析が、機械振興協会経済研究所のまとめた報告書である¹⁴。同報告書は、DRAM、ロジック、半導体露光装置について取り上げ、「PC は” Win-tel” 支配の構図となり、日系 DRAM 部隊は、社内メインフレーム事業とやり取りすれば世界の先駆けになれる構図を失った。DRAM の敗退は、日系各社における PC 等、情報処理機器（セット／システム）が、インターネット+デファクト PC の掌で踊るだけの“従属的事業に”成り下がり、迷走が始まったことと、軌を一にする」との興味深い指摘を行っている(p5)。また、ロジックについては、日本の ASIC 事業衰退の要因として「半導体部隊にあるという以上に、むしろ日系／国内の、半導体応用機器（セット／システム）が、2000 年代半ば以降、世界的リーディング性／半導体への Teaching 性を失っていった点」が強調される。他方、ファウンドリーに関しては、その中心が「サービス業」であり、「リアルなサービス（対顧客 IT サービス・人員配置、サードパーティ配置

¹² 中馬宏之[2014 年 12 月]中馬宏之の半導体研究は多岐にわたり、本稿でも多くの論文を参考にした。中馬宏之・青島矢一[2002]、中馬宏之[2002]、中馬宏之[2003] Hiroyuki Chuma[2006], Hiroyuki Chuma & Norikazu Hashimoto[2008]、中馬宏之[2006]、中馬宏之[2009]、中馬宏之[2010]。

¹³ ここで「半導体メーカー」とは若干、微妙な表現である。2000 年代以降は、日本においても、出自の企業との関係(ルネサスにとっての日立など)が完全に切れていたわけではないものの、有力な半導体専業メーカーが発展した。したがって、半導体メーカーという表現にあまり問題はない。一方、1990 年代までは、半導体事業は多くの場合、総合電機メーカー、通信機メーカー等の一事業部門であり、この時期の「半導体メーカー」とは、「半導体事業を一部門として有する電機・通信機メーカー」をさすことになる。なお、半導体事業部門の判断と企業としての判断に齟齬が生じる場合も少なくなかったことを考慮する必要がある。

¹⁴ (財)機械振興協会・経済研究所(委託先・株式会社 ドゥーリサーチ研究所)[2024 年 3 月]。

等)」が必要であったが、日本の半導体メーカーにおいてはこれが十分に整備されなかった(同報告書 p19-20)。

もっとも、有力な顧客を確保するだけでは、経営的な成果に結びつかなかったところに、半導体事業の難しさがあった。これを強調しているのが、湯之上隆[2013]である。湯之上氏は、ルネサスエレクトロニクス(以下、ルネサス)について、マイコンの世界シェア 1 位、車載用 ECU の世界シェア 42%を占めながらも、2000 年年代後半から 2010 年代にかけて赤字経営を続けたことに関して、主要顧客であるトヨタ等の自動車メーカーに価格支配権を握られた上に、ゼロに近い不良品率と長寿命化を要求され、製造コストが膨れ上がっていったことを指摘する¹⁵。言い換えれば、ルネサスは、有力な顧客を獲得したものの、顧客に対する自立性を確保することができなかったということになる。

以上からまとめると、IC チップの顧客であるセット・メーカー、ファウンドリー事業の顧客であるファブレス・メーカーが大きく入れ替わったが、従来日系電機メーカーを主な顧客としてきた日本の半導体メーカーは、2000 年代以降、新たに登場した有力な顧客との関係を構築することができなかった、あるいは、構築できたとしても顧客に対する経営的な自立性を確保することができなかった、との見方である¹⁶。具体的には、ロジック IC 中心への転換を進めたものの、有力な顧客を獲得して、市場において高い地位を築けなかったとの理解である。前述の METI の整理では、強調点が少しずれるものの③に近い。

先行研究の紹介が長くなったが、改めて簡潔にまとめると、日本の半導体産業の「衰退」に関して、「DRAM の開発・生産に特化した日本企業の経営のあり方が、ロジック IC の開発・生産にうまく適応できなかった」、「ロジック IC 中心への転換を進めたものの、有力な顧客を獲得して、市場において高い地位を築けなかった」という 2 つの見解がある。本稿は、前者の見解の重要性を認識しつつも、後者の見解により近いが、以下の二点を考慮し、これらの先行研究とは少し異なる視点から考察する。

第一に、上記 2 つの見解は、主に企業の経営のあり方を問題としている¹⁷が、政策史研究

¹⁵ 湯之上[2013]p156-162。

¹⁶ 前掲、METI の「半導体戦略(概略)」の③にも、若干、こうした見解も含んでいるように思える。

¹⁷ より具体的には、次のような指摘がなされることが多い。半導体事業が総合電機メーカーの一部門であり迅速な投資判断ができなかった、半導体事業が総花的になり製品戦略に欠けた、メーカーどうしが同質的な競争を展開し過ぎた、製造プロセスにおいてすり合わせ技術には優位性を発揮できたがモジュール型ではそうでなかった、品質重視でコスト意識に欠けたこと、技術的に自前主義に偏っていた、など。

をテーマとする本稿においては、企業経営だけでなく、それを越えた要因を探ること¹⁸、および歴史的経緯をできる限り詳細にたどることに留意する。実際のところ、本稿の対象とする 1990 年代半ばごろから、半導体業界内においては、日本の半導体産業が国際競争力を失いつつあることが認識され、上記の 2 つの見方につながるような懸念もすでに指摘されていた。その後、1990 年代末から 2000 年代初めにこの懸念はより深刻なものとなり、半導体業界の主導によりいくつかの課題への対応が検討された。これを受けて、各メーカーにおいて企業再編や共同研究開発体制の構築に向けた動きが活発化し、MITI/METI も政策的な支援を行った。しかし、そうした対応がなされたにも関わらず、日本の半導体産業の展開において、当時の懸念が現実のものとなり、その過程で、各メーカーは適応的な経営戦略として、半導体事業からの退出ないし投資を控える選択をした。その結果が、前述の「衰退」現象につながった。したがって、特に 1990 年代後半から 2000 年代前半ごろにおける半導体業界の対応と MITI/METI の政策の詳細について、歴史的に検討する必要があるものと考ええる。

第二に、上記 2 つの見解は、日本の半導体産業固有の問題を指摘したものであるが、日本だけでなく、世界に視野を広げてみると、1990 年代後半から 2000 年代初めにかけて、半導体産業の将来的な発展に向けた数多くの課題が共有され、課題解決に向けた動きが新た

¹⁸ 2000 年代の日本の電機メーカーは、長引く不況と繰り返す大きな落ち込みの中で、苦しみもがきながら、さまざまな経営改革を試みており、大きく変化しつつあった。経営改革の方向は、確かに半導体産業の発展とは結びつきにくいものであった。しかし、大きな半導体事業を統合していた企業のうち、日立製作所(以下、日立)、日本電気(以下、NEC)、富士通、三菱電機は、半導体部門を大幅に縮小ないし切り離すこと等を経て生き残り、現在でも一定の企業規模を維持し、それぞれに優位な事業分野を発展させている。東芝は、原子力発電事業に関わる迷走などから、大幅な企業再編を余儀なくされたものの、NAND フラッシュ・メモリー事業に関しては KIOXIA として独立し、同分野では世界でも有数の IC チップ・メーカーである。また、SONY は企業全体としてはコンテンツ・ビジネスを大きく拡大させたが、半導体部門ではイメージセンサー IC に特化し、継続的な先端技術開発により世界トップシェアを維持している。世界的に有力なファブレス・メーカーは見あたらないが、富士通と Panasonic の LSI 設計部門が統合して設立されたソシオネクストは比較的堅実な業績を上げている。これらの企業の総体としてみれば、半導体事業部門が縮小してきたこと、2000 年代以降、高集積化の中心となった先端ロジック IC チップの製造ないし設計を担い、世界市場で高いシェアを占める企業が見られないことは確かであるが、償却の進んだ設備で最先端ではない数世代前の IC チップを生産することで収益を上げているケースも少なくないものと推定される。そうだとすれば、2010 年代以降の状況は、各メーカーが日本の市場環境ないし国際的な比較優位の変化(先端 IC チップを開発・生産するための技術・人材・知識・ノウハウ等のリソースの相対的な減少)に適応した結果であり、的確な経営戦略の結果と見ることもできる。日本の半導体産業の「衰退」と日本企業の経営のあり方の問題は必ずしも直結しないのである。

に生まれてきていた。当時大きな課題として受け止められた微細化をめぐる技術的障壁への対応は、日本の半導体メーカーだけの課題ではなかったのである。これを受けて、半導体産業共通の課題に協力して取り組もうとする国際的な動き(技術ロードマップの策定、300mm ウェーハ・プロセスの標準化、共同研究開発体制の構築など)が見られたことが注目される。これらにより、IC チップ製造の非競争領域が拡大され、各 IC チップ・メーカーの枠を超えた共同研究、国境を越えた IC チップ・メーカーの協力、IC チップ・メーカーと製造装置・材料メーカーとの協力、公的資金やアカデミック人材などの外部リソースの投入、有望な技術への研究開発リソースの集中が図られたのである。この結果、残された競争領域における競争は激化したが、IC チップ産業の開発・生産のあり方は大きく変化することとなった。先に述べた 1990 年代末から 2000 年代初めにおける日本の半導体業界の対応と MITI/METI の政策的支援は、このような世界の半導体産業の歴史の文脈に位置づけることができる。したがって、欧米の動向と比較した場合、日本における共同研究開発体制がどのような特徴を持っており、どこに課題があったのかについて検討することが求められる。

以上より、本稿の見方は、以下の通りである。1990 年代後半から 2000 年代初めにかけて、世界の半導体産業は、高集積化をめぐる、大きな技術的障壁に直面し、どのような産業組織を形成し、どのような研究開発体制を築いていくか、未知であった。日米欧韓台いずれの半導体産業も、新たな事態への適応を模索せざるを得なかった。日本においても、DRAM 中心からロジック IC 中心への経営方針の転換を機に、IC チップ・メーカーの主導により、企業再編、共同研究開発体制の強化、適応に向けてさまざまな試みがなされ、これに対する政策的支援もなされた。しかし、結果的に、2000 年代以降、世界の半導体産業の発展に関して、日本の半導体業界は、いくつかの半導体材料および製造装置の開発・製造においては比較的大きな貢献を続けたが、新たな IC チップの開発・事業化、先端的な IC チップ製造プロセスの開発・導入、製造プロセスの核となる先端的な露光装置の開発・事業化においては、ささやかな貢献にとどまった。その要因は、多くの先行研究が指摘するような企業経営のあり方だけではなく、それを越えた何かであり、さまざまな要因が複雑に作用した。その中でも、最大の要因は、企業を超えた、実効的かつ国際的な共同研究開発体制を構築することができず、IC チップの開発・生産に必要な先端技術、人材、知的所有権(IP)等のリソースを豊富に、かつ継続的に再生産することが困難になったことであると考えられる。もう一つは、寡占化が進展しつつあった世界の IC チップ市場において、海外メーカーに伍して自立的な経営を維持できるような企業への発展を抑制するような市場環境が日本国内に存

在したことである。この間、MITI/METI は、共同研究開発体制の構築を支えようとし、また、新たな産業組織を目ざした再編に取り組んだものの、十分な成果には結びつかなかった。

以上のような見方をもとに、本稿においては、1990 年代後半から 2010 年代末までの期間を対象とし¹⁹、世界の半導体産業の発展史を踏まえながら²⁰、日本の IC チップ産業の歴史をたどる。その際、日本の半導体メーカーの世界への貢献度が低下した要因を探るため、共同研究体制の構築とファウンドリー設立構想を中心とした業界の動きと MITI/METI の政策に注目する。

以下では、「2. IC チップ産業の特性と 1990 年代後半に生じた課題」で、IC チップの高集積化、微細化について述べ、1990 年代以降、技術ロードマップが策定されたこと、微細化の進展とともに直面した技術障壁について指摘する。重要なのは、これらを背景に、IC チップ・メーカーにとっての非競争領域を拡大させようとする動きが進展したことである。また、世界の IC チップ市場において、少数企業の集中度が高まり、寡占傾向を強めたことを指摘する。

「3. 欧米における IC チップ研究開発をめぐる協力体制」では、IC チップの技術的障壁の克服に向けて、欧米において、いち早く科学と産業技術との間の連携・協力体制が構築され、のちに国際的な IC チップ研究開発センターへと発展し、継続的に活動するに至った歴史を取り上げる。

「4. 日本における IC チップ研究開発をめぐる協力体制」では、1990 年代半ばごろから、日本の IC チップ産業における国際競争力劣化が認識され、ロジック IC 中心への戦略転換が図られたことを契機に、欧米を参考に、IC チップ・メーカーの主導により、研究開発に向けた協力体制の構築に向けた動きが推進されたことを取り上げる。電機メーカーの半導体部門関係者を中心に、シンクタンク兼研究開発協力を進めるためのハブ的存在として、1994 年に半導体産業研究所(SIRIJ)が設立され、その提言をもとに、共同研究開発体制の構

¹⁹ ただし、詳細に検討するのは、世界 IC チップ市場における日本メーカーのシェアが大きく低下する 2010 年代初めまでである。

²⁰ 本稿では、韓国、台湾の研究開発体制のあり方については検討しておらず、今後の課題である。また、2010 年代以降、中国の半導体産業の影響が無視しえなくなるが、中国についても、本稿ではほとんど触れられなかった。本稿の対象時期には、先端的な半導体の開発・生産において、中国の貢献はまだそれほど大きくはなかった(2021 年以降、SMIC が 7nm ノードの IC チップ量産を開始したとされる)。ただし、2010 年代後半以降の中国の半導体振興をはじめとする産業振興政策によって、米国の安全保障意識が刺激されたこと、米国による中国デカップリング方針が、2020 年代以降の世界の半導体産業のあり方を大きく揺さぶったことには留意しておきたい。

築が進み、MITI/METI もこれを支援した。

「5. 日本における IC チップ共同研究開発体制の成果と限界」では、IC チップ業界における協力や政策的支援を受けながら実施された共同研究開発プロジェクトの成果と限界について、欧米のそれとの比較を念頭において検討する。その中でも特に露光装置開発に注目する。

「6.IC チップ産業に関わる産業政策」では、政府の共同研究開発プロジェクトについて、主に EUV 露光装置開発を中心に取り上げる。次に、IC チップ業界から提起されたデザイン・ルールの共通化、独立・専業ファウンドリー設立構想を取り上げる。METI は、ファウンドリー設立構想に積極的に関与したが、構想が挫折していった過程と要因について、複数の視点から検討する。

「7.おわりに」では、本稿の歴史記述をまとめた上で、IC チップ産業に対する産業政策の意義についての考察を行う。

2. IC チップ産業の特性と 1990 年代後半に生じた課題

本節においては、IC チップ産業の特性を確認した上で、1990 年代後半に生じてきた世界の IC チップ産業が直面した課題を指摘し、その対応の過程で 2010 年代末までに生じた IC チップ産業の大きな変貌について、歴史的に検討する²¹。この歴史は、1990 年代末から 2000 年代初めの日本の IC チップ産業における政策的課題の背景となる。

(1)IC チップ産業の特性

IC チップ製造工程の概要

最初に、IC チップの製造プロセスの概要を本稿での議論に必要な限りにおいて確認しておきたい。

まず、原料となる高純度の単結晶シリコン・ウェーハ上に酸化膜等の薄膜を形成する。次

²¹ 世界の IC チップ産業の歴史の概要を包括的に理解するには、Chris Miller[2022] (邦訳千葉敏生訳[2023])。日本の IC チップ産業の歴史については、佐久間昭光[1998]、泉谷渉・伊中義明[2020]、泉谷渉・伊中義明[2021]、大鹿靖明[2026]など。また、半導体事業に深くかかわった当事者の記録として、牧本次生[2021]は貴重である。

が、リソグラフィ・プロセスである。フォトレジスト(以下、レジスト)を塗布(コーティング)し、設計された素子・回路パターンを書き込んだフォト・マスクから、露光装置により投影露光して転写した上で現像(デベロッパ)する。次のプロセスでは、現像されたパターンをもとに、酸化膜・薄膜を削り(エッチング)、レジストを剥離、洗浄した上で、不純物イオンを注入しトランジスタを形成する(一般に、トランジスタ形成までがフロント・エンド・プロセスとされる)。次に、配線に必要な孔を開け、金属による電極・配線を形成するために、膜形成、レジスト塗布、露光、現像、エッチング、剥離・洗浄プロセスが繰り返される(金属配線がバック・エンド・プロセス)。その過程で凹凸平坦化(露光の焦点深度範囲の縮小への対応)のための研磨(CMP)プロセスも必要とされる。以上のプロセスが数層から数十層にわたって繰り返されることで、IC チップの基幹となる素子と回路が形成される。最後に保護絶縁膜で覆った上で、精密な検査がなされる。なお、現在、量産されている最大の300mm(12 インチ)シリコン・ウェーハ1つあたり、品種によって異なるが、数百から数千個のチップを作ることができる。ここまでのいわゆる前工程である。

前工程終了後、ウェーハは後工程を担当する工場に送られる。後工程では、ウェーハ基盤を削り(グラインディング)、ウェーハをチップごとにカットし(ダイシング)、チップを基盤に接着(ダイボンディング)、配線をつなげ(ワイヤーボンディング)、樹脂で封止し(モールドイング)、最終検査が行われ、製品として出荷される。

IC チップの製造工程において特徴的なのは、光学写真、印刷技術に近いリソグラフィ・プロセスである。リソグラフィ・プロセスにおいて、極端に微細化されたトランジスタなどの基本素子と回路が書き込まれ、一定面積の中に大量のトランジスタを形成すること(高集積化)により、より高機能なチップが作りこまれることになる。どれだけ微細化できるかは、現在では露光装置の解像度の限界によるところが大きい。また、数 nm レベルまでの微細化が進められていることから、わずかの異物の混入でも欠陥要因となるため、きわめて高レベルのクリーン環境と高純度の洗浄剤が必須である。

ウェーハ・サイズの拡大

一つのマスクからチップが量産されるため、シリコン・ウェーハのサイズの拡大は、ランニング・コストを引き下げるための主要な手段の一つであった。このため、シリコンウェーハサイズは、1960 年代初めの 1 インチから徐々に大きくなり、1970 年代半ばに 4 インチ、1980 年代に 6 インチとなり、1990 年代には 8 インチ(200mm)、2000 年代に 12 インチ(300

mm)へと拡大してきた。その後、18 インチ(450mm)サイズの開発が試みられたものの、現在においても 200mm、300mm が主流である。

300mm ウェーハで、サイズの拡大がほぼ止まったのは、前述の微細化の進展にともなう製造装置コストの上昇である。ウェーハ拡大によるランニング・コストの引き下げが期待される一方、拡大したウェーハで歩留まりを維持するためには製造装置の開発・製造・管理のコストが上昇する。このため、ウェーハ拡大の採算性が見込めなくなり、拡大が止まったものと考えられる²²。

高集積化と微細化

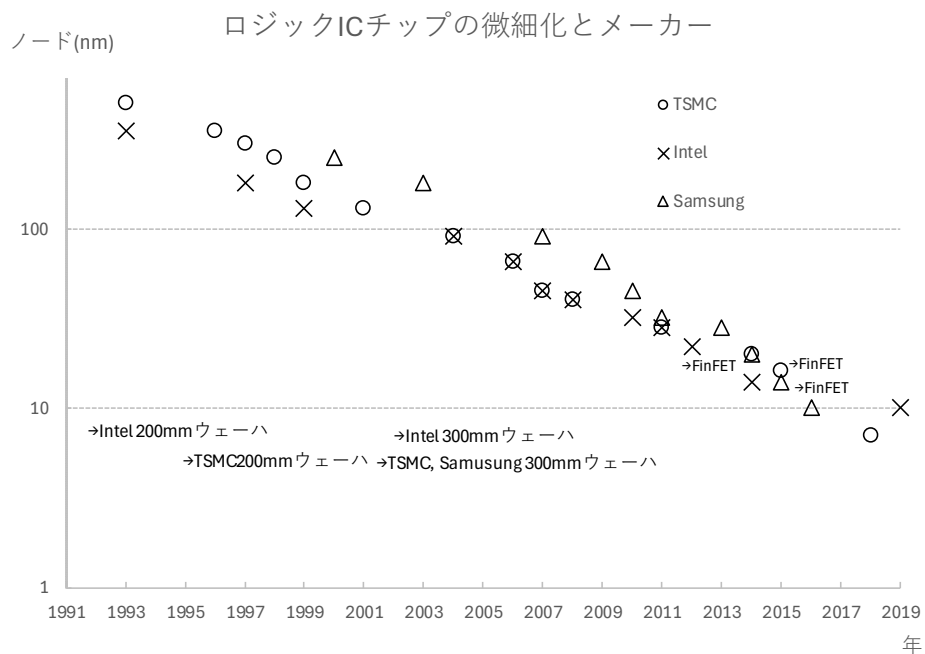
IC チップの高集積化に関しては、2つの法則が知られている。一つは、IC チップの集積密度(面積当たりのトランジスタ等の素子の数)に関する将来予測および経験則としての「ムーアの法則」(1965 年に提唱)であり、「IC チップのトランジスタ数は指数関数的に増加し、およそ 18-24 か月で集積密度が 2 倍となる」といった形で表現される。もう一つは、高集積化の主要な手段である微細化についての技術指針を明らかにした「スケーリング則(デナード則)」(1974 年に提唱)であり、「IC チップの設計線幅を $1/k$ に微細化したときに、トランジスタ素子数は $1/k^2$ で増加する一方、動作速度は k 倍、素子当たり消費電力は $1/k$ 倍となり、チップの消費電力を不変に保つことができる」と表現される²³。すなわち、微細化により動作速度の上昇と消費電力の減少が期待できることになる。IC チップのサイズ縮小、動作速度向上、低消費電力化は、IC チップを利用したセット製品(PC、家電、通信機器等各種電子機器)のスペック向上につながるきわめてメリットの大きいものであったため、IC チップ・メーカーは、スケーリング則を指針として、絶え間なく微細化を可能とする技術を開発してきた。一方、ムーアの法則は、技術進歩スピードに関わる将来予測であったが、実際の経験則として繰り返し再確認されてきた。

微細化の歴史のイメージについては、図 1 に示した。図 1 には、現在に至るまで最先端ロジック IC の開発を競いながら継続している、米国 Intel、台湾 TSMC、韓国 Samsung の 3 社それぞれについて、1990 年代以降のプロセス・ノードの量産開始年を示した。かつては、Intel が微細化に関して先行していたが、2000 年代後半以降は、TSMC、Samsung が追いつき始め、近年では、TSMC が先行しているといわれる。また、最先端ロジック IC チ

²² 大下淳一・木村雅秀[2012 年 11 月 26 日]。

²³ これらについては、執行直之[2022] p112-115。

ップの製造設備を持つメーカーを図 1 の下方に示したが、微細化の進展とともに数が減少し、2020 年代初めにはほぼ 3 社に限られてきている。



各ノード・プロセスの導入メーカー

65nm	45/40nm	32/28nm	22/20nm	7nm
TSMC	TSMC	TSMC	TSMC	TSMC
Samusung	Samusung	Samusung	Samusung	Samusung
Intel	Intel	Intel	Intel	Intel
GF	GF	GF	GF	
SMIC	SMIC	SMIC	SMIC	
UMC	UMC	UMC		
STMicro	STMicro	STMicro		
IBM	IBM			
Renesas	Renesas			
Toshiba	Toshiba			
Fujitsu	Fujitsu			
SONY				
TI				
Infineon				

出所：

インテル「インテルのあゆみ」(2026年4月現在)

TSMC *Logic Technology* www.tsmc.com/english/dedicatedFoundry/technology/logic

SemiWiki *A Detailed History of Samsung Semiconductor*

各ノードの導入メーカーについては、久保田龍之介[2023]『半導体立国ニッポンの逆襲』日経BP(p128)

GFは、GlobalFoundriesの略。

図 1 ロジック IC チップの微細化とメーカー

なお、IC チップの高集積化は、かつては微細化(より小さなトランジスタ、より短い回路線幅)を中心に進んできた²⁴が、後述するような技術的障壁により、微細化＝高集積化ではなくなってきたことに留意する必要がある²⁵。

高集積化の指標

これに関連して、本稿では、当時の用語で書かれた資料を引用するため、ゲート長、配線幅、ハーフピッチ(HP)等のテクニカルな用語を使用する必要があるので、ここで簡潔に説明しておきたい²⁶。

一般に、個々の MOS 型トランジスタ素子のゲート(電圧を制御して、電流のオン・オフを行うスイッチ的な機能を果たす部分)の長さをゲート長という。また、配線幅と配線間隔を合わせてメタルピッチ、その半分の長さがハーフピッチ(HP)と呼ばれている。露光装置に求められる解像度の限界は HP とほぼ等しいが、複数回露光を行うマルチ・パターニング技術などによりこれを超える微細化が可能となっている。かつては、トランジスタ素子のゲート長の短さで微細化のレベルが表現されたが、ゲート長の短縮が技術的な限界に達すると、HP で微細化レベルが表現されるようになった。このころからテクノロジー・ノードという表現も一般化し、ノードは、原則的には HP の長さによって表示された。その後、Intel の HP22nm 世代以降において立体的な構造を持つ FinFET 型トランジスタが導入され、集積化技術のあり方がさらに変化した²⁷。これにより、HP 縮小と集積密度(単位面積あたりト

²⁴ DRAM に関しては、同一のパターンを繰り返すため、極限まで微細化することで、大容量化が進められた。これに対して、ロジック IC に関しては、構造が複雑であり、信号遅延を防いで高速化を図るために効率的な配線が必要であったことから、早くから配線の多層化が重要な課題であった。しかし、1990 年代後半以降のロジック IC は、大量のデータ処理のための高速化に加え、通信やミックスド・シグナル処理等のための高機能化、携帯端末等のため省電力化が求められたことから、微細化を極限まで進めつつ、より複雑な構造を構築するというきわめて高度な技術が必要とされた。これらの事情を背景に、微細化を先導した品種は、1990 年代までは主に DRAM であり、1990 年代末以降、ロジック IC となった。なお、2000 年代に新たな製品分野として市場が急拡大した NAND フラッシュ・メモリーについては、2010 年代以降、3D 構造による高集積化がすすめられた。

²⁵ 微細化による高集積化が困難であることから、近年では、3D 構造化、システムインパッケージ(SiP)などによる集積化が注目されている。なお、本稿では、集積化技術に関して、ほぼ前工程に注目しているが、SiP 等に関連して後工程が注目されつつある。

²⁶ 詳細については、以下の東京エレクトロンの Web マガジンを参照。津田健二[2023 年 11 月 9 日]。

²⁷ FinFET 型は、主に、後述するリーク電流対策のため、1989 年代末の日立製作所の研

ランジスタ数)上昇とがずれ始めた。そこで、近年では、それまでの世代の HP の長さ と集積密度との関係から仮想的に計算された数値が、集積密度におよそ比例するものとして、テクノロジー・ノードという名称で使用されている。ただし、各メーカーでノードの定義は異なる。IC チップの動向を注視している有識者の情報によれば、Intel の 10nm ノード・チップのメタルピッチはおよそ 36nm、TSMC の 7nm ノード・チップのメタルピッチはおよそ 40nm とされる²⁸。

IC チップ用途の変遷と安定したテンポでの高集積化

ここまで、IC チップそのものの高集積化・微細化に注目してきたが、目を転じて、IC チップの用途の変遷を見ておきたい。

先端的な IC チップの主な用途は比較的短い期間で変遷してきた。軍需向けを除く民生品では、1960 年代末から 1970 年代にかけて電卓向けチップの需要が拡大したが、1970 年代末から 1980 年代にかけて、メインフレーム向け DRAM 需要が IC チップ市場の主役となった。これに次いで、1990 年代にはパソコン向けチップ(CPU, DRAM)が拡大、各種家電向けチップ(MCU)の需要も増加した。1990 年代後半ごろからインターネットの普及とともに通信、携帯端末向けチップ(SoC, システム LSI, モバイル DRAM, NAND フラッシュ・メモリー)が急拡大し、パソコン向けチップも継続的に増加した。さらに 2000 年前後からデジタル家電向けチップ、自動車向けチップの需要も拡大した。先端的な IC チップがどのような用途に使われるか時代ごとに短期間に変遷してきたため、IC チップ・メーカーは需要に応じた開発とマーケティング、適切なタイミングでの製品投入が必要であり、その企業業績は激しく変動することとなった。

それにも関わらず、高集積化・微細化という研究開発の方向性と開発テンポは、最終的な IC チップの用途にあまり左右されず、比較的安定して進んできたことは注目すべき事実である。微細化とともに省電力化、高速化が可能となり、ウェーハ・サイズの拡大とともにコストが低減できるという IC チップの特殊な性質が、絶えず新たな用途を生み出してきたと

究者のアイデアをもとに、1990 年代末に米国 UC バークレーのチームによって発明された構造である。

²⁸ Intel については、Massa POP Izumida[2019 年 9 月 20 日]

(<https://atmarkit.itmedia.co.jp/ait/articles/1909/20/news016.html>)。TSMC については、後藤弘茂[2020 年 1 月 29 日]

(<https://pc.watch.impress.co.jp/docs/column/kaigai/1231965.html>)。

考えてよいであろう。「ムーアの法則」という経験則かつ未来予測が、新たなチップの開発を促し、並行して新たな用途開発が進んできた。個々の IC チップ・メーカーの経営は、需給の波(シリコン・サイクル)に翻弄されたものの、ベースとなる研究開発は、全体としてみれば、「ムーアの法則」という明確な指針のもと、比較的安定したテンポで進められてきたのである。このような特性は、IC チップ産業以外に見当たらない、かなり特異な現象であるように思われる。

(2)1990 年代後半に直面した技術的な課題

国際技術ロードマップとその影響

「ムーアの法則」に沿う形で高集積化が進展したが、1990 年代に入ると、サブミクロン(設計線幅が $1\mu\text{m}$ 以下)時代に突入し、微細化を進めるための技術的障壁が次第に高まってきた。これを背景として、米国において、将来に向けての半導体技術のロードマップとして、1992 年から、NTRS(National Technology Roadmap for Semiconductors)が作成された。高集積化ないし微細化のおよそのスケジュールを示し、そのために必要な有力候補となる技術、克服すべき技術的課題などをかなり具体的に記述したものである。その後、1999 年から 2 年ごとに、米国に加え、欧州、日本、台湾、韓国による国際半導体ロードマップ委員会(ITRS: International Technology Roadmap for Semiconductors)により、国際的なロードマップが策定されるようになった。日本においても、日本電子機械工業会のもとに、半導体技術ロードマップ専門委員会(STRJ)を設置し、独自の視点から、技術ロードマップの検討を行い、ITRS に積極的に参加した²⁹。

ITRS のロードマップにより、IC チップの研究開発の方向性、技術の有力候補、およその開発テンポの見込みなどが、いわばスケジュール化され、共有されることとなった。技術ロードマップの定期的な改訂に示されるように、必ずしも予測されたスケジュール通りに進んでいるわけではなく、有力候補とされる技術も変遷してきた。しかし、以下に見るように、技術ロードマップの策定は、IC チップ産業におけるメーカー間競争のあり方に大きな影響を与え、特に研究開発のあり方の変化を促す一因となった。

ロードマップにより、技術の有力候補に関する知識は共有され、技術の選択肢の探索それ

²⁹ 半導体技術ロードマップ専門委員会(STRJ)[2000 年 3 月]。

自体は、IC チップ・メーカーにとっては、ほぼ非競争領域化した³⁰。また、有力候補となる技術が明確化されたことで、そうした特定分野に技術開発に集中的にリソースを投じることがより有効な戦略となった。この結果、各メーカーが同じ技術に対して重複投資をすることの非効率性が明らかとなり、共同研究開発のメリットが認識されやすくなったものといえる。このため、技術ロードマップの策定と共有は、個別メーカーの枠を超え、製造装置や材料メーカーとの協力までも含めた共同研究開発体制の構築による集中的なリソースの投入を促す要因となったものと考えられる。

他方で、ロードマップによって、有力候補となる技術がすべて公開されて共有された結果、とりわけ製造装置メーカーにとっては、あまり知られていない独自のクローズドな技術が花開いて、下位メーカーの逆転するようなチャンスを封ずる効果が生じたことも指摘されている³¹。そうした意味では、すでに有力な地位を獲得したメーカーが持続的にその地位にとどまることに貢献し、市場支配力を持つ企業の地位を強化する役割を果たした可能性もある。このような独占傾向については、本稿ののちの議論で触れる。

300mm ウェーハ導入と国際協力への動き

1990 年代半ばから、次世代 IC チップの製造において、ウェーハ・サイズの 300mm への拡大に向けた検討が進められた。これに加えて、HP100nm 以下への微細化を進める際の技術的障壁の克服が課題となった。このための研究開発投資、製造設備投資に必要な資金が、大きく膨らむことが予想された。明確な戦略を立案し、十分な収益が見込まれない限り、先端 IC チップ開発・製造への投資は、多くのメーカーにとっては容易に決断しがたいプロジェクトとなったのである。このことは、日本だけでなく、世界の IC チップ・メーカーが共

³⁰ 有力な技術が企業内に封じ込められるよりも、学界等オープンな場で、研究開発チームや個人が研究成果を競い合う傾向が強まった。

³¹ 以下の記述を参照。「ITRS の発展で、ワールドワイドで技術情報が共有され、可能性のあるものがすべてリストアップされ、開発の進捗状況が丸裸になっている。技術と装置が使えるようになるのを待っているデバイスメーカーには有利だが、装置メーカーにとっては(自らの潜在力を)隠すことが出来ない形での、力づくの競争を強いられる状況となっている。デバイスメーカーも装置メーカーも、上位メーカーにとっては、ITRS の存在で技術的な不意打ちを食う心配がなくなっている。一方で下位メーカーにとっては、ひっくり返すチャンスを見出すことが難しくなることを意味している。ITRS のロードマップが誰のものかを、これからも議論する必要があると考える。今までの議論では、ITRS は現在の勝者や王者のためにあることになる。ITRS のお陰で、自分で躓かない限り王者の座は揺るがず、下位がシェアを獲得するのを難しくしている」。亀山雅臣[2010]。

通して直面した課題であった。

このうち、最初に行われたのが、1990 年代半ばにおける、200mm ウェーハから 300mm ウェーハへの円滑な移行を図るための標準化に向けた国際調整であった。300mm ウェーハ・プロセス導入において、設備投資費用の拡大が見込まれたことから、そのプロセスを可能な限り標準化して製造装置を量産化し、コストを削減することは、各国の IC チップ・メーカーにとって共通のメリットであった。それはまた、非競争領域を拡大することを意味し、プロセスにおける細かな工夫や改善が競争力の源泉となる可能性を狭める一方、非競争領域における、IC チップ・メーカー間、および製造装置・材料メーカーとの共同研究開発の可能性を広げる意義を持っていた。非競争領域における共同研究開発においては、研究成果が必ずしも特定企業に占有されないのが、IC チップ産業にとって外部にあるリソース(公的資金や大学などの非営利研究機関に所属するアカデミックな人材)が活用されやすくなるであろう。他方で、製造装置・材料面での競争、IC チップのシステム設計や回路設計をめぐる競争の激化につながる可能性がある。

技術ロードマップの策定に加えて、300 ウェーハ導入に向けた標準化の動きは、共同研究開発体制の構築に向けた動きの背景となった。

微細化の進展と技術的障壁

300mm ウェーハ導入が進められたのと同時期、サブミクロン・レベルでの微細化が進められると、いくつかの技術的障壁が次第に明確になってきた。1990 年代末になると、HP100nm 以下の次世代チップの開発をめぐる、微細化にともなう課題がより深刻化することが予想された。それまで、ムーアの法則に沿った高集積化実現のため、スケーリング則を指針とした微細化・高集積化が進展してきた。微細化は高集積化の最重要の手段の一つであり、露光装置の解像度の向上を前提とし、これに加え、精密で微細なマスク、適切な絶縁体、露光光源に適したレジスト、正確なエッチング、超微細な異物の除去、多層配線と高解像度による焦点深度の縮小に対応するための研磨(CMP)などによって可能となる。微細化の進展に対応するための高解像度技術は次第に複雑化し、また、微小世界の電子の挙動にともなう新たな課題が頻出してきた。その中で主要なものは以下の 3 点である。

第一に、露光装置の解像度向上のため、より波長の短い新たな光源や開口数の増大が必要とされた。これについては本節で後述する。

第二に、トランジスタ内のリーク電流による消費電力の増加である。量子力学的な現象で

あるトンネル効果を含む、多岐にわたる要因によるものであり、スケーリング則の限界として認識された。リーク電流対策には高誘電率(High-k)のゲート絶縁膜開発などさまざまな分野の研究が必要であった。特に、2000 年代初めの HP100nm 以下世代のチップにおいて、こうした課題への対応が重要性を増した。一般に、2000 年代半ばに量産化された HP65nm 世代以降においては、本格的なリーク電流対策が必須となり、それまでとは設計・製造のあり方が大きく変化したとされる。

第三に、高集積化にともなって素子間の配線が長距離化したことを受けて、動作速度の遅延が課題となった。このため、金属配線材料の低抵抗化が図られ、1990 年代末から 2000 年代初めにかけて、アルミから銅への材料転換が進められた。銅の使用はシリコン基板への悪影響があり、またエッチング困難であることからバリアメタル、ダマシン法³²などの開発が必要とされた。これに加えて、低抵抗の銅への転換によって配線幅の縮小も可能となったが、これにともなって生じた配線間の寄生電流³³への対策のため、低誘電率(Low-k)絶縁体の開発が必要となった。

なお、この時期の IC チップ開発が想定していた主な用途の一つは、無線携帯通信端末向けチップである。きわめて多くの機能をチップに載せ、リアルタイム処理を可能とするとともに、待機時の電流を極小化するなどの省電力化、小型軽量化を進めることが求められた。このため、高集積化を進めながら、遅延対策やリーク電流対策を行うことが必須の課題となったのである。

露光装置開発コストの上昇

前述した微細化をめぐる課題のうち、微細化の限界を画する、より解像度の高いリソグラフィ・プロセスの開発に関しては、関連材料や光源等の基幹部品に関わる研究開発を必要とだけではではない。プロセスの中核をなす露光装置がさまざまな技術の粋を集めた統合製品であったことから、1 台あたりの開発・製造コストが急速に上昇していくこととなった。

前述のように、リソグラフィ・プロセスにおいて、素子や回路パターンが、シリコン・ウェーハに転写される。微細化を進めるためには、リソグラフィ・プロセスにおいて、より小

³² バリアメタルは、金属配線材料が周囲に拡散、侵入するのを防ぐ金属の薄膜。ダマシン法は、あらかじめ掘った溝や穴に金属を埋め込む方法。

³³ 配線が接近した場合に、電荷を蓄えるキャパシタのような現象が生じ、意図せざる電流が生じてしまう現象。

さな線幅でマスク・パターンを正確に転写する必要がある。1980年代まで、露光装置に関しては、光学技術を駆使した解像力の向上と位置決め精度を高めることが重視されていた³⁴。日本における超 LSI 技術研究組合との連携で開発され、1980年代初めに販売されたニコンの縮小投影露光装置(ステッパー)が、高品質な DRAM 製造に大きく貢献し、日本の半導体メーカーの躍進を支えたことはよく知られている。その後も微細化を可能とするためにさらなる解像度の向上が求められたことから、露光光源の短波長化が進められた。1980年代前半には、水銀ランプを光源とした可視光の g 線(波長 436nm)が普及し始め、1980年代後半になると紫外線領域の i 線(波長 365nm)が登場し、1990年代にかけて普及していった。同時期には、IC チップ・メーカーが製造装置を自作することもあり、そのうち日立製作所では、i 線までの露光装置を自社開発し、「内作のメリットを生かし、焦点深度的にも解像力的にも g 線機を凌駕する i 線機を世界に先駆けて市場投入」している³⁵。1990年代までは、露光装置が、IC チップ・メーカーの社内リソースで開発されるケースもあるなど、IC チップ・メーカーにとっても競争領域の一つであった。

1980年代後半以降、i 線を超える波長の光源としてエキシマレーザー³⁶の開発が図られ、KrF によるレーザー光源(波長 248nm)の開発が進められるなど、新たな光源とそれに対応したレンズ技術など光学プロセスの開発も必要であった。また、レジスト・メーカーによる、新たな光源に対応したレジストの開発も必要であり、露光装置開発とのフィードバックが必要となった。

露光装置の解像度の向上は、一定の波長の光源をもとに、光学技術により開口数(NA)を高めることによって可能となる³⁷。しかし、NA の上昇は、レイリー(Rayleigh)の公式により、焦点深度を縮小する効果を持つため、正確に転写することのできる焦点距離の範囲がきわめて狭くなる。このため、ウェーハ表面の凹凸を縮小させ、焦点距離をできるだけ均一にする必要が生ずる。IC チップ製造の際には、リソグラフィ・プロセスが数回にわたって繰り返され、露光される層が積み重なっていく。その際、層が増すごとに、露光のターゲット

³⁴ リソグラフィ技術の発展史については、龜山雅臣[2013年3月]。

³⁵ 日立製作所[2010] p441。

³⁶ 混合ガスを用いてレーザーを発生させる装置。

³⁷ 露光の解像度(露光線幅)を表すレイリーの式は、以下の通りである。岡崎信次・鈴木章義・上野巧[2026]『EUV時代の半導体リソグラフィ技術』技術評論社 p29。

$R = k_1 \times \lambda / NA$ R:解像度、 k_1 :比例定数、 λ :波長、NA: 開口数

$DoF = k_2 \times n \cdot \lambda / NA^2$ n:媒質の屈折率、DoF:焦点深度、 k_2 :比例定数、

$NA = n \sin \theta$ θ :結像光の最大半角

となる層の位置が上下にずれることで、焦点深度の範囲内から外れ、露光品質が低下する可能性が生ずる。そこで、露光ターゲットとなる平面の凹凸をなくすため、ウェーハの研磨(CMP)技術が導入された。この事例に示されるように、微細化の進展とともに、高解像度の露光装置開発にあたって、露光以外の工程との関連性が増してきた。

同時期には、微細化に対応してより高精細で正確な露光への要求が高まったことから、ステッパーをベースにしたスキャナが新たに開発された。露光装置開発に必要な技術はきわめて高度化し、関連分野との協力も必須となってきたのである。この過程で、1990年代には、露光装置メーカーは、ニコン、キャノン、ASMLの3社にほぼ絞られてきた³⁸。開発コストが大きく上昇したことから、ICチップ・メーカーにとっては非競争領域化することが望ましくなり、後述するように、欧米においては共同研究開発体制のもとで、露光装置開発が進められることになる。ただし、このことは、露光装置メーカーにとっては、開発負担が大きいのしかかることとなり、適切な共同研究開発体制の構築による膨大なリソースの投入が必須となった。

1990年代には、KrF露光装置が普及し、1990年代末には、新たな光源としてArF(波長193nm)を使用したリソグラフィが普及した。その後の将来を見すえて同時期には、F2(波長157nm)レーザーの開発も進められた。しかし、F2レーザー光を透過するガラスの開発やレジストの開発が難航したことから頓挫した。これに代わって、レイリーの公式をもとに純水の屈折率を活用した高NA化が図られ、実質的な短波長化(134nm)を実現した液浸ArF露光装置が開発され、2000年代半ばごろから普及し始めた。同時期には、高NA化による焦点深度の縮小に対応したCMP技術が必須のものとなってきた。

一方、新たな光源として、EUV(波長13.5nm)³⁹の開発も早くから進められた。EUV開発にあたっては、当初、十分なパワーが得られなかったため、安定した光源パワーの確立が求められた。また、EUVはレンズをほとんど透過できないため反射光学系のきわめて高精度のミラー開発が必須であった。さらには、新たなレジストの開発、真空内での異物処理など、多分野にわたるきわめて高度な技術開発も必要とされた。2000年代後半から、EUV露光装置の実用化は近いと何度もいわれたものの、技術障壁を克服することは容易ではなく、露光装置で高いシェアを占めていたニコン、キャノンは2010年代初めに開発から撤退するに至

³⁸ ニコン[2018] p403。なお、光源がArFとなり、ステッパーからスキャナへと移行した段階で、日立製作所は露光装置から撤退した。日立製作所[2010]p441。

³⁹ Extreme Ultraviolet(極端紫外線)の略。

る。最終的に、オランダの ASML が EUV 露光装置の開発に成功するが、量産過程に投入されて稼働を始めたのは 2019 年のことであった。

以上のように、微細化の進展とともに、露光装置の開発には、多くの関連分野との協力・連携による共同研究開発が必須となった。結果的には、多くの技術的障壁が克服され、より解像度の高い露光装置が開発されたものの、巨額の開発コストを反映して、1990 年代末から 2000 年代にかけて、露光装置 1 台あたりの価格は急速に上昇した。2000 年代初頭において、旧技術の i 線露光装置が 2 億円、当時主力の KrF が 6 億円、先端的な ArF が 18 億円と報じられている⁴⁰。また、2005 年にニコンが発売した液浸 ArF 露光装置は、「35～40 億円程度」とされ⁴¹、2017 年に実用化が近いとされた EUV 露光装置の価格は 1 台 100 億円以上と推定されていた⁴²。これに加え、EUV 露光装置の電力消費量は、1 台あたり約 1000kW に達し、ArF 液浸の数倍から数十倍であり、しかもプロセスでのエネルギーロスが大きいため、電力効率がきわめて低かった。

2000 年代初めに進められた、300mm ウェーハへの口径拡大によって、すでに先端 IC チップ製造への必要投資金額は、顕著に上昇しつつあった。その後も、微細化の進展とともに、露光装置に限らず、製造装置の価格が継続的に上昇した。2008 年の雑誌記事では、「90nm 世代では約 2500 億円だった半導体工場の建設に必要な費用は、32nm 世代では約 6000 億円、22nm 世代では約 8000 億円に跳ね上がる」と記されている⁴³。

非競争領域の拡大と共同研究開発体制の構築

露光装置の開発は、新たな光源の開発を必要とし、光源に適合する機械的メカニズムやレジストの探索は必須の課題であった。一方、リーク電流等の課題に関しては、微小世界の電子の挙動を解明し、新たな素材を開発することが不可欠であった。このため、1990 年代後半に課題となった技術的障壁の克服にあたっては、基礎科学の知見の動員がそれまで以上に強く求められた⁴⁴。

⁴⁰ 大石基之[2001 年 12 月 17 日]「低コスト露光技術 LEEPL ソニーが 2004 年に実用へ」『日経エレクトロニクス』。なお、同じ記事で、EUV 露光装置は、45 億円と予想されていた。

⁴¹ 『日経マイクロデバイス』[2005 年 8 月]p116。

⁴² 「ここまで来た EUV」『日経エレクトロニクス』[2017 年 9 月]p35。

⁴³ 「半導体は製造力で勝負 NAND の強みを他事業に活用」『日経エレクトロニクス』[2008 年 4 月 21 日]p62。

⁴⁴ こうした認識から、産業組織論に関わる研究者の間で science-based industry(サイエン

1990年代末に増大した IC チップ製造における技術的障壁のあり方については、以下の藤村修三氏の枠組みによるとらえ方が参考となる⁴⁵。

1980-90年代にかけて、日本の半導体メーカーは、一定の装置のもとでのノウハウの向上により「実行限界」を更新し、個々の装置の開発と更新により「装置限界」を突破することにより、高い競争力を実現した。しかし、微細化が進展したことにより、新たな研究によって「物理限界」を更新する必要性が生じた。同時に、半導体製造プロセス間の相互作用が高いレベルで生じ、複雑化した。このため、第一に、微細化に必要な「物理限界」の更新のために、科学に基づく技術開発を行う必要性が大きく高まった。第二に、複雑化に対処するために、「物理限界」が各プロセスに与える影響を各プロセスの「機能モジュール」単位で評価し、最適なトータル・プロセスを構成する能力が必要とされた⁴⁶。

既存の技術の「物理限界」を更新する新たな技術を見定め、その科学的性質を理解するためには、学界との協力が不可欠となる。また、複数のプロセスの相互作用の高まりに対応するためには、プロセスを統合して構成する IC チップ・メーカーだけでなく、各製造装置および材料メーカーとの協力が不可欠となる。これに加えて、前述した技術ロードマップの策定と共有により、有力候補となる技術の開発に集中的にリソースを投じて共同研究開発を行う動機づけが強まっていた。

これらの結果、IC チップ・メーカーが、「ムーアの法則」を指針に高集積化に向けた開発を継続するにあたって、研究開発において、非競争領域を拡大させることが必要となった。同時に、開発費用や製造装置が高騰してきたことから、非競争領域化した分野に公的資金やアカデミック人材等の外部リソースを投入することは、メーカーを超えた共通の利益となった。これらを背景として、1990年代後半以降、新たな共同研究開発体制の構築に向けた動きが展開することとなった。

もともと、非競争領域と競争領域の境界が曖昧であったことには、留意する必要がある。

ス型産業)といった概念が生まれ、半導体はその一つとされることが多い。後藤晃・小田切宏之[2003]。

⁴⁵ 前掲、藤村修三[2000]p236-237。

⁴⁶ このことに関して、藤村氏は、総合電機メーカーの一部門としての半導体メーカーが個別に研究開発を進め、企業秘密として先端技術の多くを共有せず、また製造装置メーカーや材料メーカー、学界との連携・協力が乏しい、というような1990年代までの日本の経営組織のあり方を維持したまま、新たな事態に対応することはきわめて困難となったと指摘する。しかし、欧米の半導体メーカーにおいても、産業界と学界との間の研究開発をめぐる連携が必ずしも円滑に行われていない、という日本と同様な問題を抱えていた。日欧米を問わず、共通の課題であったものと思われる。

数世代以上先のチップに関する要素技術を非競争領域とすることには、比較的合意しやすかったであろう。しかし、次世代の先端チップとなれば、およその要素技術の開発は完了し、焦点は競争領域の開発に移行しつつある。メーカーの技術水準によって、開発技術の競争領域への移行の認識には時間的なズレがあり得るため、合意は容易ではなくなる。そうした利害対立を踏まえて、研究開発テーマを的確に設定して集中的にリソースを投入し、開発成果を事業化に円滑につなげることができるか否かが、共同研究開発体制の大きな課題であった。

以上の検討をまとめると、以下のようにいうことができる。1990年代後半以降、先端ICチップ開発を継続するために、世界のICチップ産業は、非競争領域を拡大させ、共同研究開発体制を構築することを必要とした。この共同研究開発体制においては、主に、公的資金やアカデミック人材等の外部リソース投入の拡大、有力候補となる技術に対する研究開発リソースの集中、研究開発成果を円滑に事業化すること、という3つの機能が求められた。

(3)市場と企業

半導体市場の長期推移



図2 半導体世界市場の動向

図 2 に、1991 年からデータの採れる世界半導体市場統計(WSTS)による半導体(IC チップのほかアナログ半導体・パワー半導体等を含む半導体の総計)の出荷額の推移を示した。いくつか激しい変動の時期があるものの、30 年にわたって、ほぼ右肩上がりの拡大を遂げてきたことがわかる。

次に、シリコンサイクルといわれるほどの激しい市場の変動をとらえるために、月次データの 3 か月移動平均をとり、その対前年同期成長率をプロット、同時に日本で出荷された半導体の世界全体に占めるシェアを示したのが、図 3 である。

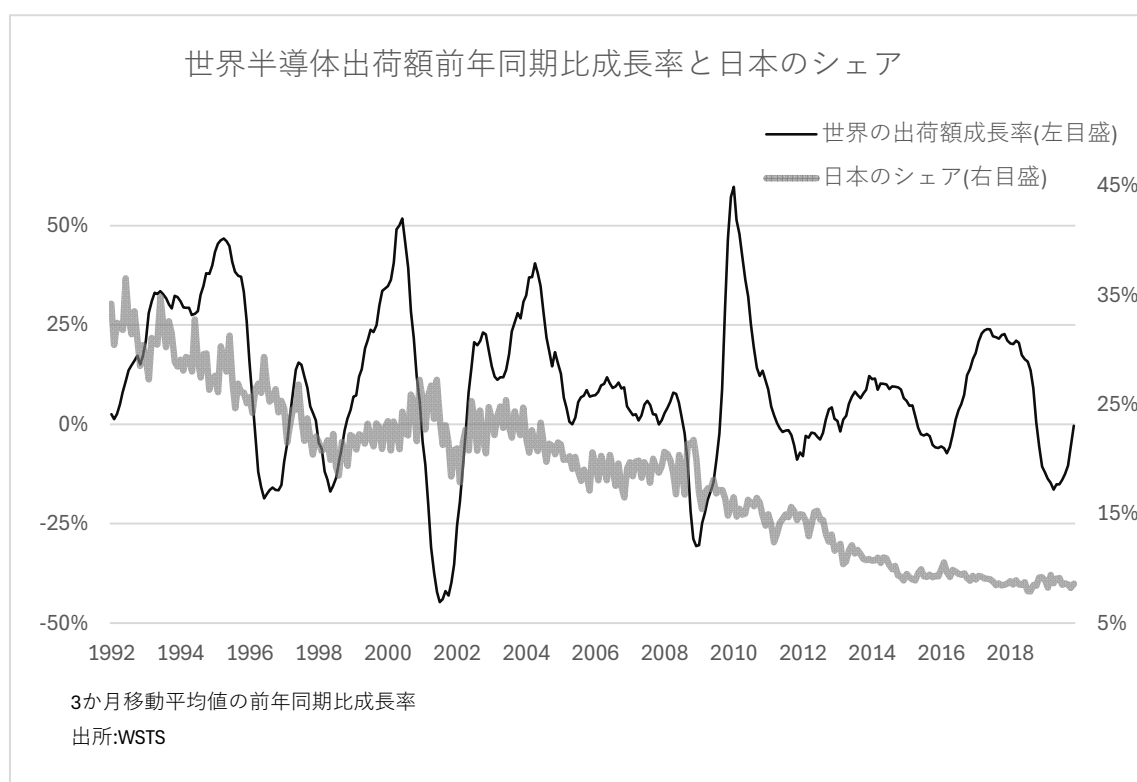


図 3 半導体市場と日本のシェア

一見して明らかなように、半導体出荷額の成長率は、きわめて激しい振幅を示しており、とりわけ 1996 年、2001-2002 年、2011-12 年に激しい落ち込みを経験した。日本のシェアは、1990 年代前半から緩やかに低下していたが、1996 年から 1998 年にかけて落ち込みが加速した。その後、しばらくシェアの回復が進んだものの、2002 年に再び大きく落ち込んだあと、やや回復する。2006 年ごろまで緩やかに低下したあと横ばいとなり、リーマン・

ショックの 2008 年から 2010 年代半ばにかけて長期低落傾向が続いた。世界の半導体市場が大きく落ち込んだ時期において、日本のシェアはとりわけ大きく低下し、30 年を通して見ると、ほぼ右肩下がりを続けたのである。

IC チップ市場とメーカー

次に、主要な IC チップ別(CPU、ASIC、SoC、FPGA などのロジック半導体、DRAM、NAND フラッシュ・メモリー)に、メーカー別のシェアの推移を見たものが表 1～表 3 である。1990 年には、ロジック、DRAM とともに上位 10 社の半分以上が日本メーカーであったが、徐々に減少、2010 年まではかろうじてルネサス、東芝、エルピーダの 3 社が残っていた。しかし、2020 年には、ロジック、DRAM とともに日本メーカーは主要プレーヤーではなくなり、新興の NAND フラッシュ・メモリー市場でのみ、KIOXIA の 1 社が残っている。

表 1 ロジックICチップ・メーカーの変遷と世界シェア

1990年		2000年		2010年		2020年	
メーカー	シェア	メーカー	シェア	メーカー	シェア	メーカー	シェア
Intel(米)	15.1%	Intel(米)	26.1%	Intel(米)	28.1%	Intel(米)	34.1%
NEC(日)	10.5%	NEC(日)	5.3%	Renesas(日)	6.1%	Broadcom(米)	6.9%
Motorola(米)	7.9%	Motorola(米)	4.9%	AMD(米)	4.5%	Qualcomm(米)	6.6%
Toshiba(日)	6.2%	TI(米)	4.8%	TI(米)	4.2%	NVIDIA(米)	6.3%
Hitachi(日)	4.9%	Toshiba(日)	3.2%	Qualcomm(米)	3.8%	AMD(米)	4.6%
Fujitsu(日)	3.8%	Hitachi(日)	2.9%	STMicro(スイス)	2.9%	Apple(米)	4.0%
TI(米)	3.5%	Agere(米)	2.9%	Samsung(韓)	2.6%	MediaTek(台)	4.0%
Matsushita(日)	3.0%	IBM Micro(米)	2.8%	NVIDIA(米)	2.3%	HiSilicon(中)	3.9%
LSI Logic(米)	2.8%	Philips(蘭)	2.7%	Toshiba(日)	2.1%	Samsung(韓)	2.5%
Oki(日)	2.7%	AMD(米)	2.7%	MediaTek(台)	1.8%	NXP(蘭)	2.5%
売上合計(億ドル)	180	売上合計(億ドル)	1053	売上合計(億ドル)	1398	売上合計(億ドル)	2079
上位3社集中度	33.5%	上位3社集中度	36.3%	上位3社集中度	38.7%	上位3社集中度	47.6%

出所：機械振興協会経済研究所[2024年3月]「半導体において日本が世界の中で活躍できること」、原データは、Omdia。

表2 DRAMメーカーの変遷と世界シェア

1990年		2000年		2010年		2020年	
メーカー	シェア	メーカー	シェア	メーカー	シェア	メーカー	シェア
Toshiba(日)	14.7%	Micron(米)	20.7%	Samsung(韓)	37.4%	Samsung(韓)	41.7%
Samsung(韓)	12.9%	Samsung(韓)	20.0%	SKHynix(韓)	21.4%	SKHynix(韓)	29.4%
NEC(日)	11.6%	Hynix(韓)	15.5%	Elpida(日)	16.2%	Micron(米)	23.5%
Hitachi(日)	9.5%	Elpida(日)	10.8%	Micron(米)	12.6%	Nanya Tech.(台)	3.1%
TI(米)	9.0%	Infineon(独)	9.2%	Nanya Tech.(台)	4.3%	Winbond(台)	0.9%
Fujitsu(日)	8.2%	Toshiba(日)	6.8%	Powerchip Tech.(台)	3.0%	Elite Semicon.(台)	0.7%
Mitsubishi(日)	7.1%	Mitsubishi(日)	3.3%	ProMOS(台)	1.5%	ISSI(米)	0.3%
Okii(日)	4.7%	Winbond(台)	2.4%	Winbond(台)	1.3%	AP Memory(台)	0.2%
Siemens(独)	4.6%	Mosel Vitelic(台)	2.3%	Etron Tech.(台)	0.6%	Etron Tech.(台)	0.2%
Motorola(米)	4.5%	Powerchip Semicon.(台)	1.6%	Elite Semicon.(台)	0.5%	Renesas(日)	0.0%
売上合計(億ドル)	65	売上合計(億ドル)	289	売上合計(億ドル)	397	売上合計(億ドル)	663
上位3社集中度	39.2%	上位3社集中度	56.2%	上位3社集中度	75.0%	上位3社集中度	94.6%

出所：機械振興協会経済研究所[2024年3月]「半導体において日本が世界の中で活躍できること」、原データは、Omdia。

表3 NANDフラッシュメモリー・メーカーの変遷と世界シェア

2001年		2010年		2020年	
メーカー	シェア	メーカー	シェア	メーカー	シェア
Samsung(韓)	43.2%	Samsung(韓)	34.2%	Samsung(韓)	33.7%
Hitachi(日)	34.3%	SanDisk(米)	21.0%	KIOXIA(日)	18.8%
Toshiba(日)	22.4%	Toshiba(日)	20.5%	Western Digital(米)	14.4%
		Micron(米)	10.3%	Micron(米)	11.3%
		SKHynix(韓)	8.8%	SKHynix(韓)	11.1%
		Intel(米)	5.1%	Intel(米)	9.4%
売上合計(億ドル)	8.7	売上合計(億ドル)	213	売上合計(億ドル)	572
上位3社集中度	99.9%	上位3社集中度	75.7%	上位3社集中度	66.9%

出所：機械振興協会経済研究所[2024年3月]「半導体において日本が世界の中で活躍できること」、原データは、Omdia。

ICチップを部品として消費する主要メーカー(ICチップ・メーカーの主要顧客)の推移を見たのが、表4である。2010年ごろまで、日本の家電・総合電機メーカーが比較的上位に入っており、そのほか、欧米のPCメーカーが目立つ。2010年代以降、上位12位以内の日本メーカーは、家電のソニー、パナソニックを残すのみとなり、欧米ではPCメーカーに加えて、携帯電話など通信機器メーカーのシェアが大きく増加した。

表 4 電機メーカー等の半導体消費金額順位の推移

順位	2002年		2005年		2010年		2015年		2020年	
	メーカー	消費金額	メーカー	消費金額	メーカー	消費金額	メーカー	消費金額	メーカー	消費金額
1	HP(米)	98	HP(米)	127	Samsung(韓)	137	Apple(米)	305	Apple(米)	433
2	Dell(米)	84	Dell(米)	110	HP(米)	134	Samsung(韓)	192	Samsung(韓)	232
3	Nokia(フィンランド)	61	Nokia(フィンランド)	85	Apple(米)	133	Lenovo(中)	150	Huawei(中)	228
4	Matsushita(日)	56	Samsung(韓)	76	SONY(日)	118	HP(米)	105	Lenovo(中)	180
5	SONY(日)	53	Motorola(米)	66	Dell(米)	100	Huawei(中)	102	Dell(米)	163
6	IBM(米)	50	Matsushita(日)	65	LG(韓)	78	Dell(米)	90	HP(米)	112
7	Siemens(独)	48	SONY(日)	60	Panasonic(日)	76	LG(韓)	69	SONY(日)	83
8	Motorola(米)	38	Toshiba(日)	37	Cisco(米)	67	Cisco(米)	63	Xiaomi(中)	75
9	Samsung(韓)	33	Lenovo(中)	36	Toshiba(日)	55	SONY(日)	59	Cisco(米)	68
10	Hitachi(日)	26	Siemens(独)	40	Hitachi(日)	50	Bosch(独)	50	Intel(米)	64
11	NEC(日)	25	IBM(米)	38	Alcatel-Lucent(仏)	41	Xiaomi(中)	41	Panasonic(日)	61
12	LG(韓)	22	LG(韓)	32	Fujitsu(日)	40	Continental(独)	41	LG(韓)	59
半導体消費金額の世界半導体生産額に対する割合										
	上位3社合計	17.3%	上位3社合計	14.2%	上位3社合計	13.5%	上位3社合計	19.3%	上位3社合計	20.3%
	上位6社合計	28.6%	上位6社合計	23.3%	上位6社合計	23.5%	上位6社合計	28.2%	上位6社合計	30.6%
	上位12社合計	42.2%	上位12社合計	33.9%	上位12社合計	34.5%	上位12社合計	37.8%	上位12社合計	39.9%

出所：消費金額は、機械振興協会経済研究所[2024年3月]「半導体において日本が世界の中で活躍できること」、原データは、Omdia。世界半導体生産額は、WSTS。

消費金額は、10億ドル。

本稿の対象時期の終了時点直後となる 2020 年における、より詳細な品種ごとのメーカーのシェアは、表 5 の通りである。日本のメーカーで高いシェアを占めているのは、NAND フラッシュ・メモリー市場の KIOXIA、車載機器・産業機器等に使われる MCU 市場のルネサスの 2 社に限られる。

表5 2020年のICチップ品種別シェア

1.DRAM		2.NANDフラッシュメモリー		3.MCU	
Samsung(韓)	41.7%	Samsung(韓)	33.7%	NXP(蘭)	17.2%
SK Hynix(韓)	29.4%	KIOXIA(日)	18.8%	Renesas(日)	17.1%
Micron(米)	23.5%	Western Digital(米)	14.4%	Infineon(独)	14.7%
Nanya(台)	3.1%	Micron(米)	11.3%	STMicro(スイス)	14.5%
Winbond(台)	0.9%	SK Hynix(韓)	11.1%	Microchip Tech.(米)	12.7%
		Intel(米)	9.4%		
合計出荷額(億ドル)	664	合計出荷額(億ドル)	572	合計出荷額(億ドル)	173
上位3社集中度	94.6%	上位3社集中度	66.9%	上位3社集中度	49.0%
4.ロジック ASSP		5.ロジック ASIC		6.汎用ロジック(FPGA等)	
Qualcomm(米)	15.3%	Apple(米)	42.9%	Xilinx(米)	19.6%
NVIDIA(米)	14.5%	Broadcom(米)	26.1%	Samsung(韓)	14.4%
Intel(米)	13.9%	Marvell Tech.(米)	4.4%	Novatek(台)	11.7%
Broadcom(米)	11.6%	Socionext(日)	3.9%	Intel(米)	11.6%
HiSilicon(中)	8.9%	STMicro(スイス)	2.6%	LX Semicon(韓)	5.5%
MediaTek(台)	8.8%	IBM(米)	2.3%		
		Renesas(日)	2.1%		
合計出荷額(億ドル)	898	合計出荷額(億ドル)	148	合計出荷額(億ドル)	156
上位3社集中度	40.0%	上位3社集中度	34.4%	上位3社集中度	37.7%

出所：OMDIA[2022]『令和3年度我が国におけるデータ駆動型社会に係る基盤整備(電子デバイス産業及びその関連産業における市場動向及び政策動向調査)』

STMicroは、仏伊の企業の合併で成立し、本社をジュネーブに置く。

2000 年代以降、IC チップ・メーカーの企業形態については、ファブレス(製造部門を持たず外注するメーカー)、ファウンドリー(他社の開発・設計した IC チップの製造を受託す

るメーカー)、IDM(開発・設計・製造までの一貫メーカー。ただし、一部外注するケースも少なくない。また、製造のかかなりの部分を外注し、製造部門の規模拡大を抑えるファブライト・メーカーもある)の3種類に分類されることが多くなった。2022年における、形態別の上位メーカーのシェアを掲げたのが表6である。2020年代初めにおいて、日本に有力なファブレス・メーカーないしファウンドリーは存在せず、ファブライト化を進めたIDMのルネサスとNANDフラッシュ・メモリーに特化したIDMのKIOXIA(表6には表れていないが)が、一定のシェアを占めている状況である⁴⁷。

表6 2022年のICチップ・メーカーのシェア(ファブレス、ファウンドリー、IDM)

1.ファブレス		2.ファウンドリー		3.IDM	
Qualcomm(米)	19.6%	TSMC(台)	52.7%	Samsung(韓)	17.4%
Broadcom(米)	14.4%	Samsung(韓)	16.4%	Intel(米)	15.8%
AMD(米)	12.7%	UMC(台)	7.3%	SK Hynix(韓)	8.8%
NVIDIA(米)	11.2%	GLOBALFOUNDRIES(米)	5.8%	Micron(米)	7.0%
MediaTek(台)	9.9%	SMIC(中)	5.3%	Texas Instruments(米)	5.0%
Marvell Tech.(米)	3.1%	Powerchip(台)	2.0%	STMicro(スイス)	4.2%
Realtek(台)	2.0%	Hua Hong Grace(中)	2.0%	Infineon(独)	4.0%
Novatek(台)	2.0%	Vanguard(台)	1.4%	NXP(蘭)	3.4%
Omnivision(中)	1.4%	Tower(イスラエル)	1.3%	Analog Devices(米)	3.1%
Cirrus Logic(米)	1.1%	DB Hitek(韓)	1.0%	Renesas(日)	3.0%
売上高合計(億ドル)	1874	売上高合計(億ドル)	1269	売上高合計(億ドル)	3854
上位3社集中度	46.7%	上位3社集中度	76.4%	上位3社集中度	42.0%

出所：OMDIA[2024]『令和5年度重要技術管理体制強化事業(半導体及び半導体製造装置等に係る市場動向調査)』

ファブレスとファウンドリーと独占的パワー

表1-3および表5-6から示されるように、2020年ごろにおいて、DRAMおよびNANDフラッシュメモリー市場においては、IDMが高いシェアを占めている。一方、ロジック系ICチップの市場では、Intel, Samsungを除けば、ファブレス・メーカーが多く、IDMと分類されるメーカーもそのほとんどがファブライト・メーカーである。こうしたことから、2000年代以降、ロジック系ICチップに関して、ファブレス・ファウンドリーという形の水平分業が主たる企業形態であり、日本のメーカーはそうした形態への転換に遅れたことが、その後の「衰退」へとつながったとされることが多い。先に取り上げた、METIの「半導体戦略(概略)」(2021年)においてもそうした指摘がなされている。

しかし、本稿でより重視したいのは、ファブレス・ファウンドリーないしIDMという企

⁴⁷ ここには示さなかったが、イメージセンサー市場においては、SONYが世界一のシェアを維持している。

業形態以上に、IC チップ市場における、それぞれのメーカーによる、自らの生存を賭けた事業環境の構築である。IC チップを部品とするセット製品市場での支配力(Intel, Apple 等)、有力大口顧客への高度なサービス・ソリューション提供による高い信頼の獲得(TSMC)、各分野の製品市場でのきわめて高い市場支配力(Samsung, Kioxia, SK Hynix、ファブレス IC チップ・メーカー)など、表 6 の上位メーカーはそれぞれ独特の方法で、高い地位を維持している。言い換えれば、市場において一定の地位を確立し、継続的にその地位を維持するための独占的なパワーを樹立していると表現してもよいかも知れない。どのような企業形態をとるにせよ、1990 年代後半以降の IC チップ・メーカーは、それぞれの形態に即して、独占的パワーを樹立するか、あるいはそれに成功せず、他企業に吸収されていくことになったものと考えられる。

前述のように、IC チップ微細化のための技術的障壁への直面と技術ロードマップの共有を背景に、国際的に共同研究開発体制を構築する動きが活発化した。これにより、技術的障壁への克服は共同研究開発体制に委ねて可能な限り非競争領域とされた。一方で、共同研究開発の成果を事業化し、先端 IC チップを安定した品質で、できるだけ低コストで量産できる体制を構築すること、その量産体制と連携しながら各分野における IC チップのアプリケーション開発(組み込まれる機器に必要なさまざまな機能を盛り込んだシステム LSI ないしロジック IC の設計)をスピードアップすることが IC チップ産業の競争領域の中心となった。

非競争領域においては、国際的な協力への動きが展開し、技術的障壁の克服という目標が共有された。しかし、競争領域においては、どのような産業組織のあり方が最適であるのか、未知であった。世界市場において、限られたメーカーしか残らない可能性が十分にあったから、国家間の利害対立を調整することは困難であった。各国それぞれの政策支援を背景に、企業ごとに異なる多様な戦略を立案・実行することにより、市場における競争が展開した。その競争と淘汰の過程で、ファブレス・ファウンドリーという形態が世界的に普及し、その中でも独占的パワーを樹立したメーカーが生き残っていくことになった。個々の IC チップ・メーカーにとっての課題は、いかにして自社の製品市場において、独占的パワーを樹立するかであった。

以下では、このような IC チップ産業の歴史を概観する。

ファブレス・メーカーの誕生

サイドビジネスとしてファウンドリーの役割を果たす IDM の IC チップ・メーカーは、かなり以前から存在したが、専業ファウンドリーの誕生は遅い。それよりも先に誕生したのは、ファブレスの IC チップ・メーカーであった。

1984 年、最初ファブレス・メーカーといわれる、ザイリンクス(Xilinx)社とチップスアンドテクノロジー(Chips and Technologies, C&T)社が相次いで設立された⁴⁸。Xilinx は、製品完成時に機能が限定されてしまう特定用途・顧客向けカスタマイズ・ロジックチップである ASIC(application specific integrated circuit)市場を補完するものとして、製品完成後に回路を調整する(Configuration)ことができる汎用ロジックチップである FPGA(Field Programmable Gate Array)を開発した。Xilinx は開発・設計を行い、経営者がそれまでに築いた個人的な信頼関係から、チップの製造を日本のセイコーエプソンに委託した。セイコーエプソンは、自社の設備能力の余剰を活用することにより、生産を受託した。C&T も、パソコン用のチップや画像処理用のチップを開発し、日本のメーカーに製造を委託することで急速に発展した。当初は、製造設備に対する固定費用を負担せずに、市場動向に対応して迅速に IC チップを開発したいメーカーと、高額化しかつ急速に陳腐化しやすい半導体製造設備の稼働率を高めたい IDM との利害関係が一致することにより、ファブレスの IC チップ・メーカーが誕生したのである⁴⁹。

前述の図 2-3 に示されたように、半導体生産は右肩上がりで見えつつあったが、一方で需給変動が激しく、しばしば設備能力の余剰が発生する傾向にあった。需給の不均衡を埋めること(“fill the fab”)が、IC チップ・ビジネスで収益を維持するためにきわめて重要なポイントであった。したがって、IC チップ製造能力を持つ多くのメーカーが、今日でいうところのファウンドリー・ビジネスに関与する動機があり、実際に展開した企業も少なくなかったのである⁵⁰。

TSMC の設立と発展

もともと、IC チップ市場はめまぐるしく展開し、需給関係の変動を正確に予想することは困難であったから、設備能力の余剰に依存したファブレス・ファウンドリーの分業形態は、

⁴⁸ 以下、Daniel Nenni & Paul McLellan [2014].

⁴⁹ Daniel Nenni & Paul McLellan [2014]p65。

⁵⁰ 現在に至るまで最先端の IC チップ研究開発を継続している米国 IBM も、1990 年代にファウンドリー事業を開始している。

当初、決して安定的ではなかった。ファブレス・メーカーは、需給変動に関わらず安定した製造受託を引き受けてくれる、専業ファウンドリー(pure-play foundry)を求めている。

そうした中、1987年2月に、台湾の国家的な産業政策を背景に、政府の出資に加え、オランダ・フィリップス社の出資と技術支援を受けて、専業ファウンドリーとして設立されたのが、台湾のTSMC(Taiwan Semiconductor Manufacturing Company)である⁵¹。

専業ファウンドリーは、自社ブランドの製品を製造せず、受託製造に特化する業態であったから、当然のことながら、IDM以上に、“fill the fab”が課題であった。TSMCは、当初、台湾国内のチップ・メーカーからの受託を想定していたが、台湾内におけるICチップ需要の規模は小さく、製造能力に余剰が生じた。このため、米国を中心とする海外メーカーから積極的に多品種少量のASICの製造を受託する事業を展開する。TSMCが自社ブランド製品を作らない専業ファウンドリーであることを強調したことから、機密漏洩の懸念が低下、このため、アメリカのファブレス・メーカーが、続々と台湾に設計子会社を作り、TSMCに製造を委託し始めたのである⁵²。

前述のように、ロードマップによって技術進歩がスケジュール化されたことを受けて、アプリケーション開発メーカーは、高集積化に向けた研究開発を外部に委ね、安定した製造委託が可能となるのであれば、必要なロジックICを設計するにあたって、システム化と回路設計に特化することが可能となった⁵³。とりわけ少量生産のICチップに関しては、製造に関わる固定費を軽減できる点において、ファウンドリーへの委託に大きなメリットがあった。

一方のファウンドリー側としては、高い設備稼働率を維持するために、安定的に需要を獲得する必要がある、そのための事業戦略の構築が必須であった。このためにTSMCが展開したのが、顧客を囲いこみ、自律的に顧客の拡大を促すようなサービス戦略であった。設立から間もない1980年代末、TSMCは、サードパーティーと提携して、顧客に対してICチ

⁵¹ ファウンドリーとしてのTSMCが設立されたのは、多分に偶然も作用したようである。台湾・新竹サイエンスパークにおける3社の半導体ベンチャーが、アナログICの製造を当初は台湾にすでに存在したIDMのUMCに委託しようとしていたが、UMCがヒット商品の生産で設備能力の余剰がなかったため、生産の委託先が必要とされた。台湾政府はこの要望を受けて、モリス・チャンをトップとするICチップ製造メーカーの設立を構想し、TSMC誕生につながったという。王百禄(沢井メグ訳)[2023]p88-90。

⁵² 朝元照雄[2014年1月]、Yu-Shan Su, Chih-Yuan Wang [2014]。

⁵³ 高集積化の進展とともに、システム化に特化し、回路設計やそのチェック、シミュレーション等をデザイン・ハウスにアウトソーシングするケースも少なくない。

ップの設計ブロックを揃えた IP(チップ設計に必要となる知的所有権)等のデザイン・ライブラリーを提供するサービスを始めた⁵⁴。また、IC チップ設計のソフトウェアである EDA(Electronic Design Automation)ツールを提供するベンダー⁵⁵と協力して、その設計が TSMC の製造プロセスと互換性を持つことを保証した⁵⁶。1996 年には、顧客が、TSMC の製造状況と納期スケジュールをチェックすることを可能とし、1999 年には、TSMC オンラインサービスを開始、顧客設計から出荷に至るまで、顧客が委託した製品がどの段階にどのような状態であるかを可視化し、チェックできるようにした。デザイン・ライブラリーの公開というサポートにより、顧客の設計環境が拡充した⁵⁷。デザイン・ライブラリーを活用して設計が可能となる条件が整備されたため、TSMC に製造を委託することで、IC・チップ設計のベンチャーが発展する素地も生まれ、新たなベンチャーからの受託により顧客数が持続的に拡大するサイクルが生まれてきた。TSMC 自体は、ウェーハ製造のみを担っていたが、設計、マスク製造、ウェーハ試験、組み立て・検査に関しては、他企業と提携することにより、顧客に対する一貫したサービスを提供できる体制を構築したのである⁵⁸。

2000 年代後半になると、TSMC は、企業提携をさらに強化、65nm 世代チップの製造開始時に、Open Innovation Platform (OIP)プログラムを開始した。より高集積化し、設計が複雑化した SoC においては、IP 使用が飛躍的に拡大したため、TSMC は、EDA ベンダー

⁵⁴ 1990 年代、LSI にさまざまな機能が盛り込まれるようになると、すべての機能を一から設計することは高コストで非効率となったことから、他社の設計資産を利用して組み合わせる開発が一般化した。これにより、IC チップの IP ビジネスが拡大、IP ライブラリーを保有して使用権を販売する IP プロバイダーが登場した。IP プロバイダーの Artisan は、1990 年代末に TSMC と提携し、TSMC の顧客が Artisan の IP ライブラリーを自由に使用し、Artisan は一定の使用料を TSMC から得て、TSMC はウェーハ価格によって回収するビジネス・モデルが生まれた。このころから IP ビジネスは大きく拡大するが、その中でも MPU 関連の IP を開発し、省電力の携帯通信端末向け MPU 分野において、周辺 IP を固めて成功したイギリス ARM 社が飛躍的に成長する。Daniel Nenni & Paul Mclellan [2014]p148-151.なお、Artisan の IP は、2004 年に Arm 社に買収されたが、2025 年にはそれらは EDA ベンダー大手の Cadence 社に売却された。

⁵⁵ EDA ベンダーの盛衰は激しかったが、近年は、Synopsys、Cadence、Siemens EDA の 3 社による寡占化が進んでいる。EDA ベンダーの歴史については、Yu-Shan Su, Chih-Yuan Wang [2014]p93-146。また、IC チップ設計における EDA の役割については、松元則雄[2024 年 8 月]『日経エレクトロニクス』

⁵⁶ 前掲、Yu-Shan Su, Chih-Yuan Wang [2014]。

⁵⁷ TSMC は、IP ライブラリー、デザイン・ルール、シミュレーションモデル、レイアウト設計情報などをまとめた PDF(Process Design Kit)を顧客に提供し、設計手順や EDA の適用方法を具体的に指示するリファレンスフローを 2001 年から発表し、年々拡充していった。岸本千佳司[2016 年 12 月]。

⁵⁸ 伊藤宗彦[2004]。

や IP プロバイダー⁵⁹との協力を深め、早期からデザイン・フローや主要な IP を準備し、新規製造設備の稼働開始時に合わせて設計が完了するシステムを構築していった。これについて、Daniel Nenni & Paul Mclellan [2014]は、ファウンドリーとその提携企業によって、「ヴァーチャルな IDM」であるかのように機能していると指摘している⁶⁰。

独占的パワーの樹立

以上のようにして、TSMC は、ファウンドリーとして独特の企業形態を構築したのである。朝元照雄[2014 年 1 月]が強調しているように、それはファブレスとファウンドリーとの間の単なる水平分業なのではない。ファウンドリーが提携企業とともに、単なるウェーハ(前工程)の受託製造にとどまらず、設計、IP 利用、後工程まで含めた IC チップ製造の一貫サービスを作り上げた。しかも、IDM とは異なり、多様な顧客のさまざまな品種にきわめて柔軟に対応することが可能であった。これにより、TSMC は、多くの顧客を引き寄せ、顧客を囲い込むことにより、独占的なパワーを樹立することに成功したといつてよいであろう。

こうした地位を確立したことにより、2010 年代になると、TSMC は、Intel, Samsung と並び、最先端半導体製造設備をいち早く導入する数少ないメーカーの一つとなった(図 1)⁶¹。その過程で、IC チップ前工程の核となる露光装置をめぐって、オランダ ASML との関係を

⁵⁹ IP 市場の調査によれば、2004 年時点において世界の IP プロバイダーの売上高合計は、約 13 億ドルで、1 位英国 Arm(シェア 24.5%)、2 位米国 Rambus(11.4%)などであり、上位 5 社で 54.6%に達する寡占市場となっていた。日本政策投資銀行[2006 年 5 月] p38(原データは、ガートナー データクエスト)。また、2025 年の調査によれば、市場規模は約 98 億ドル、売上高は、Arm のシェア 21.3%をトップに、米国 Synopsys、米国 Cadence、英国 Imagination Technologies、米国 CEVA と続き、上位 5 社のシェアは 62.2%となっている(Global Market Insights のホームページより)。この間、市場は大きく拡大したが、寡占傾向が若強まり、EDA ベンダー大手が、買収により IP プロバイダーとしても高いシェアを占めるようになった。

⁶⁰ 前掲、Daniel Nenni & Paul Mclellan [2014]p74-75.

⁶¹ 2009 年、TSMC は、当時の先端 IC チップである 40nm 世代に関して、ファウンドリー市場の 80%のシェアを獲得したといわれる。また、2010 年には、TSMC は、48 億米ドルと、Intel や Samsung とほぼ同規模の半導体設備投資額を計画しており、ファウンドリーとしては過去最大規模といわれた。さらに、同年中には、リーク電流対策のため高誘電率メタルゲートが必要とされる 28nm 世代の製造(主に Xilinx 社、Altera 社の FPGA 向け)を予定し、20nm 世代での FinFET 型の導入計画、また 2010 年 2 月、研究開発用に ASML 社の EUV 露光装置の導入を発表していた。木村雅秀[2010 年 3 月 8 日]『日経エレクトロニクス』。

深め、EUV 機の投入と量産開始で他社に大きく先んじることとなる⁶²。TSMC と半導体製造装置メーカーとの関係は相互依存的になり、TSMC は、最先端プロセスへの大規模投資を継続し、顧客ニーズに的確に対応することにより、さらに競争優位性を高めていった⁶³。これらの結果、表 6 に見るように、ファウンドリーの中での TSMC のシェアは際立って高まり、最先端 IC チップを生産する専門ファウンドリーとしては、ほとんど唯一無二の存在となった⁶⁴。

この間、TSMC の競合相手がなかったわけではない。2009 年 3 月には、米国の IDM メーカーであった AMD の IC チップ製造部門が切り離され、Global Foundries 社(以下、GF)が発足した。GF は、AMD の IC チップ製造拠点であったドレスデンの工場を受け継ぎ、主な顧客は AMD であった。設立後、矢継ぎ早に、IBM との技術提携、ARM との IP 利用等のライセンス契約を進め、ST マイクロ、Qualcomm などのファブライต์ないしファブレス顧客を獲得して急速に成長、経営悪化したシンガポールの Chartered Semiconductor を買収し、ニューヨークに新たなファブを建設、製造拠点をグローバルに拡大した。ファブレス企業や IP プロバイダー、EDA ベンダー等との提携と協力がファウンドリー事業の中核であることを深く認識し、TSMC と同様に、Collaborative Device Manufacturing (CDM) と呼ばれるシステムを構築し、顧客の維持・拡大を図っていった⁶⁵。2015 年には、IBM のファウンドリー事業を買収して拡大、最先端 IC チップについては、2010 年代半ばの 14/16nm ノードまで製造設備への投資を続けた。しかし、2018 年、EUV 露光装置が大きな優位性を発揮すると見込まれた 7nm ノード IC チップ製造に対する莫大な投資をする意味を見出し得ないとして、最先端チップ開発・製造競争から離脱した⁶⁶。表 6 に見るように、GF は、ファウンドリーとして一定の地位を占め続けているが、2010 年代末以降、TSMC のシェア

⁶² 製造装置メーカーと TSMC との密接な協力関係は、2000 年代初め、局所クリーン化技術の導入以来進んできたという。前掲、岸本千佳司[2016 年 12 月]。とりわけ、設立時に出資した Philips からスピナウトした露光装置メーカー ASML との関係は密接であり、ASML がツインスキャン、ArF 液浸露光装置でシェアを高めたのは、TSMC の協力によるところが大きい。ASML が、長期にわたる EUV 開発を継続して成功し、現在独占状態にあるのも、TSMC との関係なしには困難であったものと思われる。

⁶³ 岸本千佳司[2015 年 10 月]。

⁶⁴ EUV 露光装置の生産が軌道に乗った 2024 年には、ファウンドリーの中での TSMC のシェアは、さらに上昇し、64.9%と見込まれている。薬文江[2025 年 3 月 24 日]『日経ビジネス』。

⁶⁵ 前掲、Daniel Nenni & Paul Mclellan [2014]p83-92.

⁶⁶ 伊藤元昭[2018 年 11 月 16 日]『日経クロステック』。

がさらに上昇しているのが現状である。GF の事例を TSMC と比較すると、TSMC の独占的パワーは、特に 2000 年代半ば以降については、露光装置開発・導入をめぐる ASMC との密接な関係によって、強化されてきたことが推察される⁶⁷。

以上のように、IC チップのファウンドリーの歴史は、ほぼ TSMC の発展の歴史であり、提携と顧客囲い込み、露光装置をめぐる ASML との密接な協力により、独占的パワーを樹立、強化することによって発展してきた。

ロジック IC 市場の寡占化とファブレス・ファウンドリーの受発注関係

ファウンドリーの発展は、ファブレス企業にとっては大きなメリットであり、多くのファブレス企業の成長を支える要因となった。ファウンドリーなしに、通信機器用 SoC や GPU・AI チップ等の迅速な開発は困難であり、表 5-6 に掲げた多くのファブレス企業(Qualcomm, Broadcom, Xilinx, NVIDIA, Apple 等)は、ファウンドリーとの効率的な分業によって発展することが可能となった。

ファウンドリーと同様、ファブレス・メーカーが設計する各分野のロジック IC チップ市場においても、独占の度合いが徐々に高まってきた⁶⁸。表 1 に見るように、2020 年において、ロジック IC チップ・メーカーの上位ランキングにおいて、Intel、Samsung、NXP 以外はすべてファブレス・メーカーであり、その市場シェアは、2010 年に比しても高まっている。このうち市場が大きく拡大した携帯端末向けチップ市場において、Qualcomm、Apple、MediaTek、HiSilicon による寡占が成立している。また、急速に拡大する GPU-AI チップでは、NVIDIA の独走が続く。ファブレス・メーカーもまた、各分野の市場において、何らかの独占的パワーを樹立している可能性が高い。

ともに独占的パワーを樹立してきたファブレス・メーカーとファウンドリーとの間の関

⁶⁷ このほか、Samsung, Intel もファウンドリー事業を展開している。

⁶⁸ IDM については、Intel が PC 向けプロセッサ市場における圧倒的地位を維持し続けたことが存続の不可欠な条件であった。ただし、2010 年代後半以降、携帯端末向け SoC 生産量の拡大で PC 向けプロセッサの占める地位が低下したこと、最先端プロセス製造において TSMC に先行を許したことから、経営が揺らぎ、ファウンドリー事業への参入、FPGA 事業(Altera 社)の買収などの戦略を進めた。Samsung は、DRAM、NAND フラッシュ・メモリー市場でトップシェアを維持し、携帯端末等のセット品市場で一定の地位を占めることにより、IDM の地位を保ってきた。ただし、ファウンドリー事業においては、TSMC に大きくシェアの差を付けられている。その他の IDM メーカーはほとんどがファブライツ戦略をとっており、ファブレス企業に近い位置づけにある。

係について、どのように理論的に分析し理解するかについては、本稿の対象範囲を大きく超える。ここでは、現象面として、しばしば報道されているメーカーごとの受発注関係について、2017年の状況を示し、確認しておきたい(表 7、表 8)。

表7 ファブレス・メーカーとファウンドリーのICチップ・設計ノード別受発注関係

	TSMC	UMC	Global Foundries	Samusung
14/16nm	Apple Spreadtrum		Apple	Apple Qualcomm
20nm	MediaTek Qualcomm		Qualcomm	
28/32nm	AMD Broadcom Intel Marvell MediaTek NVIDIA Qualcomm Spreadtrum	Broadcom Faraday MediaTek Qualcomm Realtek	AMD Broadcom MediaTek Qualcomm	Qualcomm
40/45nm	AMD Broadcom Intel Marvell MediaTek NXP NVIDIA Qualcomm Spreadtrum STMicro TI	Broadcom Faraday TI MediaTek NVIDIA Realtek Xilinx	AMD Broadcom MediaTek Microfost	Xilinx

出所：大槻智洋[2018年1月]「TSMC、30年目の岐路 新経営陣の前に難題」

『日経エレクトロニクス』原データは、IsaiahResearch社。時期は、2017年第一四半期。

注：55nmノード以上は省略。なお、IntelのTSMCへの発注は、旧Altera社の生産するFPGA。

表8 顧客別ウェハー処理枚数(万枚)

	TSMC	UMC	Global Foundries	Samusung
AMD	11.2		5.9	
Apple	29.9		0.8	7.0
Broadcom	33.1	4.6	7.0	
Faraday		3.4		
Intel	7.0			
Marvell	9.4			
MediaTek	36.7	13.1	2.1	
Novatek		12.5		
NVIDIA	9.0	0.8		
NXP	6.5			
Omnivision	9.5			
Qualcomm	57.5	2.0	8.5	26.1
Realtek	6.5	4.6		
Spreadtrum	14.9			
STMicro	4.0	2.5	2.8	
TI	12.1	9.0		
Xilinx		4.6		0.6

出所：表7と同じ。

表7に見るように、同時点における最先端ノードのチップ(14-20nm)においては、ファウンドリーの主な顧客は、Apple、Qualcomm、Spreadtrum、MediaTekであり、ほとんどが携帯通信端末向け SoC と見られる。表8から量的にもこれらの分野が大半を占めている。その次の 28-45nm チップにおいては、携帯通信端末向け SoC に加え、通信設備・データセンター向けチップ(Broadcom)、GPU-AI 向けチップ(NVIDIA)が目立ち、そのほか PC プロセッサ向け(AMD)、FPGA(Xilinx、Intel)、DSP(TI)などがある。

これらのファブレス IC チップ・メーカーの製品供給先であるセット・メーカーの半導体消費状況を改めて見てみると(表4)、携帯通信端末メーカーと PC メーカーが上位を占め、2010年代から上位メーカーへの集中度が高まりつつある。もっとも、2000年代には、この集中度は低下傾向にあった。おそらく多様なデジタル家電が続々と開発されたことによるものと思われる。このことから、今後新たな製品アプリケーションが登場してくれば、集中度が再び低下する可能性もあるだろう。

以上の検討から、1990年代後半から2010年代の世界のICチップ市場については、次のようにまとめることができる。

第一に、ICチップ・メーカーの主流は、それ以前はIDMであったが、ロジックではファブレス・メーカーとファウンドリーが主流となり、メモリーではIDMが主流であり続けた。

第二に、ファウンドリー、ファブレス、IDMのいずれの形態においても、存続したメー

カーの市場シェアが高まった。生き残った有力メーカーは何らかの独占的パワーを樹立してきたものと推察される。とりわけ、ファウンドリー(TSMC)の市場集中度は大きく高まり、ファブレス・メーカーが主な担い手であるロジック IC チップ市場においても、控えめではあるが同様の傾向が見られる。

第三に、IC チップを消費する側の主なセット・メーカーの半導体消費集中度は、2000 年代には緩やかな低下傾向にあったが、2010 年代には、携帯通信端末とデータセンターの飛躍的な市場拡大とともに集中度は上昇傾向にあった。

1990 年代末以降、IC チップ産業は以上のような変貌を遂げるにより、ムーアの法則に沿った集積化を安定的なテンポで継続的に実現することが可能となったものといえるだろう。その中でも、もっとも注目すべき出来事が、ファウンドリーである TSMC の継続的なシェアの拡大と、TSMC が最先端 IC チップの開発・製造で先導的役割を果たすようになったことである。

(4)小括

本節においては、IC チップ産業の特性を確認し、1990 年代後半から 2010 年代末までの、世界の IC チップ産業の歴史をたどった。改めて、以下の二点を強調しておきたい。

第一に、1990 年代後半ごろ、微細化の進展が大きな技術的障壁に直面し、開発コストが急速に増大した。一方、技術ロードマップによって、有力技術の候補やおよその開発スケジュールが共有された。これらを背景に、IC チップ・メーカー、各分野の製造装置メーカー、材料メーカー、学界との連携・協力が不可欠となり、IC チップ・メーカーにとっての非競争領域を拡大させることにより、共同研究開発体制を構築する動きが生じた。共同研究開発体制に必要とされたのは、公的資金やアカデミック人材等の外部リソースの投入、有力候補となる技術に対する研究開発リソースの集中、研究開発成果を事業化に円滑につなげる機能である。一方、半導体製造装置・材料メーカーに関しては、とりわけ露光装置においてその開発負担が巨大化し、共同研究開発体制への参加が必須となってきた。

第二に、2000 年代以降の IC チップ産業においては、ファウンドリー、ファブレス・メーカー、IDM の 3 つの企業形態に分化し、各業態において独占的パワーを樹立することができたメーカーが生き残り、市場集中度が高まった。中でもファウンドリーにおいて、TSMC が圧倒的な地位を築いてきた。

3. 欧米における IC チップ研究開発をめぐる協力体制

本節では、欧米における IC チップの共同研究開発体制を取り上げて概観する。それらが、期待された機能を果たしたのかについて検証し、後述する日本の共同研究開発体制と比較することが目的である。

以下で取り上げるのは、アメリカにおける産業界と学界との連携組織である SRC (Semiconductor Research Corporation)、米国 IC チップ・メーカーの研究開発コンソーシアムである SEMATECH (Semiconductor Manufacturing Technology)、米国ニューヨーク州立大学オールバニ校に設立されたナノテクノロジーセンター (CNSE: College of Nanotechnology, Science, and Engineering) と SEMATECH や IBM などの半導体メーカーと連携して活動するオールバニ・ナノテク・コンプレックス (ANTC: Albany NanoTech Complex)、ベルギーに拠点を置く産学連携の共同研究開発機関 IMEC (Interuniversity Microelectronics Centre) である。いずれも、現在の先端 IC チップ開発に大きく貢献してきた組織である⁶⁹。

(1) SRC

米国において、SRC (Semiconductor Research Corporation) が設立されたのは、1982 年 1 月であり、日米半導体摩擦が過熱化するかなり前のことであった⁷⁰。米国の半導体工業会 (SIA: Semiconductor Industry Association) のもとで、IBM、Intel、TI などの IC チップ・メーカーが主体となり、産学連携での研究開発を推進するために立ち上げた。IC チップ・メーカーと政府からの資金をプールし、米国内の大学に対し、半導体およびその関連分野に関する研究を委託することが SRC の主な活動であった。SRC のアニュアルレポートによれば、SRC 設立の背景となったのは、以下のような認識である。

1960 年代後半以降、半導体産業が急速に発展した結果、半導体メーカーが必要とする研究開発と、政府や軍ないし学界が注力する研究開発のあり方が乖離し、政府・軍は応用研究

⁶⁹ なお、時間的制約から、本稿では、これらの組織の人材や資金の流れの詳細については調査できなかった。今後の課題としたい。

⁷⁰ SRC については、Semiconductor Research Corporation [1983] *Annual Report*, 井上弘基 [1999]、西義雄 [1997]、桑江良昇 [2006]、Nathaniel Logar, Laura Diaz Anadon, Venkatesh Narayanamurti [2014], Victor Zhirnov [2024]。

に傾斜し、学界は化合物半導体など実用化からほど遠い将来の研究に特化する傾向を強めた。半導体産業の主流となるシリコン半導体に関する、直近や中長期的な実用化につながる汎用技術の研究がなされるのは、そのほとんどが半導体デバイスを生産する各メーカーの研究所に限られる状況となった。この結果、各メーカーは、競争優位に影響を及ぼすとして研究成果を共有することをためらい、新たな知見の普及が遅延した。また、各メーカーの研究分野が直近の開発につながる重要なテーマに偏って重複し、中長期的な汎用技術の研究が軽視された。さらに、直近の製品開発が優先され、研究開発へのリソースの配分が減少するに至った。この結果、米国の研究開発力が劣化した。一方、日本やヨーロッパでは、政府支援のもとでの汎用技術の開発を進めており、米国の半導体産業の競争力にとって脅威となっている。

そこで、半導体メーカーの主導により、大学等に資金を提供し、半導体産業に密接に関わる研究を計画、奨励、調整、支援するために SRC を設立したのである。研究開発支援の目的は、半導体素材・装置・現象の解明の促進、新規の効率的で強力な設計・製造技術開発への研究基盤の提供、高度なマイクロエレクトロニクス研究者・技術者の育成、研究成果を迅速に半導体業界に活用する体制の構築であった。

1984 年 5 月時点で、SRC は全米 35 大学と 53 のプログラムを実施しており、このほか、UC バークレー、カーネギー・メロン、コーネルの 3 大学に卓越研究拠点(Centers of Excellence)が置かれていた。当初の年間予算は、1,182 万ドル(1984 年の平均レートで約 28 億円)であったが、参加企業から提供される資金は、売上高の一定割合とされていたため、半導体メーカーの成長とともに比較的に安定的に増加する傾向にあったという⁷¹。SRC に参加する半導体メーカーの研究員から構成される委員会が、3～8 年後に実用化されるテーマを設定し、大学からの研究提案を評価・選択して資金を供与した。研究の進捗状況は定期的な経過報告のほか、大学の研究者とメンバー企業との研究員との間のミーティング等を通じて共有された。

IC チップ・メーカーが期待した SRC の役割は、半導体産業に密接に関わる研究を大学レベルで活性化することだけでなく、それに加えて半導体人材を育成し、優秀な大学院生を半導体メーカーにリクルートすることであった。西義雄[1997]によれば、「SRC によってサポートされた学生がメンバー企業へ入る割合は大変高く、大手の IC チップ各社、インテル、

⁷¹ 西義雄[1997]。

IBM、テキサスインスツルメント、モトローラ、AMD、ルーセントテクノロジー、ナショナルセミコンダクター、LSI ロジックなどへ平均 10-20 人くらいずつの PhD が就職している」と報告しており、人材育成面での成果が強調されている。

SRC の活動は、現在にいたるまで存続しており、長期にわたって学界との連携による半導体の研究開発に貢献してきた⁷²。さらに、1997 年、SIA は、SRC 傘下に MARCO(The Microelectronics Advanced Research Corporation)を設立、大学間の連携による半導体関連の研究プログラムを支援することとした⁷³。また、1998 年、8 年後以降に実用化されるテーマを対象として、FCRP(Focus Center Research Program)を立ち上げ、より先端的な研究への支援が開始された。

なお、SRC は、2000 年には国際化し、海外の企業、大学の参加も可能となった。また、前述のように SIA がイニシアティブをとって半導体技術ロードマップの作成を 1990 年代初頭から開始し、1990 年代末からは国際半導体技術ロードマップ(ITRS)に発展したが、この作業を実質的に担ったのが SRC であった⁷⁴。その後、2016 年に ITRS は終了したが、2021 年に SIA と SRC は、「半導体 10 年計画」を発表し、微細化が限界に達する中で、パッケージ技術の高度化、異種チップの集積を強調した。それに基づき、2023 年、SRC が主導して、Microelectronics and Advanced Packaging Technologies Roadmap (MAPT)を発表、新たな段階の IC チップ技術発展のロードマップを示した。

以上のように、米国においては、かなり早期から IC チップの研究開発体制に関する問題意識が共有されていた。SRC という形での、公的資金にも支えられた IC チップ・メーカーと大学との連携は、アカデミックの関心を IC チップの研究開発に誘導したこと、IC チップ産業に関わる人材育成に長期にわたって関与したことにより、IC チップ産業への外部リソースの投入に貢献したものと思われる。当初の動機は、米国半導体産業の国際競争力の維持にあったが、半導体技術のロードマップを公表して関係者の間で共有し、SRC 自体を国際的にオープンにするなど、自国の産業強化にとどまらない普遍的志向を有していたことが注目される。

⁷² SRC の貢献を分析した Nathaniel Logar, Laura Diaz Anadon, Venkatesh Narayanamurti [2014]は、SRC が、メンバー企業の意向に沿った研究開発を進めるという点できわめて効率的であり、多くの大学院生人材の育成に効果的であったことを主張している。なお、SRC のホームページ上に、毎年活動について、Annual Report が公開されている。<https://www.src.org/about/corporate-annual/>

⁷³ 桑江良昇[2006]。

⁷⁴ Victor Zhirnov [2024].

(2) SEMATECH

非営利の研究コンソーシアムとして、米国半導体メーカーと米国防総省の協力のもとに、SEMATECH(Semiconductor Manufacturing Technology)が設立されたのは、1987年8月である。前年に日米半導体協定が締結され、米国市場の防御と日本市場へのアクセスと確保が合意されたものの、米国半導体産業における製造技術の競争力を抜本的に強化する必要が認識されたことがその背景にある⁷⁵。

井上弘基[1999]によれば、米国半導体メーカーのほとんどが DRAM 事業から撤退したことに衝撃を受けた米国防総省が、軍事技術の基盤としての半導体技術と製造拠点の維持強化を目ざし、SEMATECH の設立を主導したという⁷⁶。実際のところ、当時の米国防総省は、米国における半導体製造動向に対して懸念を示し、安全保障上の観点から、テクノロジー・リーダーシップを維持するために何らかのアクションを採ることを強く主張していたことは確かである⁷⁷。SIA を構成する専業半導体メーカーは、それまで軍の直接関与や資金提供に対して躊躇していた。しかし、レーガン大統領のもとで、米国における産業の国際競争力強化のために軍官産の結集力が強く提唱されたことから、国防総省の提唱を受け入れることとなった。もともと、SIA においても、SRC と協力して、1986年5月には IC チップ製造技術に関する共同体を設立する委員会を発足させて検討を進めており、軍とは独立に、半導体製造に関する技術課題を解決するための組織が必要であると考えていた⁷⁸。

SEMATECH 発足時のメンバー企業は、AMD、AT&T、DEC、Harris、HP、IBM、Intel、LSI Logic、Micron、Motorola、National Semiconductor、NCR、Rockwell、TI の 14 社であり、当初の資金はメンバー企業から年 1 億ドル、国防総省から 1 億ドル拠出された。SEMATECH の拠点は、テキサス・オースチンに置かれ、メンバーとなる半導体メーカー、

⁷⁵ SEMATECH については、非常に多くの文献があるが、以下を参照した。前掲、井上弘基[1993]、Peter Grindley, David C. Mowery, Brian Silverman [1994]、Douglas A. Irwin, Peter J. Klenow [1995]、Albert N. Link, David J. Teece and William F. Finan [1996]、前掲、井上弘基[1999]、小宮啓義[2004]、電子ジャーナル、垂井康夫(編著)[2008]第2章、安部悦生[2015]。

⁷⁶ なお、設立の経緯については、Peter Grindley, David C. Mowery, Brian Silverman [1994]が詳しい。

⁷⁷ OFFICE OF THE SECRETARY OF DEFENSE [9 Feb 1987], *MEMORANDUM FOR THE SECRETARY OF DEFENSE THROUGH: UNDER SECRETARY OF DEFENSE FOR ACQUISITION SUBJECT: Report of the Defense Science Board Task Force on "Semiconductor Dependency" — ACTION MEMORANDUM*.

⁷⁸ 垂井康夫(編著)[2008]p49。

国防高等研究計画局(DARPA)、SRC のほか、半導体製造装置・材料メーカーが結集した SEMI/SEMATECH⁷⁹などが運営に関わった。SEMATECH は、当初、メンバー企業からの出向 219 名と SEMATECH の直接雇用 497 名によって構成され、当時においてはアメリカ最大規模の共同研究コンソーシアムであった。

SEMATECH は、日本の官民協力によって IC チップの先端技術開発を目ざした 1976-80 年の超 LSI 技術研究組合(以下、超 LSI 研)を模したものとわれ、日本の経験に多くを学んでいる。超 LSI 研と異なるのは、1 回のプロジェクトに終わらず長期にわたって存続し、その目的や内容を大きく変化させていった点である。

SEMATECH は、当初、IC チップの先端製造プロセスを開発し、メンバー企業に移転することを重視していた。しかし、1989 年に、米国内の半導体製造装置メーカーによる装置の開発・改良とその普及振興に重点を移した。1990 年代前半までは、特にウェーハ処理装置とマスク・パターン形成装置に力点を置き、米国の半導体製造装置メーカーの振興を図ることによって、米国産装置のシェアの拡大を目標とした⁸⁰。

1990 年代前半までの製造装置の共同開発の成果は、SVGL 社の露光装置 Microscan II につながった。同機は、0.35 μm プロセスに対応し、256M DRAM 生産等に使用されるなど、期待された性能を発揮し、日本のキャノンが SVGL と提携して日本で生産販売するに至った。このほか、レーザー・ビーム露光装置を開発し、スキャニングによる 0.5 μm レベルのフォト・マスク製作のスループットを大幅に改善させた。

このような成果から、SEMATECH が米国の IC チップ製造技術の発展に大きく貢献したと指摘されることが多い⁸¹。実際、SEMATECH 以前、米国における半導体メーカーと半導体製造装置メーカーとの関係は乏しく、知識の共有はほとんどなされていなかった。しかし、SEMATECH 設立後、関係強化が進み、その相互作用が IC チップ製造技術の開発に大きく貢献したものと考えられる⁸²。総合半導体製造装置メーカーの Applied Materials(以下、

⁷⁹ SEMI(Semiconductor Equipment and Materials Institute, 1987 年から Institute を International に変更)が、SEMATECH に参加するために作られた組織。

⁸⁰ 井上弘基[1993]、Peter Grindley, David C. Mowery, Brian Silverman [1994].なお、こうした方向転換に関しても、超 LSI 研と同様であったことが指摘されている。垂井康夫(編著)[2008]p53。

⁸¹ Peter Grindley, David C. Mowery, Brian Silverman [1994], Peter J. Klenow [1995], 垂井康夫(編著)[2008]。安部悦生[2015]は、成果と目される事実を列挙しつつも、否定的な評価についても取り上げている。

⁸² 田中秀幸[2003]。

AMAT)は、1990年代にトータルソリューション戦略により大きく成長するが、SEMATECHにおけるICチップ・メーカーのコンソーシアムはこれに大きく貢献した。

SEMATECH について、こうした初期の研究開発成果を挙げた後の動きが、より注目される。1997年以降、国防総省による政府資金の提供が打ち切られ、SEMATECHは民間コンソーシアムへと移行した。これについては、前掲、井上弘基[1999]によれば、半導体メーカーの意向が大きく、Intelが1994年から政府資金停止発議をしていたという。ICチップの微細化とウェーハ口径の拡大が進み、政府資金供与を受けた場合に限定されてしまう米国のメーカーのみの参加では技術開発が困難になると目されたことがその理由であった。民間コンソーシアムとすることで、海外のメーカーの参加を可能とし、よりオープンな形で研究開発を進める組織に転換したのである⁸³。これ以降、SEMATECHへの海外メーカーの参加が認められ、1998年には、国際化のための下部組織として International SEMATECH(ISEMI)が発足、ヨーロッパ、韓国、台湾、日本の企業の参加も次第に増加していった。2007年時点の主なメンバー企業は、AMD、HP、IBM、Intel、Micron、National Semiconductor、TI(米国)、Infineon、Qimonda(ドイツ)、NECエレクトロニクス、パナソニック、ルネサス、東芝(日本)、Smansion(日米合弁)、Samsung(韓国)、TSMC(台湾)などとなった⁸⁴。

ISEMIは、2003年11月、新たに半導体製造の生産性向上とコスト低減のため、International SEMATECH Manufacturing Initiativeを発足させ、SEMATECHに参加していない企業が、ISEMIに参加できるようにした。さらに、2004年には、テキサス州・テキサス大学とともに先端材料研究センターを設置し、SEMATECHに参加していない企業がその試作ラインを活用できるようにした⁸⁵。

⁸³ このことに関して、2001年、International SEMATECH(ISMT)兼CEOのMark Melliar-Smithは、次のように語っている。「微細化に代表される技術障壁が高くなり、これに伴ってリソースが一層必要になってきた。この結果、リソース不足が顕著になってきた。これを克服するためには、国際的な協力が必須と見ている。その典型例が300mmウェーハ技術に関する日米協力だった。米国はInternational 300 Initiative(I300I)、日本はSeletを設立し、互いに緊密な連携を取って300mm技術開発と標準化を推進した。これが成功したことから、われわれはI300Iを統合してISMTを設立した。参加企業が40%増え、リソース確保とリスク分散を達成した」。このほか、ベルギーIMECや日本Seleteとの協力関係を進めていることを強調している。『日経マイクロデバイス』[2001年2月]。

⁸⁴ ただし、井上弘基[1999]によれば、民間コンソーシアムとなった後も、アメリカ政府とSEMATECHの関係は完全に切れたわけではなく、国防総省、商務省、エネルギー省などは、リソグラフィ技術など個々の研究プロジェクトに対する補助を継続し続けたという。

⁸⁵ 垂井康夫(編著)[2008]p51-52。

SEMATECH は、以上のように比較的オープンに半導体の研究開発環境を整備したほか、300mm ウェーハへの移行を見すえて、技術、装置、材料の評価、開発を行う組織として、1995 年 12 月、International 300mm Initiative (I300I)を子会社として発足させ、300mm ウェーハの標準規格や仕様の国際的な調整を推進した⁸⁶。I300I には、SEMATECH メンバーのアメリカ企業のほか、Samsung、Hyundai Electronics(以上、韓国)、TSMC(台湾)、Infineon(独)、Philips(蘭)、STMicro(スイス)が参加した。なお、300mm ウェーハ・プロセス標準化については、日本メーカーの協力の貢献が大きいが、これについては後述する。

以上のように、SEMATECH は、当初は、米国半導体産業の競争力の回復と強化、軍事関連技術のテクノロジー・リーダーシップの維持といった産業政策ないし安全保障政策のロジックが強力に作用することによって誕生した。IC チップ産業からすれば、産業内のメーカーの資金プールと公的資金という外部リソースの導入により、共同研究開発体制を構築することが狙いであった。1990 年代後半以降においては、微細化とウェーハの大口径化を進めるに際して、組織の国際化を進めた。また、300mm ウェーハ・プロセス標準化に向けてのイニシアティブをとって国際協力を進めることにより、IC チップ・メーカーにとっての非競争領域を拡大させた。さらに、第 5 節で触れるが、先端リソグラフィ・プロセス等の重要な分野に関して、海外メーカーの参加を促して外部リソースの拡大を図り、研究開発リソースを集中的に投入していくこととなる。

(3)ANTC

先端半導体の研究開発拠点として、オールバニ・ナノテク・コンプレックス(Albany Nano Tech Complex, 以下、ANTC)が形成され始めたのは、2001 年である。SEMATECH のような研究コンソーシアムとは成り立ちが異なる。ニューヨーク州政府とニューヨーク州立大学が主導し、米 IBM が積極的に関わることで、ニューヨーク州立大学オールバニ校周辺に、研究開発施設が集中的に建設された。したがって、地域振興・雇用促進的な側面も持つ。一方で、IBM をはじめとする半導体メーカーのほか、世界的に有力な半導体製造装置・材料メーカー等が参加しており、二世先代の IC チップ開発を目標に掲げるなど「ビジネス直結

⁸⁶ 日本のメーカーはこれには参加せず、独自の組織として 300mm 半導体技術連絡会(J300)を立ち上げた。I300I は、J300 と協力しつつ、標準化の推進に向けて主導的な活動を行った。

型」の性格が強い⁸⁷。これまで述べてきた SRC や SEMATECH においては、非競争領域の拡大と研究開発リソースの集中と外部リソースの導入が重視されていたのに対し、ANTC においては、それに加えて研究開発成果を円滑に事業につなげることが強く意識されていたといつてよいであろう。

最初に、パタキ・ニューヨーク州知事の構想を受けて、IBM が 1 億ドル、ニューヨーク州が 5,000 万ドルを拠出し、2001 年 4 月、ナノエレクトロニクス・ナノテクノロジー卓越研究拠点(CENN: the Center of Excellence in Nanoelectronics and Nanotechnology)が設立された。翌年には、SEMATECH もこれに参加することを決め、4 億 500 万ドルを投じて、International SEMATECH North Center を CENN 内に設立した。さらに、日本の半導体製造装置のトップメーカーである東京エレクトロン(以下、TEL)が 3 億ドルで、CENN にテクノロジーセンター(TEL Technology Center, America)を設立した。一方、大学の側では、2004 年、オールバニ校にナノテクノロジー理工学部(CNSE: College of Nanotechnology, Science, and Engineering)を創立した。同年 8 月には、ASML、TEL などが、ArF 液浸リソグラフィ装置の共同研究開発を行うことを発表し、翌年 1 月、ASML は、IBM とともに、オールバニに初の海外 R&D 拠点(IMPLSE: International Multiphase Partnership for Lithography Science and Engineering)を立ち上げることを発表した⁸⁸。2005 年には、CNSE の半導体研究センター(CSR: Center for Semiconductor Research)が発足して 5 億ドルの投資を発表、IBM、AMD、SONY、東芝、東京エレクトロン、AMAT がパートナー企業として参加した。さらに、同年、IBM、AMD、Infineon、Micron 等の資金拠出による International Venture for Nanolithography(INVENT)が設立され、AMAT の研究所も新設された。2006 年には、SEMATECH が、CENN に EUV レジスト試験センターを建設した。きわめて短期間で、世界の先端 IC チップ開発に関わるメーカーが立て続けに研究開発施設を建設、これらが ANTC を構成し、2007 年までに総額 42 億ドル、約 42,000 m²の規模に達した。

2005 年時点において、ANTC には、4 つの建屋が連結され、そのうち 3 つには 300mm ウェーハ対応のクリーン・ルームが設置されていた。2007 年以後は、大規模な投資は下火となったが、地域におけるナノテクノロジー人材の育成が図られたという。こうして、ANTC

⁸⁷ ANTC については、「つくばへの手紙 米国「Albany NanoTech」が狙う“ビジネス直結型”の研究開発」『日経マイクロデバイス』[2005 年 5 月]、立本博文[2008 年 5 月]、垂井康夫(編著)[2008]第 4 章、平山誠[2012]。なお、平山誠氏は、三菱電機、AMAT、東京エレクトロンを経て、ニューヨーク州立大学教授。

⁸⁸ ASML Press Release [Aug. 26, 2004], [Jan. 5, 2005].

は、半導体研究開発の国際的な一大拠点となったのである。

ニューヨーク州のオールバニへの誘致が大きな成功を収めたのは、IBM の研究開発拠点が近隣に存在したことが大きい⁸⁹。IBM の半導体事業において、外販は限定的であった。しかし、自社の先進的なシステムを稼働させるために独自のサーバが必要であり、先端的な IC チップを必要とした。このため、IBM は、先端 IC チップに関わる技術を開発し続け、一定規模のファウンドリー事業も展開していた。しかし、大規模な製造設備投資をできるほどの IC チップ事業は有していなかった。このため、自社技術を提供することで他社と連携し、先端半導体製造プロセスをコモン・プラットフォームで開発し、ファウンドリー(Samsung、Chartered Semiconductor 等)との連携で量産につなげることを目指していた。

2005 年時点において、各メーカーは、10 名から数十名の人材を ANTC に派遣し、研究開発を進めていた。IBM は、INVENT を主導し、すでに開発が進んでいる液浸露光技術の開発(65nm、45nm ノードに適用)に加え、32nm 世代での導入を目指して、EUV 露光技術の開発を目指していた。TEL は、ANTC に装置を提供することにより、直近の 45nm 世代で事業化できるような装置の開発とともに、32nm 世代の先端プロセス開発に取り組んでいた。ドイツ Infineon は、ArF 液浸露光技術に集中的に取り組んで完成度を高めることを狙いとしていた。SEMATECH は、当時、EUV 開発の大きな課題とされていたマスク欠陥に関する研究を主とし、装置メーカーの米 Veeco Instruments 等の装置メーカー、日本の旭硝子などの材料メーカーと共同研究を進めていた。

ANTC は 2006 年に本格稼働し、その 6 年後の 2012 年には、大学の研究者・技術者と外部からの共同研究者などを加えると 2,500 人規模の研究拠点となった⁹⁰。300mm ウェーハ用クリーン・ルームには、ASML 社製の ArF ドライ・液浸露光装置に加え、ASML の EUV 露光装置試作機(ADT-1)が導入されており、20nm 以下の微細加工が可能となるなど、当時の先端 IC チップの開発研究が進められた⁹¹。研究開発ラインは 24 時間 7 日間稼働しており、月産約 3000 枚程度の処理能力が見込まれていた。

ANTC は、地域振興を進めたいニューヨーク州と、オープンな研究開発環境を整備することによって自社ではなし得ない先端半導体製造のコモン・プラットフォーム開発を目指す

⁸⁹ 立本博文[2008 年 5 月]。

⁹⁰ 平山誠[2012]。

⁹¹ ASML の最初の EUV 実験機(ADT)は、2006 年に ANTC と後述する IMEC に導入された。

IBM との利害が一致することで推進された。半導体製造装置・材料メーカーにとっては、IBM との協業によって自社の装置や材料が新たなプラットフォームに採用される可能性もあるなど、ANTC の研究開発環境はきわめて好都合であった。州政府の資金や州立大学のリソースが投入されるプロジェクトであったが、アメリカに限ることなく世界の主要メーカーが参加して研究開発が行われ、事業化につながった成果も少なくない⁹²。

IBM が ANTC の設立と研究開発拠点としての発展を積極的に推し進めた理由について、ANTC 関係者の平山誠氏は以下のように述べている⁹³。IBM が自社のシステムを支えるスーパーコンピュータなどの最先端チップを継続的に開発することが必須であるが、自社向けのチップの規模は小さく、開発費の回収が困難である。そこで、自社の豊富な技術を提供してコンソーシアムで共同研究開発を行い、共同開発した企業が自由にビジネスに使用することを許容する一方、自社のコアビジネスに直結する最先端チップを確保することが可能となる。

また、TEL が ANTC に研究所を設立した理由については、同じく平山氏が以下のように指摘している。TEL の製品に関わる技術の発祥は、当時、IBM、Intel、IMEC、日本の数社数機関に限られてきており、できるだけ顧客に近いところでの開発が必要との認識が醸成されていた。これに対して、ニューヨーク州と IBM からの誘いがあり、「TEL が期待する通りの技術開発に必要な施設やインフラが整うと見込」んだ。実際、ASML の最先端機が導入されたクリーン・ルームにおいて、TEL のコータ・デベロッパー機⁹⁴等の製品を試験的に運用することが可能となり、IBM から装置の評価、認証を受けるとともに、「装置開発、顧客デモを繰り返し、2007 年後半、国内先端顧客に複数台の評価機を導入」したという。TEL にとっては、ANTC は、顧客の最先端 IC チップ製造プロセスと同レベルの設備を備えており、それを 100%活用できること、顧客の要求するレベルに可能な限り近いデータの取得ができること、最先端のリソグラフィ能力を活用でき、装置開発、製造、販売、改良につなげることができる等、メリットがきわめて大きかった。

ATNC は、ニューヨーク州と州立大学が誘致のベースとなり、IBM が中核となって共同

⁹² 具体的な成果としては、ASML との協力のもと EUV 露光装置を早くから導入し、検証、評価することで実用化に貢献したこと、IBM を中心に 7nm、5nm、2nm ノードの IC チップ製造プロセスの開発などに成果を挙げてきたことが指摘されている。根津禎[2021 年 5 月 10 日]『日経クロステック』。

⁹³ 垂井康夫(編著)[2008]p120-122。

⁹⁴ 露光過程の前にフォトレジストを塗布し、露光後に現像するための装置。

研究開発を進める体制を構築することにより、最先端 IC チップ開発に大きく貢献した。地方政府による公的資金が投入されたものの、地域振興が重視され、「国策」からは自立的な活動が可能であったこと、リソグラフィ・プロセスなど IC チップ・メーカーにとっての非競争領域の共同研究開発環境が整備された上、IBM の技術供与等をベースに競争領域に直結するような共同研究開発が活発に推進されたことが、成果につながる要因であったものと考えられる。

以上のように、米国の共同研究開発体制は、SRC、SEMATECH、ANTC などいくつかの異なる動きがゆるやかに関連する形で構築され、期待された機能を果たしてきたと考えてよいように思われる。

(4)IMEC

独立性と独自の研究開発体制

ベルギーのフランダース地方政府のマイクロエレクトロニクス強化策に基づいて、IMEC(Interuniversity Microelectronics Center vzw)が設立されたのは、1984 年 1 月のことであった⁹⁵。連邦制のベルギーの中で独立性の高いフランダース地方政府は、企業誘致に熱心に取り組んできた歴史を持つ。1982 年、マイクロエレクトロニクスが産業戦略的に重要であり、開発の持続のためには莫大な投資が必要であるとして、マイクロエレクトロニクス産業強化のための包括的なプログラムを策定した。内容は、先進的な研究所および半導体製造拠点の設立、VLSI 設計技術者の教育プログラム構築であり、これに基づき、産業界とフランダース地方の大学・地方政府の代表が理事会を構成する非営利組織である IMEC が設立された。IMEC の目的は、産業界が必要とする時期から 3-10 年先行する研究開発とされた。IMEC の研究開発は多岐にわたるが、IC チップ関係では、1986 年に 125mm ウェーハ用クリーン・ルームを設置(のち 200mm へ更新。2004 年に 300mm ウェーハ用ルームを新設)し、協力メーカーの半導体製造装置や材料を導入・評価するなど、IC チップ製造プロセスの研究開発に注力した。

2001 年において、IMEC は財源の約 25%をフランダース地方政府から供与されていたが、残りは参加企業との研究契約等による自主財源から得ており、自主財源割合が継続的に

⁹⁵ IMEC については、垂井康夫(編著)[2008]第 3 章、田中秀幸[2003]、Gilbert J. Declerck へのインタビュー[2005 年 10 月]『日経マイクロデバイス』など。

増加していた⁹⁶。2005 年時点で IMEC の総収入は、約 2 億ユーロとなっている。IMEC と参加企業との間の共同研究プログラムにおいては、両者のインセンティブが考慮され、参加企業の独占的利益を確保しながら、IMEC の IP 資産の蓄積を可能とするスキームが構築されていた。まず、基礎的・一般的な技術に関して IMEC が所有する IP がコアとして蓄積されている。参加企業と IMEC との共同研究で生み出された研究開発段階の IP については、製造装置を参加企業間で共有して使用するため、IMEC と参加企業群との間で共有される。IMEC と特定企業との間の共同研究の成果によるデバイス製造に関わる IP に関しては、参加企業が独占的に保有することが可能となる⁹⁷。IMEC を中心とした非競争領域の研究開発をベースとしつつ、競争領域に近い分野における各メーカーとの共同研究開発も重視され、開発成果の事業化に向けた両者のつながりが意識的に考慮されていたといっていよいであろう。

2005 年時点において、IMEC のスタッフは約 1300 人、そのうち研究者は約 650 人(IMEC 専属が約 400 人、参加企業からの出向約 200 人、博士課程大学院生約 50 人)で、ヨーロッパを中心に 48 ヶ国の研究者が参加しており、国際性が高かった。大学院生に関しては、IMEC が提示したテーマに学生が応募し、IMEC と大学との共同プロジェクトとして研究活動を行い、出身大学が博士号を授与する仕組みであり、人材育成の役割も果たしていた⁹⁸。

IMEC の研究テーマは、IMEC 自身が研究開発の方向性と具体的なプログラムを決め、参加企業からヒアリングしつつも、企業の意向に合わせることなく、IMEC 自身が重要と考えるプログラムを中立的に選択していた⁹⁹。これを可能としていたのが専属の研究者と各部門の統括者の存在である。参加企業は、IMEC のすべての開発プログラムで共同研究を行う 7 つのコア企業(Intel, TI, Samsung, Infineon, Matsushita, STMicro, Phillips)と、プログラムを選択して行うパートナー企業とに分かれていた。2005 年時点において、日本からは、コア企業の松下のほか、ソニー、NEC、ルネサス(デバイス)、東京エレクトロン(製造装置)、JSR(フォトレジスト等材料)、凸版印刷、HOYA(マスク)などがパートナー企業として参加していた。

IMEC トップの Gilbert J. Declerck は、IMEC は、特定の企業に利潤をもたらすことで

⁹⁶ 前掲、田中秀幸[2003]。

⁹⁷ 前掲、Gilbert J. Declerck へのインタビュー[2005 年 10 月]。

⁹⁸ 前掲、垂井康夫(編著)[2008]第 3 章。

⁹⁹ 前掲、Gilbert J. Declerck へのインタビュー[2005 年 10 月]

はなく、必要とするすべての企業に最高の技術力を提供することを目標としており、米 International SEMATECH や日本の半導体先端テクノロジーズ(Selete、後述)とは競合関係というよりも補完関係(IMEC は、露光用マスクの開発環境を持たないが、Selete や SMATECH にはある等)にあり、共同研究の可能性もあり得ると述べていた。

Gilbert J. Declerck はまた、IMEC のユニークな立ち位置について、次のように述べていた¹⁰⁰。特定の組織に属さない独立系の研究機関であること、研究領域が科学の理論や原理から技術へ移行する段階(実用技術に対して 2・3 世代先のプリコンペティティブな領域)に定めた結果、技術開発から実用化を推進する LSI メーカーの研究開発活動と競合することなく、多くの LSI メーカーの参加が可能となった。なお、日本でよく行われる研究コンソーシアムに関しては、基本的に参加メンバーが合意したことを実施することを目的としているため、「最先端の開発には向かず、「参加メンバーの誰もがメリットを享受できるインフラ技術の整備などを推進するのに適した組織」と指摘している。

研究開発方針と ASML との長期パートナーシップ

IMEC の具体的な研究開発方針については、初代 CEO の Roger van Overstraeten の 1998 年の声明によれば、PC 中心で CPU とメモリーを重視する米国に対し、通信と自動車関連の開発を重視していた¹⁰¹。これを受けて、IMEC では、情報通信技術(ICT)の向上に不可欠な、小型化、多機能化、リアルタイム処理、省電力等の IC チップ開発に結びつくような研究開発が重視された。このため、1990 年代末から 2000 年代初めにかけて、IMEC による 3・10 年後の 1・2 世代先のチップ開発に向けた先進的な取り組みが、しばしば注目された¹⁰²。

IMEC の研究開発の中でも、とりわけ注目すべきなのが、ASML との長期パートナーシップによる先端 IC チップ製造に必要な露光装置の開発である。ASML が開発した試作機

¹⁰⁰ Gilbert J. Declerck へのインタビュー[2004 年 1 月]『日経マイクロデバイス』

¹⁰¹ 前掲、垂井康夫(編著)[2008]第 3 章。

¹⁰² IMEC の副社長 Ludo Deferm へのインタビューによれば、研究分野として、ICT に注力しており、KrF、F2 露光、高誘電率ゲート絶縁膜、0.1 μm 向け CoSi、低誘電率の層間絶縁膜等の製造技術の開発に取り組んでいた。また、設計手法の確立、ソフトウェア開発なども進め、SIP(System in Package)技術にも取り組んでいた。「欧州最大の独立研究所 国際協力を推進」『日経マイクロデバイス』[2001 年 1 月]。2003 年 10 月には、IMEC が「サブ 45nm 研究プラットフォーム」を立ち上げ、Infineon, Intel, Philips, Samsung, STMicro の 5 社が参加を表明した。『日経マイクロデバイス』[2003 年 12 月]。

は、IMEC に出荷され、その試作ラインで使用され、多くの情報が ASML にフィードバックされた¹⁰³。IC チップ・メーカーにとっては、非競争領域化した先端製造装置開発が促進され、製造装置メーカーにとっては顧客からのフィードバックを迅速に受けられることになり、両者にとってメリットが大きかった。

1997 年に、IMEC は、IC チップの 130nm デザイン・ルールのためのプロセス開発の共同研究プログラムを設定し、IC チップ・メーカーの参加を呼びかけた。その際、IMEC は、ASML と波長 193nm の ArF 露光装置の共同開発を行うこととし、1998 年末、IMEC の試作ラインに ASML の ArF 露光装置が設置された。この装置は、TEL のコータ・デベロッパ機と結合され、レジストサンプルを集めて、各種評価を行い、光学システム等の詳細な評価を行った。同プログラムへの参加は、半導体メーカー、製造装置・材料メーカーを含めて 25 社に達し、ASML の ArF 露光機だけでなく、レジストの改良に多大な貢献をした¹⁰⁴。

ArF 液浸露光装置の開発

2001 年からは、ArF の次世代候補として、IMEC は、ASML と協力し、波長 157nm の F2 露光機の開発プログラムを開始したが、数々の困難に直面した。同時期に ArF をベースに屈折率を高めることで延命を図る ArF 液浸装置の可能性が報告されていたが、IMEC は、2003 年ごろまで F2 が本命と見て、ArF 液浸の開発は控えていた。液浸技術は、F2 でも ArF でも、実質的な短波長化を光学的に実現する技術としてその可能性が考えられた。F2 については、その技術的困難から、2003 年 5 月、Intel がいち早く同社のロードマップから落とした。これ以降、ArF 液浸の実現可能性が開発の焦点となった¹⁰⁵。2004 年 1 月、先行するニコンが ArF 液浸露光の実現可能性を発表し、ASML もまた ArF 液浸が有望であることを強調したのを受け、IMEC は F2 開発を中止し、ArF 液浸にいち早く転換した。IMEC の F2 露光プログラムに参加していたメーカーは、そのまま 2004 年 7 月開始の ArF 液浸プ

¹⁰³ 1989 年 248nmKrF 機、1999 年 193nmArF 機、2003 年 157nmF2 機、2004 年機 193nm ArF 液浸機、2006 年 EUV プロトタイプ機が、IMEC に納入された。前掲、垂井康夫(編著)[2008]第 3 章。なお、ASML の最初の ArF 液浸プロトタイプ機は、ANTC に納入された。なお、IMEC に関わる ASML の動きについては、以下も参照。Marc Hijink [2024]p62, p103, p146。

¹⁰⁴ 同時期に、ASML は、ウェーハを載せるステージを 2 つもち、1 つのステージでウェーハに露光している間に、もう 1 つのステージで精密な計測を行う TWINSKAN 機を開発、きわめて高いスループット能力で、キャノン、ニコンを追い抜き、2000 年代初めに、露光装置において世界一のシェアを獲得するにいたった。

¹⁰⁵ 東川巖[2013 年 3 月]。2004 年 6 月には、SEMATECH も F2 の開発を中止した。

ログラムに移行した。

ASML は、2003 年半ばから、液浸の可能性に注目し開発を進めていたが、IMEC の方針転換を受けて、ArF 液浸開発に一気に研究開発リソースを投入し、2004 年 12 月には、ArF 液浸 TWINSKAN 機を製作、IMEC に設置した¹⁰⁶。

なお、IMEC の ArF 液浸露光の開発プログラムへの参加企業(コア・パートナー)は、当初 7 社であったが、2007 年に 12 社と増加し、Intel, Samsung, TSMC, STMicro, Infineon, Micron, SK Hynix など主要半導体メーカーのほとんどが参加した。日本からは、松下(のち Panasonic)、エルピーダが参加した。

IMEC のプログラムによって、ArF 液浸露光装置の開発が急速に進展し、2000 年代後半から量産プロセスに導入された。その後、ArF 液浸露光装置は、プロセス・ノード 30nm 台まで最先端 IP チップの主力機として使用され、さらには複数回の露光を行うダブル・パターンニング、マルチ・パターンニング等によって、サブ 10nm ノード世代にまで活用されているケースもある。EUV 露光機が登場した後も、IC チップのボリュームゾーンの 28-40nm 品の製造や先端品のノンクリティカル・レイヤー(超微細の露光を必要としない層)に使用され続けることとなった。

IMEC と継続的な協力により開発を進めた ASML は、ArF 液浸露光装置において、当初先行していたニコンを追い抜き、ニコンに先駆けて 2005 年半ばに NA0.93 の ArF 液浸露光装置を発売、大きなシェアを獲得した。液浸装置以前から、ASML が開発していた TWINSKAN は、ArF 液浸 TWINSKAN によって、さらに優位性を増した¹⁰⁷。これに対して、ニコンは、タンデムステージ構造によってスループットを改善し、ASML 機を解像度のスペックで上回る NA1.07 の ArF 液浸露光装置を 2005 年末に発売したが、納入先の安定稼働に苦戦し、装置の信頼性が低下したことから、そのシェアを大きく低下させた¹⁰⁸。TWINSKAN に代表される高スループット化によって、露光装置市場が台数としては縮小、一方、IC チップ・メーカーの寡占化の進展にともなって新規顧客の獲得が困難となったことから、1990 年代まで露光装置のトップメーカーであったニコンは苦境に陥り、次世代機

¹⁰⁶ ほぼ、同時期に、ASML は、同じ機種を TSMC に出荷したという。

¹⁰⁷ ASML が、TWINSKAN を開発していたことから、ドライで計測し、液浸で露光するというプロセスを実現できたことも、ArF 液浸の開発を有利に進めた要因であったとされる。東川巖[2013 年 3 月]。

¹⁰⁸ 大下淳一[2004 年 12 月]『日経マイクロデバイス』、大下淳一[2005 年 12 月]『日経マイクロデバイス』、ニコン[2018]p682。

(EUV)の開発を続けることが次第に困難となっていた¹⁰⁹。この間、IMECに参加していたICチップ・メーカーやASMLと密接な関係を築き上げていたTSMCは、これ以降、先端的な露光装置へいち早くアクセスできることとなり、競争上、優位に立った¹¹⁰。

IMECの成果と意義

IMECが多くの成果を上げることができたのは、優れた半導体研究者によって構成され、自立的な機関として研究開発を主導したこと、海外ICチップ・メーカーやアカデミック人材などの外部リソースを強く惹きつけることができたこと、非競争領域と競争領域をまたぐ的確な共同研究開発スキームを形成したこと、などによるものと思われる¹¹¹。これらにより、IMECは、共同研究開発体制に求められる機能を果たしたものと評価できる。

IMECの具体的な貢献としては、ICチップ・メーカーにとっての非競争領域とされた製造装置や材料の開発が特筆されるべきであろう。IMECの近隣に立地するASMLとの連携は前述したが、日本の製造装置・材料メーカーもIMECに大きくかかわった。TELは、IMECと1995年以来、提携・協力関係を継続しており、これにより、「High NA EUVリソグラフィ、エッチング、洗浄、成膜などの分野」で飛躍的に進歩し、「顕著な成果として挙げられるEUVレジストによる塗布・現像技術の共同開発では、欠陥制御の大幅な改善とそれによるEUV技術を適用したデバイスの量産化において、極めて重要な役割」を果たした¹¹²。また、JSRは、1999年からIMECの”193nm Optical Lithography”に参加し、ArF露光装置向けレジストの開発で優位に立つ要因となった¹¹³。

これまで見てきたように、欧米においては、企業を超えた、実効的かつ国際的な共同研究開発体制が構築された。特に1990年代末以降の活発な活動により、ICチップの開発・生産に必要な先端技術、人材、知的所有権(IP)等のリソースが豊富に、かつ継続的に再生産されるようになったものと考えられる。

¹⁰⁹ ニコン[2018]p576、p682-689。

¹¹⁰ 最先端露光装置をめぐるASMLとIMEC、ASMLと顧客との関係は、きわめて有利に作用したことが指摘されている。東川巖[2013年3月]。

¹¹¹ 田中秀幸[2004年10月]は、ICチップの微細化が進み、「基礎研究を中心とするナノテクノロジーも取り入れなければ、新たな技術革新を実現できない段階に入った」ことを背景に、IMECが、独立性を持ち、国際的な企業間パートナーシップおよび産学間パートナーシップの結節点となっていることを高く評価している。

¹¹² 東京エレクトロン・ニュースルーム・トピックス[2025年6月16日]、https://www.tel.co.jp/news/topics/2025/20250616_001.html。

¹¹³ 中馬宏之[2009年11月]。

4.日本における IC チップ研究開発をめぐる協力体制

アメリカで SRC、SEMATECH が、ヨーロッパで IMEC が設立されたのは、1980 年代である。それに対して、日本において類似する組織として、半導体理工学研究センター (STARC) が設立されたのが 1995 年 12 月、半導体先端テクノロジーズ (Selete) が設立されたのは 1996 年 2 月であった。日本では、かつて、超 LSI 技術研究組合が組織されたものの、短期間の研究プロジェクトにとどまった点で、継続的な研究開発センターとなった欧米の組織とは異なる。そうした意味では、日本は、IC チップの共同研究開発組織の構築は欧米に遅れをとった。主要な研究開発は、日立製作所の中央研究所に代表されるような各メーカーの機関によって担われてきたのである。

もっとも、SEMATECH が国際化したのが 1997 年であり、IMEC の活動が注目され始めたのも 1990 年代後半以降である。また、ANTC が設立されたのは、2000 年代初めであった。したがって、日本の共同研究開発体制の構築が時期的に大きく遅れたとはいえないだろう。IC チップ高集積化にともなう技術的困難が大きな課題となった 1990 年代後半から 2000 年代初めという同じ時期に、米欧日それぞれにおいて問題意識が共有され、課題解決への対応策として、本格的に研究開発体制の再構築が試みられたのである¹¹⁴。

しかし、日本の IC チップ・メーカーが共同研究開発体制に結集するには、固有の困難があったことも否定できない。1990 年代までの日本のメーカーの主要製品であった DRAM は、製品の機能は単一であり、製品の優位性を決めるスペックをめぐる開発・製造プロセスの多くは競争領域であった。規模の経済性を目ざした DRAM 事業の統合には一定の合理性はあったが、製造プロセスがメーカーごとに異なっていたことから、共同研究開発への動機づけは乏しかった。これに対して、ロジック IC の開発においては、容量・スピード・低消費電力等のスペック以上に、複合的な機能を盛り込むシステム化が、製品の優位性に大きく

¹¹⁴ これに加えて、半導体部門は研究開発費比率が高く、増加傾向にあるにも関わらず、利益率が低いという課題があった。日本政策投資銀行によってまとめられた報告書によれば、1990 年代半ば(1993-1998 年)の半導体部門の企業の研究開発費の対売上高比率は 15% に達していた。これに対して、電気機械・精密機械は 5.8%、化学 5.2%、機械 3.6%、鉄鋼 1.8%、全産業平均 2.8%であった。海野陽一(半導体産業研究所 所長代行)[2003 年 3 月] p36。

影響した。このため、設計デザインのルールや製造プロセスを共通化し、非競争領域を可能な限り拡大し、システム化や効率的な回路設計を競争領域とする方向に進みつつあった。したがって、DRAM 事業に適応する傾向が強かった日本の IC チップ・メーカーは、1990 年代後半以降、ロジック IC 中心へと転換する過程で、それまでとは異なる競争のあり方に適応しなければならなくなった。従来、各メーカーの外部からはブラック・ボックスであった競争領域をいかにして非競争領域と競争領域に切り分けるか、容易な課題ではなかったのである。このことが、日本の IC チップ産業固有の課題となった。

日本において、STARC と Selete が設立されたのは、1994 年 4 月に半導体メーカーのシンクタンクとして発足した半導体産業研究所(SIRIJ)での検討を経てのことであった。その後、いくつかの共同研究開発組織が設立され、相互に関連しつつも、異なる研究開発プロジェクトが展開されることとなる。民間主導の活動が中心であり、民間資金のみで行われた場合もあるが、政府資金を受けたプロジェクトも少なくない。それらの関係はかなり複雑で入り組んでいる。以下では、これを可能な限り解きほぐしながら、日本における IC チップの共同研究開発体制構築の歴史をたどり、期待された機能をどれほど果たすことができたのかについて検討する。

本節においては、共同研究開発体制の構築を主導した SIRIJ の動きに注目しながら、その歴史的な流れをたどる。次の第 5 節では、民間主導の共同研究開発組織である Selete と STARC の活動の概要をまとめ、それらが果たした役割について検討する。第 6 節では、METI が大きく関わった政府資金による共同研究開発プロジェクト、および共通デザイン・ルール設定から専業ファウンドリー設立に連なる構想について取り上げる。

(1)半導体産業研究所の発足と Selete、STARC の設立

半導体産業研究所(SIRIJ)の発足

半導体産業研究所(以下、SIRIJ)設立の背景となったのは、日本の IC チップ・メーカーの国際競争力低下と欧米における政府の関わる半導体産業政策推進に対する危機感である¹¹⁵。

¹¹⁵ SIRIJ については、主に、半導体産業研究所[2016]『SIRIJ21 年のあゆみ』。および、半導体産業人協会(1998 年に半導体シニア協会として設立され、2011 年 2 月に改称)の会報に掲載された以下の文献を参照。前口賢二[2006 年 10 月]、小宮啓義[2007 年 10 月]、上田潤[2024 年 7 月]。

1990年代以降、米国におけるロジック IC 生産の拡大と日米半導体シェアの再逆転(1993年)、韓国における DRAM 生産の急増の一方で、日本の半導体メーカーは「バブル」崩壊後の不況と円高の進展により停滞しつつあった。さらに、米国 SEMATECH の設立や半導体技術ロードマップへの取り組み、ヨーロッパにおける欧州先端技術共同研究計画(European Commission to enhance European competitiveness and productivity 略称 EUREKA、1985年設立)のもとで1980年代末から始まった欧州サブミクロン・シリコン共同開発計画(Joint European Submicron Silicon Initiative 略称 JESSI)など、先端半導体開発を支援する産業政策が続々と登場してきた。

こうした事態への対応は、当初、日本電子機械工業会(EIAJ)の電子デバイス幹部会とその傘下の半導体通商政策委員会において検討された。同委員会のもとに、1993年、半導体中期ビジョン委員会が設置されて検討が進められ、その中で「新市場の開拓」と「新たなる貢献」の必要性が強調された。このうち、「新たなる貢献」として考えられていたのは、「微細加工技術で恩恵を最も享受した日本が、微細加工のネックとなっている経済的課題をクリアするために、国際的研究開発を率先して推進する。「半導体進歩への国際的貢献」を行うことが、国際的人材育成と技術の普及に役立ち、個別企業間の国際的提携の拡大やグローバル化・国際協調等の機運が世界的に高まり、結果的に日本の主導的位置を維持することになる」という広い視野に立った長期的なビジョンである¹¹⁶。何らかの形で半導体メーカーが結集して、技術的困難さが増してきた微細化への取り組みをするべきであるとの認識が共有されたのである。

半導体中期ビジョン委員会で、1年の検討を経たのち、日本の半導体産業の活性化、半導体の持つ多くの可能性に挑戦するためのビジョンと実行プランを策定するシンクタンクとして、半導体産業研究所の設立が提案された。その活動にあたっては、政府・学界などと協力し、半導体産業の長期技術発展計画を策定する技術発展促進プログラム(プログラム A)、半導体産業の発展を「国内の豊かな生活の実現」につなげるための社会貢献プログラム(プログラム B)、国際競争力強化のための税制支援等コスト低減のための方策を検討する半導

¹¹⁶ 半導体産業研究所[2016]p33。ただし、同時期には日米半導体摩擦の記憶が生々しく、日本の半導体産業メーカーの結束した行動が差し控えられていたため、国際的な配慮をせざるを得ず、日本の半導体産業の国際競争力の回復・強化といった表現が控えられた側面があることに留意する必要がある。これと関連して、当初、半導体戦略研究所との名称が構想されていたが、アメリカを刺激しないように半導体産業研究所と変更した経緯がある。半導体産業研究所[2016]p35。

体産業活性化プログラム(プログラム D)、国際交流や国際ルール・標準化などに向けた国際関係プログラムの 4 つのプログラム(プログラム C)を推進する方針が盛り込まれた。

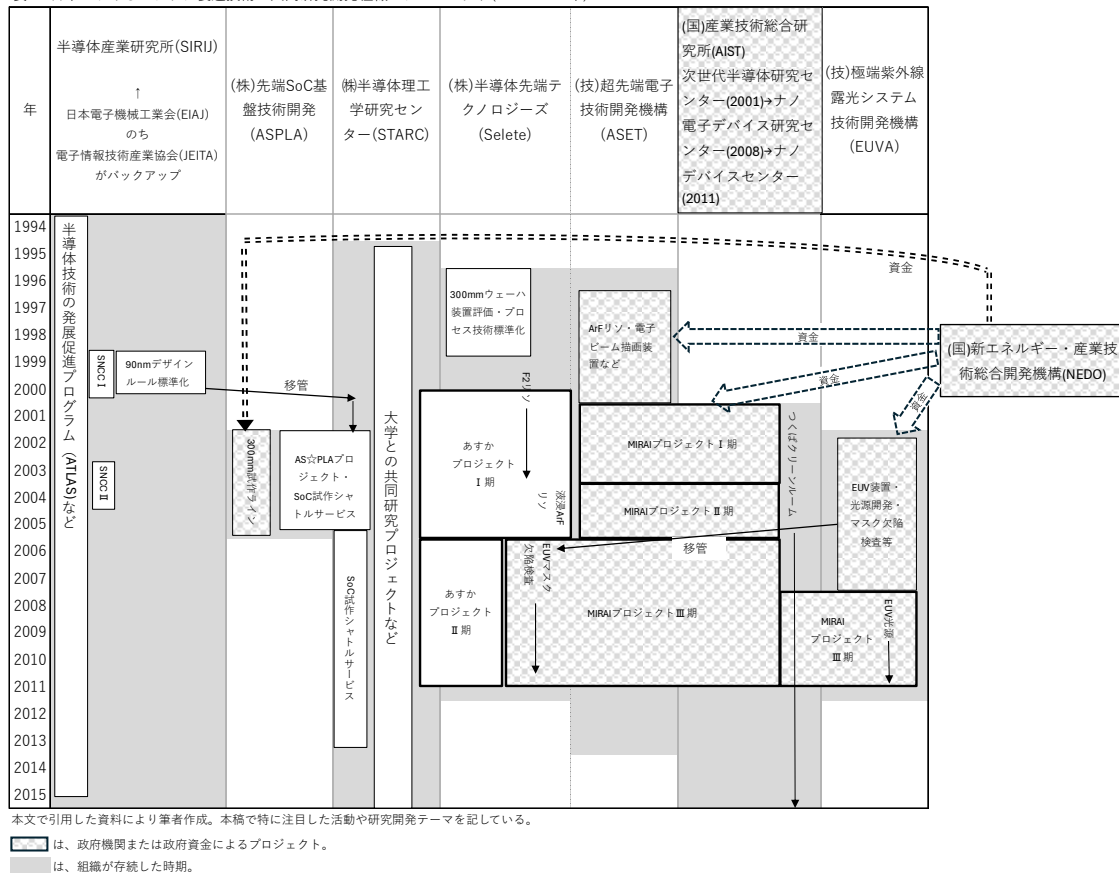
以上の準備を経て、1994 年 4 月、半導体メーカー 10 社(富士通、日立、松下電子、三菱電機、NEC、沖電気、三洋電機、シャープ、ソニー、東芝)によって、SIRIJ が設立された。SIRIJ 理事長兼所長に EIAJ の電子デバイス幹部会委員長が選任されたことに示されるように、SIRIJ は電機メーカーの業界団体の傘下にあった。したがって、米国 SIA ほどの業界としての自立性は持たなかったが、日本の半導体産業の歴史において初めて半導体メーカーが結集して戦略を構築するための組織が成立した意義は小さくないであろう。

設立後、1990 年代末までの SIRIJ の活動は、日米半導体協定とその失効後の協定が継続されていたこともあり、基本的に民間企業主体であり、政府への政策的働きかけには慎重であった。ただし、通商産業省(MITI)との関係は比較的密接であり、自由闊達に議論し、「国プロジェクト等においても日本の半導体の長期的スタンスについて議論を重ね」、MITI の「半導体担当の方だけでなく、若い方とも隔てなく議論を重ねたことが、意思疎通に大きな役割を果たした」という¹¹⁷。また、SIRIJ 設立当初以来、政府による「MIRAI プロジェクト」の検討が始まる以前の 2000 年まで、MITI 担当者が SIRIJ 理事会に出席し、国策プロジェクトを推進する新エネルギー・産業技術総合開発機構(NEDO)関係者との意見交換も行われた。そうした点から、SIRIJ は、MITI/METI の半導体産業政策や NEDO の半導体関係の研究プロジェクトを進める際の貴重な情報源となったことが推察される。

SIRIJ 設立後の日本における半導体共同研究開発組織とプロジェクトについては、表 9 に掲げた。省略したものもいくつかあるが、本稿の内容に関わりのある主要なものについては、表 9 で一覧できる。

¹¹⁷ 半導体産業研究所[2016]p28。

表9 日本におけるICチップ製造技術の共同研究開発組織とプロジェクト(1994-2015年)



STARC と Selete の設立

SIRIJ の初期の活動の中心は、前述のプログラム A であり、ATLAS(Advanced Technology Launching Study 半導体技術の発展促進に関する研究)と名づけられた。SIRIJ では、日米半導体協定に留意しつつ検討を進め、米国 SRC をモデルにした日本の産学共同研究機関の設立を提案した。これに基づいて、1995 年 12 月、(株)半導体理工学研究センター(Semiconductor Technology Academic Research Center 略称 STARC)が設立された。

一方、半導体メーカーの共同の技術開発に関しては、米 SEMATECH が前述の I300I への参加を求めてきたことから、300mm ウェーハ製造装置の評価と標準化が課題となっていた。これを受けて、SIRIJ で検討を進めた結果、「半導体技術の難度が増し、その研究開発費が高騰する中で、非競争領域の技術分野やリスクの大きい将来技術分野において、衆智を集め、かつ、研究開発費の負担を軽減する」ための組織¹¹⁸として、1996 年 2 月、(株)半導

¹¹⁸ 垂井康夫(編著)[2008]第 6 章。

体先端テクノロジーズ(Semiconductor Leading Edge Technologies 略称 Selete)が設立された。Selete の企画にあたっては、「SEMATECH に対抗するためには各社がばらばらにやっていたのではだめだということ」で、SIRIJ において MITI の担当者を含めてほぼ 1 年かけて検討がなされたという¹¹⁹。Selete は、発足当初は 10 社(富士通、日立、松下電器、三菱電機、NEC、沖電気、三洋電機、シャープ、ソニー、東芝)の均等出資であり、基本的に 10 社すべての合意により意思決定がなされたものと見られる。

なお、Selete の設立が検討される途上で、より長期的な観点からの IC チップ製造プロセスの研究開発については、政府主導のプロジェクトとして技術研究組合・超先端電子技術開発機構(略称 Association of Super-Advanced Electronics Technology 略称 ASET)として分離されることとなり、1996 年 2 月に設立された¹²⁰。ASET は、MITI の情報技術開発プロジェクトの一環として NEDO が推進した超先端技術開発促進事業の委託を受けて、電子ビーム描画技術、ArF 露光技術など、主に先進的なリソグラフィの要素技術の開発を進めた。組合員企業に研究拠点を置く分散研方式と ASET の研究施設で組合員企業の研究者が開発を行う集中研方式の 2 つの方式がとられた。ASET は、のちに、後述する政府主導の「MIRAI プロジェクト」の主体ともなった。

(2)DRAMからロジック IC(システムLSI、SoC)へ

SIRIJ の提言に基づいて、先端 IC チップ開発の共同研究組織が立ち上がった 1990 年代半ばは、それまで DRAM 事業に多くを依存していた日本の大手半導体メーカーが、事業戦略の再検討を余儀なくされ始めた時期であった。

1995 年、Window 95 の発売によりインターネット接続が容易になり、PC 発売台数が急速に増え、PC 向け DRAM 市場は空前の活況を示した。しかし、そうした市場の伸びをもっとも享受したのは韓国 Samsung であった¹²¹。活況は長くは続かず、同年秋ごろから、米国のパソコンブームが終息する一方、DRAM メーカーが設備投資を拡大し続けていたことから、DRAM 市場は前例のない価格暴落に直面した。当時の主力製品であった 4M ビット

¹¹⁹ 小宮啓義[2007 年 10 月]。Selete については、半導体先端テクノロジーズ(Selete) [2011]、STARC については、半導体理工学研究センター[2016]も参照。

¹²⁰ 技術研究組合・超先端電子技術開発機構[2013]、垂井康夫(編著)[2008]第 9 章。

¹²¹ 産業タイムズ社・半導体産業新聞[2000] p357。

DRAM は、1 年間で 1/5 にまで低下した¹²²。これに対して米 Micron は、チップサイズの縮小によるコスト削減に成功し、飛躍的にシェアを拡大させた。DRAM 市場は、これに加え、韓国の Samsung、LG、Hyundai の 3 社が台頭し、日本のメーカーは遅れをとり始めたのである¹²³。一方、この間、独占的に PC 向け MPU を生産する Intel は、好調な業績を維持していた。

そうした中で、日本の IC チップ・メーカーは、情報機器や家電製品におけるデジタル化にともなって必要とされる、各種のシステム LSI に活路を求める戦略を構想し始めた。システム LSI は、コアとなる MPU、メモリー、アナログ IC、DSP などを 1 チップ上に混載したものである。システム LSI のうち、MPU 機能の高度化、リアルタイム処理、通信機能の搭載等さらに高度化したものは SoC(System on Chip)と呼ばれることが多い。いずれもロジック IC に分類される。前述のように、SIRIJ の提言に基づいて、STARC、Selete が設立されるに至ったのも、システム LSI の開発に向けて新たな技術が必要とされたことが一因となっている¹²⁴。

1980 年代に DRAM からロジックへと主力事業を転換した米国 IC チップ・メーカーは、システム LSI 技術において先行しており、1996 年には DSP で高いシェアを持つ TI が、携帯電話向け等の売り上げで大きく業績を伸ばしていた¹²⁵。さらに、TI は、ARM アーキテクチャーをベースとしたチップに DSP を搭載し、携帯電話のデジタル処理部を 1 チップ化することに成功していた。

この時期、日本の IC チップ・メーカーは、DRAM 中心に技術開発を進めていたことから、ロジック向けに必要とされる多層化技術(CMP、ダマシン法)の導入などに遅れていた¹²⁶。1996 年ごろから、各社いっせいにシステム LSI 技術の強化に乗り出したが、自社内にシステム LSI に関わる技術をすべて保有するメーカーはほとんどなかったことから、三洋電機と IBM、日立と STMicro、ソニーと東芝など企業間の提携も試みられた¹²⁷。さらに、携帯

¹²² 産業タイムズ社・半導体産業新聞[2000]p374。

¹²³ 日本のメーカーが DRAM コストの削減に遅れをとったことに関しては、中馬宏之[2006 年 5 月]。

¹²⁴ 産業タイムズ社・半導体産業新聞[2000]p374-375。

¹²⁵ 産業タイムズ社・半導体産業新聞[2000]p386。

¹²⁶ たとえば、東芝は、IBM との技術提携で長期にわたって開発を進めることにより、1995 年ごろ、これらの技術をようやく確立したという。産業タイムズ社・半導体産業新聞[2000]p359、東芝マイクロエレクトロニクスセンター[2008] p122-123。

¹²⁷ 産業タイムズ社・半導体産業新聞[2000]p418-420。

電話の普及と高機能化、放送のデジタル化などが見込まれたことから、IC チップのさらなる微細化、小型化、多機能化、省電力化が必須となった。このためには、300mm ウェーハへの移行、0.13 μm 以下への微細化のための ArF 露光機開発と高誘電率ゲート絶縁膜の開発、多層配線技術、そのための低誘電率絶縁膜開発や CMP 技術の導入など、製造プロセスだけでも多くの要素技術の開発が必要であった。

さらに、システム LSI 開発に際しては、製造プロセスだけでなく、設計技術の高度化、各種 IP の活用が必須であった。一つのチップに多機能(データ処理に加え、通信、各種センサーからのシグナル処理など)を盛り込むためには、それぞれの機能を効率的に実現する回路設計が必要とされる。2000 年前後の同時期においては、ロジック IC チップ 1 個あたりの集積レベルは、トランジスタ数千万個に達しており、設計における自動化技術(EDA)の利用が必須となっていた。さまざまな機能を果たす設計回路 IP を盛り込み、効率的なシステムを設計することが、チップの性能を左右した。高性能のチップを開発するためには、自社開発の設計資産のみでは不十分であり、プロバイダー等から購入した多くの IP を組み合わせる必要があった。このためには、多くの IP と互換性のある共通デザイン・ルールを設定し、それをもとに製造ラインを構築することが効率的であった¹²⁸。

以上のことから、DRAM 中心からシステム LSI ないし SoC 中心への事業戦略の転換は、それにとまって多くの技術開発を必要とし、共通デザイン・ルールの設定とそれによる製造ラインの構築などに向けた企業間の連携や共同研究開発が必須となったのである。このことは、1990 年代後半における日本の IC チップ・メーカーにとって共通の認識であり、共同研究開発プロジェクトに向けて、メーカーが結集して協力する背景となったものと考えられる。

(3)共同研究開発プロジェクトの推進

SNCC 提言

1990 年代後半、DRAM 市場における韓国 Samsung と米 Micron の攻勢が強まり、日本の半導体メーカーのシェアが大きく低下、各メーカーとも半導体事業戦略の再構築(DRAM からシステム LSI、SoC への主力事業の転換)を余儀なくされた。1997 年に始まるアジア通

¹²⁸ 2000 年代半ば以降になると、チップ内の発熱や高速化の限界に対処するため、マルチコア化が進められ、設計はさらに複雑化していった。

貨危機と日本の金融危機により国内の不況が深刻化する中で、SIRIJ は、プログラム D を開始、1999 年に半導体新世紀委員会(Semiconductor New Century Committee 略称 SNCC)を設置した。SNCC は、2000 年 3 月に「日本半導体産業復権へのシナリオ」を提言した。1996 年 7 月に日米半導体協定が失効していたこともあり、半導体メーカーとしてはそれまでにない積極的な提言となった¹²⁹。

SNCC においては、DRAM のようにプロセス技術に特化し、単独で研究開発を行った方が望ましいものは各メーカーに任せる一方、協力した方が望ましい分野に関して、産官学を結集した共同研究開発を行う方針で進めることに一致した。検討の結果、システム LSI の開発力の強化(特にシステム力と設計力の強化)と共同開発が各メーカーにとってのメリットとなるものと認識された。PC から IT(情報通信)へと半導体アプリケーション分野が大きく変化しつつある状況をとらえ、システム LSI の中でも、MPU を中心に通信機能のほか多機能を一つのチップに収めた SoC(System on Chip)に注力して、研究開発を行うことが提唱された。

具体的には、第一に、STARC の機能を拡張し、産官学共同で SoC 設計技術の強化を図るため、設計環境の整備、生産性向上を旨とした IP 再利用のためのインフラ構築、設計・システム技術者等の人材育成を行うこととした。第二に、Selete の機能を拡張し、新たに 100nm 以下の IC チップ製造技術開発(157nm 波長の露光装置・マスク描画装置・EB 直接描画装置の開発、絶縁膜開発、配線技術開発、世界最先端開発試作ラインの建設、SoC プロトタイプ試作等)に向け、IC チップ・メーカー、製造装置メーカー、官・学との協調による研究開発を推進することであった。

以上の SNCC 提言を実行するための費用として、SoC 設計研究に約 300 億円(5 年)、SoC プロセス研究に約 500 億円(5 年)、試作ライン初期投資(建屋・設備)に約 400 億円、運営費約 500 億円が見込まれた。

以上のように、SNCC の提言の基づくプロジェクトは、日本の半導体メーカーが弱いとされるシステム LSI の設計力の強化、数年後に実用化されることが見込まれる次世代(100nm)IC チップのプロセス開発について、IC チップ・メーカーを結集し、官・学と共同で行うことを打ち出したものである。米 SEMATECH の取り組みに類似しており、民間企業が主体的に戦略を構想した点において、以前の超 LSI 研にはない、日本の半導体産業の

¹²⁹ SNCC 提言については、半導体産業研究所[2016]p68-71。

歴史における新たな動きであったといっていよいであろう。

この時の一つの課題は、特に製造プロセス研究の上で必要な、クリーン・ルームと製造設備を備えた研究開発拠点をどのように建設するかであった。研究開発の主体として想定された Selete は、300mm ウェーハ製造装置評価に際して、日立製作所生産技術研究所の戸塚のクリーン・ルームを借用して使用していた。しかし、このクリーン・ルームは半導体用に特化したものではなく、100nm 以下のプロセス開発を行うためには、新たなクリーン・ルームが必須であった。

これに関しては、政府の支援を受けることになり、最終的には、METI 所管の研究開発法人である産業技術総合研究所(以下、産総研。2001 年 4 月、それまでの METI 所管の電子技術総合研究所など多くの研究機関が統合されて発足)が茨城県つくば市に建設した新たに建設したスーパークリーンルーム産学官連携研究施設を借用することとなった。民間の IC チップ・メーカーが結集して主体的に構築した戦略に対して、政府が側面から支援するという形で、ようやく半導体に関わる産業政策が始まったものといえるであろう。

あすかプロジェクト・MIRAI プロジェクト・EUVA

上記の SNCC 提言のプロジェクトは、「あすかプロジェクト」として発足した。SIRIJ にあすか企画運営委員会が設置され、委員会メンバーとして、半導体 11 社、SIRIJ、Selete、STARC が参加し、事務局は EIAJ が担当し、MITI がオブザーバーとして参加した。委員会での検討を踏まえ、2001 年 4 月から 5 年間のプロジェクトとして「あすかプロジェクト」(Selete と STARC が中心的な推進主体)が始まった。EIAJ から組織替えして 2000 年 11 月に新たに発足した電子情報技術産業協会(Japan Electronics and Information Technology Industries Association 略称 JEITA)の半導体部会が推進機関となり、Selete/STARC 株主の半導体メーカー 11 社(富士通、日立、松下電器、三菱電機、NEC、沖電気、ローム、三洋電機、シャープ、ソニー、東芝)のほか、Selete/STARC のプロジェクトに参加する Samsung、セイコーエプソンの 13 社でスタートした。

半導体メーカー主導の「あすかプロジェクト」とほぼ同時に、政府主導による NEDO の「MIRAI プロジェクト」が立ち上がった¹³⁰。「あすかプロジェクト」における次世代の 100nm プロセスに対して、「MIRAI プロジェクト」は 70・50nm 相当のさらに次の世代を目

¹³⁰ MIRAI は、Millenium Research for Advanced Information Technology の略。垂井康夫(編著)[2008]第 10 章、半導体産業研究所[2016]p76-78。

ざし、課題となっていた絶縁体(高誘電率のゲート素材、低誘電率の配線素材等)およびプロセス基盤技術(リソグラフィ・マスク計測等)の開発を旨とするものであり、2001 年度から 7 年間のプロジェクトとして計画された。政府主導の MIRAI とあすかの両プロジェクトは、以上のように明確な棲み分けをしていたが、どちらもつくばのスーパークリーンルーム産学官連携研究棟の利用が想定されており、両者の相乗効果が期待された。米 SEMATECH やベルギーIMEC に連なるような、先端 IC チップの研究開発センターへの発展の素地が構築されたものということができるであろう。もっとも、海外メーカーの参加は、「あすかプロジェクト」の韓国 Samsung 1 社にとどまっており、国際的な広がりには欠けていた。

一方、前述した ASET におけるリソグラフィ関連の要素技術の開発プロジェクトは 2001 年度で終了した。その後、次々世代の有力候補となる EUV 露光装置の開発が課題となった。2001 年 9 月、SIRIJ に、EUV 光源・露光装置開発プロジェクト準備検討会が設置され、露光装置および光源メーカー、Selete、ASET が参加、国際的に遅れをとらないためには、官民協力のプロジェクトが必要であるとの認識で一致した¹³¹。これを受けて、METI は、EUV 新たな開発のための技術研究組合を構想し、NEDO の支援を受けるプロジェクトとして、2002 年 5 月、技術研究組合・極端紫外線露光システム技術開発機構(Extreme Ultraviolet Lithography System Development Association 略称 EUVA)が発足した。参加企業は、ニコン、キャノン、ギガフォトン、コマツ、ウシオ電機、富士通、NEC エレクトロニクス、東芝、日立製作所、三菱電機(最後の 2 社は、のちルネサステクノロジー)であった。

以上のように、1990 年代半ば以降、半導体メーカーの結集によって設立された SIRIJ は、日本の半導体産業戦略を検討する中心的な場となった。SIRIJ における産業戦略の検討には、MITI/METI も関わっており、政府支援による新たな研究開発拠点が立ち上がった。メーカー主導の研究開発を側面支援する形で、産業政策が開始されたのである¹³²。

IC チップ・メーカーの再編と事業戦略の多様化

2000 年代初めの IT バブル崩壊にともなう深刻な半導体不況により、日本の半導体メーカーは大きな打撃を受けた。

¹³¹ EUVA については、垂井康夫(編著)[2008]第 13 章、半導体産業研究所[2016]p78。

¹³² このほか、NEDO から助成を受けたプロジェクトとして、東北大学をリーダーとする HALCA(高効率次世代半導体製造システム技術開発)プロジェクトが、2001 年度から 2003 年度にかけて実施された。また、SIRIJ が関わったものとして、独立・専門ファウンドリー設立構想につながる ASPLA プロジェクトがあるが、これについては後述する。

日立と NEC の DRAM 事業の統合によるエルピーダは、すでに 1999 年に発足していたが、2002 年までに、沖電気、富士通、東芝が DRAM 事業から撤退、2003 年に三菱電機の DRAM 部門がエルピーダに加わった。これにより、DRAM は、ほぼ、エルピーダ 1 社に集約された。

ロジック IC に関しても、2003 年に日立と三菱電機の統合によりルネサス・テクノロジーが誕生した。また、2002 年に NEC はロジック部門を分社化して、NEC エレクトロニクスとした(のち、2010 年にルネサス・テクノロジーと統合し、ルネサス・エレクトロニクスへ)。膨大な開発コストと大きなリスクが見込まれる先端 IC チップの開発を断念するメーカーも現れてきた¹³³。従来のように、Selete 参加メーカーすべての合意に基づいて共同研究開発を進めることが、困難となってきたのである。

同時期には、NEDO においても明確な成果が問われるようになり、実用的な成果を強く意識したために、政府主導の「MIRAI プロジェクト」と Selete を主体とする「あすかプロジェクト」との間の競合が問題となってきた。このような状況に直面し、METI は、SIRIJ に対し、民間プロジェクトの方向転換を「暗に求めてきた」という。

これらを受けて、2003 年 5 月から、SIRIJ において、第 2 次 SNCC 委員会が設置され、新たな半導体産業戦略が検討されることとなった。参加者は、SIRIJ 会員 11 社、METI、NEDO、Selete、STARC、ASPLA、MIRAI の関係者であった。同委員会で明らかとなったのは、先端 IC チップの開発が物理的限界、経済的限界に直面して、研究開発投資リスクが増大する一方、各メーカーの基礎研究活動が低下しており、先端プロセスや先端ファブへの意欲にメーカー間で大きな差が生じているとの事実であった。各メーカーが目ざす事業の違いから、技術開発スピードへの考え方の違いが大きくなり、「コンセンサス方式のコンソーシアム運営では、参加各企業に満足を与えられなくなった」のである。

2004 年 5 月に SIRIJ がまとめた第 2 次 SNCC 報告書では、民間プロジェクトとして先行研究開発を行うとともに、メンバー企業の多様なニーズに合わせたフレキシブルな取り組みをすることを提唱した。具体的には、研究開発プログラムを 3 種に分け、共通コアプログラム(株主メンバー共通の課題にメンバー全員で取り組む)、先端コアプログラム(先行企業主導によるスピーディーな開発を株主支援のもとに行う。先端要素技術の研究開発と技術候補の絞り込みをコンソーシアムで進め、要素技術の統合は各企業が行う)、選択プログ

¹³³ 半導体産業研究所[2016]p80-86。

ラム(ニーズの多様化に対応し、エマージング技術、アナログ技術、アプリケーション志向技術、成果の応用など、有志企業が行う)を推進することとした。

Selete の改革とつくば半導体コンソーシアム(TSC)

これを受けて、Selete では、2004 年度下期から、選択プログラムを実施した。また、2006 年度以降、Selete の組織を再編して、コアカンパニー制に移行、すべての先端プログラムに参加するコアカンパニーが株式の過半数を保持することとした。コアカンパニーとなったのは、東芝、ルネサス・テクノロジー、NEC エレクトロニクス、富士通の 4 社であり、従来よりも迅速な意思決定が期待された¹³⁴。

民間主導の「あすかプロジェクト」と政府主導の「MIRAI プロジェクト」の競合に関しては、新たに「つくば半導体コンソーシアム」(TSC、当初は、つくば R&D センターとの呼称であった)を形成して、Selete や STARC のになう民間プロジェクトと MIRAI プロジェクトを連携して一元的にマネジメントし、先端 IC チップの基礎研究から実用化までの研究開発の加速を図ることとした。さらに、国内外の関連機関との連携を深め、先端 IC チップの製造プロセスの基礎研究と人材育成を通して、TSC を研究開発の卓越拠点(Center of Excellence)とすることを目標とした。この新たな体制のもとで、2006 年度から、民間主導の「あすかⅡプロジェクト」と「MIRAI プロジェクト」第 3 期が進められることとなった。

共同研究開発体制の終焉

後述するように、「あすかプロジェクト」と「MIRAI プロジェクト」は一定の成果を上げたが、2011 年に終了した。それ以前の 2009 年、SIRIJ では、「あすかプロジェクト」終了後の共同研究開発について検討した。当時、リーマン・ショック後に半導体メーカーの事業環境は激変して再編が進み、研究開発においてもグローバル化や国際連携が進んでいたことから、「日本企業のみによる先端技術開発は、既に役目を終えたことが共通認識」となった¹³⁵。Selete と TSC は、あすか・MIRAI プロジェクトともに 2011 年に終了、TSC の役割は、2010 年 2 月、METI の構想で新たに発足した「つくばイノベーション・アリーナ」(TIA-nano)に引き継がれた。学界との連携を図る STARC の活動は継続したが、2016 年

¹³⁴ 渡辺久恒(Selete 社長)へのインタビュー(聞き手は、大下淳一)[2005 年 8 月]『日経マイクロデバイス』。

¹³⁵ 半導体産業研究所[2016]p107。

5月に終了した。

一方、SIRIJ は、半導体アプリケーション分野に向けてメンバーの拡大を図り、また、SIRIJ、Selete、STARC の自立を目ざす動きもあったが果たすことはできなかった。2015年9月、SIRIJ は解散を決めた。

長期にわたって、SIRIJ の活動に尽力した上田潤氏は、2024 年、SIRIJ の経験を振り返って、次のように述べている¹³⁶。若干長くなるが、的確な評価であると思われるので、そのまま引用しておきたい。「当時の半導体は余りに民間中心であった。民間の事業失速とともに日本から半導体が消えてしまった。つくばに国際的な半導体の CoE (Center of Excellence) を構築しようと、今でも続いている TIA (つくばイノベーションアリーナ) を当時始めたが、核となる産業技術総合研究所が半導体で弱体であったため、国際的 CoE にはならなかった。超 LSI 研究組合時代には NTT がその役割を果たした。現在の国の施策は、民間支援に偏っているが、例えば民間が撤収しても、日本の地に先端半導体の技術や人材がキープされる半導体 CoE の仕組みを残す必要があるというのが、SIRIJ 時代の反省である。そうであれば日本の半導体産業は必ず再生するし、地政学的理由でなくても、海外からも半導体が集まってくると思われる」。

IMEC や ANTC のような卓越研究拠点となることを期待されたつくばの先端 IC チップ研究開発拠点は、継続的な発展を遂げることはできなかった。先行する欧米に追随する形で、日本においても、SIRIJ が主導する形で共同研究開発体制の構築が進められたが、欧米のように継続的に発展を遂げることはなく、短期間で挫折することとなったのである。

5. 日本における IC チップ共同研究開発体制の成果と限界

¹³⁶ 上田潤[2024 年 7 月]。上田氏は、同時に、民間の日本の半導体メーカーの政治力がきわめて弱体であったことも指摘している。日本においても「半導体工業会を作ろうという試みは SIRIJ 開始時の目的であり、SIRIJ 時代に何度かあったが、いずれも親会社に潰された。日本の半導体業界活動が力を持てなかった最大の要因であり、各社の半導体部門が本社の呪縛により決定的な場面で出られなかったのと同じ構図である。米国では、半導体工業会 SIA が直接、議会や国防省や政府にロビー活動を行い、国家安全保障の観点からも日米半導体協定や米国半導体を有利にする法案の成立などを実現し、日米再逆転にも大きな役割を演じた。SIRIJ は半導体担当の経済産業省とは、何度かギクシャクしながらも蜜月の関係を維持してきた。しかし、産業政策という壁は破れなかった」。

(1)Selete と「あすかプロジェクト」

Selete は、1996 年 2 月に設立され、2011 年 6 月にその活動を終了した¹³⁷。その活動は大きく 3 期に分けられる。第 1 期(1996-2000 年)の中心となったのは、300mm ウェーハ製造装置と材料の評価である。主な目的は、プロセス・生産性性能を満たす 300mm ウェーハ装置と材料を複数のサプライヤーから入手できるようにすること、および 300mm ウェーハ関連装置・材料の開発コストを削減することである。これと関連して、途中から、アメリカの I300I、SEMI などと協力した 300mm ウェーハ製造ラインの国際標準化活動が加わった。このほか、ArF リソグラフィ、フォトレジスト材料、130nm ノードに対応したマスク描画装置、高誘電率ゲート絶縁膜の材料探索等、微細化に向けた先端技術開発に取り組んだ。以下では、まず、300mm 国際標準化とその影響について検討する。

300mm ウェーハ・プロセスの標準化

1990 年代前半、口径 200mm のシリコン・ウェーハが普及しつつあったが、IBM では 1990 年にすでに次世代ウェーハとして 300mm 開発への取り組みを始めていた。その後、ウェーハ・サイズについて、半導体製造装置業界団体の SEMI を中心に議論が進められ、1994 年の SEMICON JAPAN¹³⁸において、次世代ウェーハ・サイズを 300mm とすることが合意された。ウェーハ・サイズの拡大によって課題となったのは、IC チップ工場内におけるウェーハ搬送系の自動化である。ウェーハ・サイズの拡大は莫大な投資が見込まれたことから、自動化を効率的に進めるためには、ウェーハ、ウェーハ・キャリア、装置のインターフェースを標準化し、装置の低コスト化を図ることが必須であると考えられた。これを受けて、300mm ウェーハ・プロセスの標準化に向けた取り組みが始まった¹³⁹。

前述のように、米国 SEMATECH は、300mm 標準化を推進するため、1995 年 11 月、100%子会社の I300I を設立、同社には、SEMATECH 会員 6 社(AMD, IBM, Intel, Lucent, Motorola, TI)に加え、ヨーロッパ 3 社(Philips, Siemens, STMicro)、韓国 3 社(Hyundai,

¹³⁷ 垂井康夫(編著)[2008]第 6 章、半導体先端テクノロジーズ(Selete)[2011]。

¹³⁸ SEMICON は、SEMI が主催する半導体国際展示会で、1970 年代から開催されるようになった。

¹³⁹ 300mm 標準化については、小宮啓義・本間三智夫・林義宣・川島憲一・大竹茂行・奥田健一郎編[2003]、垂井康夫(編著)[2008]第 6 章、富田純一・立本博文[2008 年 6 月]、貴志奈央子[2007 年 6 月]。

LG Semicon, Samsung)、台湾 1 社(TSMC)が参加した。

日本の半導体メーカーは、I300I に参加しなかったが、半導体関係団体が独自に J300 を組織し、Selete とともに I300I との協力による標準化を進めた。Selete は、300mm ウェーハ導入により、200mm ウェーハに比してチップ当たり 30%の製造コスト削減を目ざしており、装置、材料、工程管理のため CIM(Computer Integrated Manufacturing)の評価、開発、標準化の推進に取り組んだ。

標準化の内容は多岐にわたるが、その主要部分は以下の通り。ウェーハ厚みの標準等を含め、ウェーハを密閉して搬送するための容器である FOUP(Front Opening Unified Pod)、クリーンな環境を保ったまま FOUP を製造装置に投入するためのロードポート、天井レールで FOUP を自動搬送する OHT(Overhead Hoist Transport)をはじめとする自動搬送システム(AMHS: Automated Material Handling System)、CIM などについて、1997 年までに、一定の規格による標準化が図られた。FOUP によって、ウェーハが密閉されたことにより、クリーン・ルーム全体の清浄度を極端に高める必要がなくなり、製造ラインのクリティカルな部分の局所クリーン技術が一般化した。自動化の方式や規格を決める際、多くの場合、米国側が提案し、日本の Selete がきわめて詳細な装置等の評価を検証して問題点を指摘¹⁴⁰して修正し、規格化がなされていた。

200mm ウェーハまで、標準化に向けた活動は乏しく、300mm ウェーハ標準化においてもメーカー間や国ごとの意見の違いは大きく、集約することは決して容易ではなかった。それを乗り越えて、国際標準化の達成ができた背景としては、米国 SEMATECH(および International SEMATECH)が、長期間にわたって強力なサポーターであったことが大きいとされる¹⁴¹。日本もこれに協力し、IC チップ・メーカー、装置メーカーが強力にサポートし、国際的な委員会や会議への出張にかなりの資金提供を行ったという。特に、Selete を通じて参加した日本の IC チップ・メーカーの技術者は、詳細な技術的検討を通して、さまざまな改良に努めることで、実効的な標準化のスペックを定めることに大きく貢献した。後述するように、このことは、日立と UMC の合併企業であるトレセンティ・テクノロジーが、いち早く、300mm ウェーハ・ラインを建設することにつながる¹⁴²。

¹⁴⁰ オープナーのラッチキーと FOUP のラッチキー穴の規格が数ミリずれるためにドッキング不良を起こすなど。

¹⁴¹ 小宮啓義・本間三智夫・林義宣・川島憲一・大竹茂行・奥田健一郎編[2003] p110-111。

¹⁴² 2000 年 3 月、日立製作所と台湾 UMC との合併で、トレセンティテクノロジーズ

300mm ウェーハ・プロセス標準化は、IC チップ産業に大きな影響を与えた。まず、標準化によるコスト削減効果は大きく、とりわけ、AMHS 関連の標準化により業界全体で 300 億円に達するものと想定された(2003 年度)¹⁴³。また、装置間において独占的でないインターフェースが定められたことにより、ウェーハ搬送のハードウェア、制御系のソフトウェアの開発が促進され、装置コンポーネントの互換性により生産性向上に貢献したとされる¹⁴⁴。

一方で、局所クリーン技術や CIM による効率的な搬送コントロール技術により、それ以前に課題であった IC チップ工場の管理の複雑性が低下し、低コスト化することとなった。このことは、日本の IC チップ・メーカーがその優位性の一つの源泉としてきた工場における現場管理のノウハウの価値を減ずる効果を持ったとの指摘もある¹⁴⁵。しかし、トレセンティがいち早く 300mm ウェーハ・プロセス標準化の成果を活用したラインを建設したことに示されるように、日本企業の中にも、新たな事態に対して積極的に対応しようとする動きが生じていたことに注目すべきであろう。

300mm ウェーハ・プロセスの標準化により、200mm ウェーハからの移行の円滑化が図られたが、いち早く量産化投資を行い、標準化の成果を享受したのは、2001 年の Intel、TSMC、Infineon、トレセンティ、2002 年の Samsung であった¹⁴⁶。日本の主要メーカーが本格的な 300mm ウェーハ量産工場を稼働させたのは、2003 年のエルピーダ、2005 年の東芝、NEC エレクトロニクス、富士通であり、若干遅れることとなった¹⁴⁷。同時期に、いずれのメーカーも大幅な経営悪化に陥っていたからである。

(Trecenti Technologies)として設立され、300mm ウェーハ・枚様式の先進的なプラントであったが、比較的小規模であった。トレセンティについては、後述する。

¹⁴³ 小宮啓義・本間三智夫・林義宣・川島憲一・大竹茂行・奥田健一郎編[2003] p165-167。

¹⁴⁴ 小宮啓義・本間三智夫・林義宣・川島憲一・大竹茂行・奥田健一郎編[2003] p89-90。

¹⁴⁵ なお、製造装置の市場に関しても一定の変化が生じた。シリコン・ウェーハ、リソグラフィ、エッチング装置などについては以前から集中率が高く、大きな変化はなかったが、搬送機器の主要メーカーは 7 社から 3 社へと減少した。FOUP などのキャリア、ロードポートに関しては、いったん参入が増加したあと集約化し、キャリアの主要メーカーは以前の 5 社から 3 社へと集中し、ロードポートの主要メーカーは以前の 2 社から 6-7 社へと増加した。富田純一・立本博文[2008 年 6 月]。

¹⁴⁶ 1998 年に Infineon の工場が立ち上がったが、パイロット・プラント的なものだったとされる。富田純一・立本博文[2008 年 6 月]。

¹⁴⁷ 2000-2002 年ごろまで、電機メーカーが経営悪化し、資金調達が困難であったこと、市場の大きい DRAM から、比較的多品種少量のシステム LSI ないし SoC へと品種の転換を進めていたため、300mm ウェーハ投資の採算が見込めない状況だったことなどがその要因と考えられる。富田純一・立本博文[2008 年 6 月]。

SNCC 提言後の Selete

2000 年 3 月の SNCC 提言を受けて、Selete の活動は、大きく変化した。それまで、300mm 国際標準化や装置・材料の評価等、IC チップ・メーカーにとっては、すでに国際的に明白に非競争領域とされていた分野の活動が主であったが、非競争領域を拡大し、競争領域に近い分野にまで踏み込み、より積極的に先端 IC チップの共同研究開発を推進することとなったのである。

これを受けて、第 2 期(2001-2005 年度)は、前述のように、つくばのスーパークリーンルーム産学官連携研究施設を主要拠点とする「あすかプロジェクト」が中心となった。政府資金で建設された同施設には、Selete が借用して使用するスーパークリーンルーム(3000 m²)の隣に、主に「MIRAI プロジェクト」で使用される研究用クリーンルーム(1500 m²)が配置されていた。「あすかプロジェクト」では、前述の SIRIJ の提案を受けて、先端 SoC 製造プロセスの開発(露光装置の開発、絶縁膜・多層配線モジュール等の製造プロセス開発が主)が進められた。

次世代リソグラフィ開発をめぐる機械振興協会の提言

IC チップ・メーカーを主体とする SIRIJ の SNCC 提言が、Selete を中心とする「あすかプロジェクト」推進の契機となったが、ここで少し視点を変え、Selete への提案も含む機械振興協会の提言に触れておきたい。同提言が、当時の日本の IC チップ産業の課題をきわめて的確に分析していたと考えられるからである。

提言の背景となったのは、露光装置における日本のメーカーの競争力低下である。それまで、日本のニコン、キャノンが自社のリソースを中心とした開発により、世界市場で優位性を保ってきた。これに対し、蘭 ASML は、モジュール化の推進¹⁴⁸に加えて、優れた光学技術を持つ独ツァイス社と提携し、さらには台湾 TSMC 等の顧客の要求に迅速に応え、高スループットの機種の開発を進めていた。の新たな露光装置 TWINSKAN の開発(1999 年発表、2001 年量産投入)は、ニコン・キャノンとの逆転につながる契機であり、ASML は、その後、急速にシェアを高めていった。

このような変化の動きを比較的早期に察知したのが、MITI と関係の深い¹⁴⁹機械振興協会

¹⁴⁸ 中馬宏之[2005]。

¹⁴⁹ 機械振興協会による調査研究には、MITI 所管の競輪の売り上げも使われていた。

であった。1999年5月、機械振興協会は、「リソグラフィ体系転換前の半導体装置技術における橋渡し危機」と題する提言を公表している¹⁵⁰。その主な内容を以下に示す。

まず、「欧州露光機メーカー台頭の背景には、露光機のシステム・インテグレータが、部品(含ソフトウェア)の専門企業と連携・分業しながら、トップダウンで並行開発を進め、開発スピードの加速に成功した事情などがあると見られる。わが国露光機メーカーは比較的自社内で抱える技術が多く、それは強みにもつながるが、もはや現在は、部品等の“下からの積み上げ”で装置にしていけるのでは対応できない時代となっていることへの具体的対処が必要であろう」との現状認識が示されている。その上で、以下の2点が強力に危惧されていた。第一に、欧米においては、コンソーシアムや政府支援のもと、露光装置やマスク欠陥検査技術等の次世代リソグラフィ技術の開発が進められているが、開発試作機に外部の半導体メーカーがアクセスすることが一定期間制限されている。欧米において日本よりもリソグラフィ装置の開発が先んじているとすれば、日本の半導体メーカーの先端装置へのアクセスは制限され、先端ICチップのプロセス開発に遅れをとる可能性が高い。第二に、この結果、日本の半導体メーカーが競争力の源泉としてきた先端的な微細化技術から落伍するとすれば、それ以外に「アピール(=バーターとして提供)できる技術を持たないわが国半導体産業は、国際競争力・国際提携の輪からも締め出され、自閉的状況に追いやられる可能性が高い」¹⁵¹。

欧米の動きに関しては、特に SEMATECH の方針の分析が興味深い。米国 SEMATECH は、米国メーカーだけで優位を築くことが可能で、その優位を保ちたい多層配線、パッケージング、フロント・エンド・プロセスの開発などにリソースを集中させていた。一方、海外メーカーを受け入れた International SEMATECH においては、リソグラフィ、ウェーハ300mm 化など米国メーカーだけでは不十分な分野の研究開発を進め、戦略的に外部リソースの投入を図っていた。中でも、圧倒的にリソグラフィ開発に予算を充てていた。これに加えて、米欧ともに、政府が積極的に政府資金を拠出しており、民間資金を合わせたマッチング・ファンドにより、多くの関連メーカーを巻き込む形で、次世代リソグラフィ開発(当時の光源は F2 が中心)が進められていた。これに対して、Selete は、300mm ウェーハ標準化や製造装置評価には取り組んでいたものの、リソグラフィ・プロセスについては明確に非競争領域とは位置づけておらず、その研究開発へのリソース投入は僅少であった。

¹⁵⁰ 機械振興協会経済研究所[1999年5月] p17。

¹⁵¹ 機械振興協会経済研究所[1999年5月] p5。

以上のような認識を背景に、機械振興協会は、Selete を活用し、次世代リソグラフィ基盤手段の開発¹⁵²の支援事業に集中すべきであること、欧米との国際連携を強化することを強力に主張した。これに加えて、MITI をはじめとする政府の産業政策に関しても、100%国費投入による将来見通しの定かとは必ずしもいいがたいプロジェクトだけでなく、より競争領域に近いプロジェクトなど「民間による開発投資に対して応分の国費補助を与えるマッチング・ファンド制度の拡充」が必要であるとし、急ぎの課題として、リソグラフィ基盤手段の開発に対してマッチング・ファンドによる集中支援を行うべきであることを提言している。これによって、日本が「対外的にアピール・貢献できる技術方式への特長づけ、技術差別化を図り、具体的に欧州プロジェクトやセマテックへの連携・分業を申し入れられるよう予め織り込むべきであろう」とも述べている。

のちの歴史を考えるならば、この機械振興協会の提言は、きわめて的を射ていた。提言において示されていた、日本の半導体産業の将来に対する危惧が現実化していったからである¹⁵³。

機械振興協会の提言は、Selete にも一定の影響を与えたのではないかと推察される。実際、「あすかプロジェクト」や政府の「MIRAI プロジェクト」において、露光装置の開発に一つの重点が置かれた¹⁵⁴。しかし、提言で強調されたほど、次世代リソグラフィ・プロセスの共同開発の重要性が、半導体業界や MITI/METI に十分に認識されたとはいえない。次に述べるように、Selete は、リソグラフィ・プロセスの開発において欧米に比して遅れをとっていくからである。

¹⁵² 露光装置だけでなく、マスク欠陥検査技術なども含む、リソグラフィ・プロセス全体が想定されていた。

¹⁵³ 同提言の主たる部分を執筆したのは、機械振興協会経済研究所の井上弘基氏であった。前に触れたように、井上氏は、早くから SEMATECH 等の海外の半導体をめぐる共同開発の動きに注目しており、世界の半導体産業の動向を的確に把握していたものと思われる。また、この報告書の作成にあたった委員会には、Selete、ASET、SIRIJ、STARC、日本半導体製造装置協会のほか、半導体デバイスやリソグラフィ・プロセスに関わる企業から委員が参加しており、MITI 機械情報産業局電子機器課、産業機械課の担当者もオブザーバーとして出席していたことが記録されている。したがって、井上氏の世界の IC チップ業界に対する洞察は、一定程度、MITI にも共有されていたものと思われる。機械振興協会経済研究所[1999 年 5 月]。

¹⁵⁴ また、政府支援の「MIRAI プロジェクト」が ASET を主な担い手として展開したこと、また、「あすかプロジェクト」との役割分担により、比較的包括的な半導体産業振興政策が展開されることとなったことにも、この提言は影響を与えたものと考えられる。「MIRAI プロジェクト」については、後述する。

露光装置開発をめぐる方針転換の遅れ

2001 年度から、Selete において、波長 157nm の F2 を光源とする開発が始まり、2003 年度まで続けられた。F2 の選択は、2001 年当時としてはもっとも有望な次世代光源であり、2003 年ごろまで、世界的にも開発の中心であった¹⁵⁵。しかし、前述のように、2004 年前半までに IMEC と ASML は、F2 開発から ArF 液浸に転換して、その開発を加速した。

これに対して、Selete の方針転換は遅れた¹⁵⁶。Selete は、F2 レジストやマスクの共同開発体制で貢献していたものの、「2003 年に開発の重点が液浸、それも 193 nm water immersion に移行していく状況に全く対処できていな」かったという¹⁵⁷。これには、欧米では政府支援のもとで先行していた F2 試験機の開発の遅れが作用した。ASML は、すでに 2003 年 4 月に IMEC に対して F2 機を出荷していた。一方、キャノンが Selete に F2 機を収めたのは 2004 年 7 月であり、世界で F2 開発が断念された後であった。Selete は、2004 年度以降、ようやく ArF 液浸装置開発に着手したが、遅れは否めなかった。前述のように、2003-2004 年にかけて、Selete において、先端 IC チップ開発を断念するメーカーが現れるなど、戦略が分散し、足並みが乱れつつあったこともまた、意思決定の遅れに影響したものと推察される¹⁵⁸。

なお、製造プロセスについては、2004 年度以降、Selete は、さらに次世代の HP45nm を目標とした。また、マスク・サプライヤーと共同で 65nm に対応するマスク欠陥検査・修正装置の開発を推進した。このほか、ラインの生産性向上を目ざして、製造装置の詳細情報をモニターしてソフトウェアで加工する EES(Equipment Engineering System)の開発も行った。

体制変更後の Selete

第 3 期(2006-2010 年度)は、前述のように Selete の体制が変わり、自主プロジェクトとして「あすかⅡプロジェクト」を進めるとともに、NEDO 主導の MIRAI プロジェクトにも参画し、TSC のもと一元的なマネジメントが図られた。自主プロジェクトは、共通コアと先端コアに分かれ、共通コアプログラムとしては、シミュレーションシステム(TCA)、EES

¹⁵⁵ 龜山雅臣[2013 年 3 月]。

¹⁵⁶ 龜山雅臣[2013 年 3 月]。

¹⁵⁷ 東川巖[2013 年 3 月]。

¹⁵⁸ この遅れについては、半導体先端テクノロジーズ(Selete)[2011]には、詳細が記述されていない。

の実装を中心とした生産システム技術の開発を進めた。一方、先端コアプログラムは、以下の3つに分かれた。このうち、フロンド・エンド・プロセス・プログラムは、HP32nm を目標に、高誘電率ゲート絶縁膜、メタルゲート技術の2つを中心とし、IC チップ・メーカーとして富士通、NEC エレクトロニクス、ルネサス、東芝、ソニーが、製造装置メーカーとして日立国際電気、東京エレクトロン、大日本スクリーン、日立ハイテクノロジーズが参加した。バック・エンド・プロセス・プログラムについても、HP32nm を目標に、多層配線技術の高度化を進め、バリアメタル膜の極薄膜化・低抵抗化、絶縁膜の低誘電率化などのテーマに取り組んだ。参加したメーカーは、IC チップ・メーカーは富士通、NEC エレクトロニクス、ルネサス、東芝、松下、装置メーカーは日本エー・エス・エム、荏原製作所、大日本スクリーン、日立ハイテクノロジーズであった。もう一つの EUV リソグラフィ・プログラムに関しては、量産適用を目ざした基盤技術開発を目標とし、NEDO 委託事業の EUV マスク基盤技術開発と連携しながら、露光技術、レジスト材料等の開発を進めた。参加したのは、IC チップ・メーカーが富士通、NEC エレクトロニクス、ルネサス、東芝であり、装置メーカーがニコン、キャノン、東京エレクトロン、大日本スクリーン、日立ハイテクノロジーズ、マスク製造メーカーが大日本印刷、凸版印刷、HOYA であった。

Selete の成果と限界

Selete15 年間の活動の中で、国内出願特許件数は 1164 件に及ぶ。2003-2004 年が出願のピークであり、人員、売上高については、2002-2003 年がピークであった。2004 年ごろまでは、比較的活発な活動が行っていたといつてよいであろう。参加企業にとっても、一定の成果につながった¹⁵⁹。第1期の 300mm ウェーハの評価や標準化に関しては、かなり精力

¹⁵⁹ 各社の Selete への評価は以下を参照。富士通「300mm ライン検討時や先端プロセス開発時に Selete 成果を有効に活用」。Panasonic「Ru バリアメタル開発では新材料の評価が容易な場(クリーンルーム)を持つ Selete の有効性を最大限に生かす」。ルネサス

「DRAM から撤退し、ロジックに活路を見出してプロセス開発・生産構造を立て直す(というより、ほとんど新たに創る)必要のあった 10 年余前に各社が 3 世代先(ポスト 65nm)のプロセス技術を Pre-competitive または Non-competitive と定義し、共同で開発に取り組んだことは、資金的にも技術難度からも重要なことであり、正しい選択であった」。SONY「Selete で行うことができた 300mm 対応装置・プロセス技術、そして環境制御技術の研究・開発は、2000 年代前半の弊社の 300mmFab(熊本と長崎)の実現に大いに役立」った。Samsung「300mm プログラムやあすかプロジェクト、TCAD プログラムなどすべてで多くの成果を得ることが出来た」。東芝「65nm 以降の技術課題であった新材料および新技術開発においては有力技術候補の絞込みと実用化への方向付けを 300mm モジュール評価を通して達成したこと、先端リソグラフィ技術や新材料ゲートスタック技術にお

的に進められた。また、第2期に半導体メーカーを糾合して、「あすかプロジェクト」という形で先端 SoC の共同研究開発体制を構築できたことは注目される。

しかし、IT バブル崩壊にともない、半導体メーカーの再編と各メーカーの事業戦略の転換が進んだ 2003 年ごろには、参加企業のニーズが多様化したことにより、共同研究開発体制の維持が困難となった。Selete の体制と研究プログラム構成の再編によって、2000 年代後半まで共同研究開発は続けられたものの、リーマン・ショック後の不況の中で終焉に至る。継続が困難になった一因は、HP45nm 技術にいち早く取り組みたい先行企業にとっては、HP65nm はすでに競争領域の技術で自社開発の対象となっているため、非競争領域の技術の共同研究開発を目ざすプロジェクトには深く関与しなくなる傾向があるという利害の不一致にあるものと思われる¹⁶⁰。

これに加えて、政府資金によるプロジェクトとの調整も大きな課題であった。第3期には、政府プロジェクトと調整、連携する体制が構築されたが、「政府資金によるプロジェクトでは「リーダーは中立機関から出す」ということが原則になっているために、政府資金プロジェクトと民間資金プロジェクトの全体を統一するのは非常に困難であ」ったという¹⁶¹。

以上の検討から、Selete の成果と限界は、次のようにまとめられる。

Selete は、日本のすべての有力 IC チップ・メーカーの参加を実現したという点で、研究開発リソースを集中させる枠組みとなった。しかし、参加メーカーの技術水準や事業戦略が少しずつ異なったことから、研究開発分野は競争領域と非競争領域のグレーゾーンとなり、実際に参加メーカーすべての合意を得てリソースを集中することは困難であった。参加メーカーの経営戦略の違いから Selete の改組が行われたものの、その後の活動水準は低迷した。また、高集積化をめぐる技術的障壁の焦点となっていたリソグラフィ・プロセスへの研究開発リソースの集中も十分ではなく、次世代露光装置の開発に遅れをとった。さらに、外部リソースの活用となる政府プロジェクトとの連携は円滑ではなく、海外企業の参加も1社にとどまった。これらの結果、研究開発成果による事業化への貢献は限られたものとなった。

(2) STARC の活動とその限界

いては大規模な研究開発チェーン(装置・材料メーカーから大学までの)の中心役を果たしてきたことなど、その活動は十分に評価されて良い」。半導体先端テクノロジーズ(Selete)[2011]p172、p175-179。

¹⁶⁰ 垂井康夫(編著)[2008]p163。

¹⁶¹ 垂井康夫(編著)[2008]p161。

半導体理工学研究センター(STARC)の活動は、1995 年 12 月の設立以来、大きく変遷した¹⁶²。米国 SRC を模して、当初の目的として掲げたのは、大学におけるシリコン研究の活性化とシリコン技術者育成の支援、産学共同による半導体産業の技術開発基盤と独創的技術の創出であり、かなり長期的な将来に向けた大学と企業との間の共同研究を助成し、半導体に関わる人材育成を図ることであった。これを受けて、STARC 株主(半導体メーカー10社)等から拠出された資金が、1996 年から大学との共同研究に配分された。研究プロジェクトとしては3-5 年の期間で、1 件あたり 1500-2000 万円と見込まれた。1996 年度には 5 件のテーマが採択され、その後毎年度増加し、2000 年度には 35 件となった。その後も、活動が終了する 2015 年に至るまで、毎年約 40-50 件の共同研究が行われている。

2000 年以降、前述の SNCC の提言を受けて、STARC は、当初の目的とは大きく異なる、SoC の設計技術開発を担当することとなった。これにはついては、設計ルール標準化をめぐる複雑な経緯があり、(株)先端 SoC 基盤技術開発 ASPLA(Advanced SoC Platform Corporation)プロジェクトとも関係があるため後述する¹⁶³。STARC は、2001 年度に始まる「あすかプロジェクト」に先立って、2000 年度から SoC 設計技術、IP 再利用技術、SoC 設計技術教育を開始した¹⁶⁴。この結果、STARC の活動は大きく拡大、1999 年度まで数名程度だった専属の人員が、2000 年度に 54 名となり、2002 年度から 2010 年度まで 100 名前後で推移した。さらに、STARC は、「あすかⅡプロジェクト」においても設計技術開発に関わった。その後、プロジェクトの終了とともに開発業務を大幅に縮小し、大学との共同研究のほか、半導体応用分野を旨としたアプリ連携・探索・分析プログラム、Selete の解散によって移管された TCAD の研究開発、EDA ツールの共同評価などを進めた。

STARC は、大学と半導体メーカーとの共同研究については継続的に行い、大学における半導体研究の活性化や半導体に関わる人材の育成に一定の役割を果たしたとはいえるだろう。しかし、大学との共同研究が一定規模以上に拡大することはなく、成果の検証が十分に行われた形跡はない。2000 年代においては、「あすかプロジェクト」や ASPLA プロジェク

¹⁶² 垂井康夫(編著)[2008]第 7 章、半導体理工学研究センター[2016]。

¹⁶³ STARC は、ASPLA との関係の経緯から、2005 年の ASPLA 社解散後は、同社が 2003 年に始めた IC チップ試作シャトルサービスを引き継いだ。

¹⁶⁴ SoC 設計システム技術教育に関しては、STARC が大学の講座への専門家派遣、テキスト提供などを行った。対象は、2000 年度の 2 校から増加し、2000 年代後半以降、毎年度約 40-50 校で実施している。

トなど他の開発プロジェクトへの協力が活動の中心となり、当初の目的から大きく逸脱していった。このような経緯をたどった理由は明らかではないが、IC チップ産業に、その外部からアカデミック人材をリソースとして投入する体制は、十分に発展することなく、終了することとなった¹⁶⁵。

以上、Selete、STARC は、共同研究開発体制に期待された役割を十分に果たすことはできず、2010 年代、相次いで終焉に至ったのである。

6.IC チップ産業に関わる産業政策

(1)1990 年代後半以降の IC チップ産業政策の概略

第 2 節で検討したように、1990 年代後半ごろから、技術ロードマップの策定と共有を背景に、微細化をめぐる技術的障壁の克服のため、IC チップ・メーカー、各分野の製造装置メーカー、材料メーカー、学界との連携・協力が求められ、共同研究開発体制を構築する動きが生じてきた。また、2000 年代以降の IC チップ産業においては、ファウンドリー、ファブレス・メーカー、IDM の 3 つの企業形態に分化し、各業態において独占的パワーを樹立することができたメーカーが生き残り、寡占傾向が強まった。

こうした事実から、1990 年代後半以降の IC チップ産業において、求められる産業政策があったとすれば、その目標は、共同研究開発体制の構築への支援と、寡占化する世界市場の中で自立し得るメーカーの育成であったと考えられる。このことを念頭に置きながら、1990 年代後半以降の IC チップ産業政策について検討する。

日米半導体協定の余韻

日米半導体摩擦が激化した 1980 年代半ば以降、1990 年代前半まで、日米半導体協定に基づく日本市場における外国製半導体シェア確保を目標とした政策¹⁶⁶（ただし、日本の半導

¹⁶⁵ この背景として考えられるのは、一つには、米国に比したときの日本の学界・産業界・政府の間の人材のモビリティの低さである。西義雄[1997]。もう一つは、アメリカにおいて大学の研究者が産業界からの研究費獲得に向けて強力に動機づけられているのに対して、日本ではそうした動機づけが弱いとの指摘である。中島和生[2000]。

¹⁶⁶ 付随して、世界市場において半導体価格を上昇させる効果を持っていた可能性も高い。このことは、DRAM 等において日本の IC チップ・メーカーが「超過利潤」を獲得する要因となったが、一方で、韓国メーカーが低価格 DRAM の生産によって台頭する契機

体産業の発展を抑制する効果を持つ政策)を除けば、MITI による半導体に関する産業政策はほとんど行われてこなかったといつてよいであろう。

1996 年 7 月末、日米半導体協定は失効したが、日米政府および半導体メーカー間のバンクーバー合意(1996 年 8 月)により、日本市場におけるユーザ・サプライヤー協力(外国製半導体の日本へのアクセス推進に対する日本の電機メーカーを中心とした協力)の 3 年間継続が盛り込まれた。その後、1999 年 4 月、日、米、欧、韓、台の 5 極による世界半導体会議設立が合意され、半導体市場に関する各国間の調整はマルチで行われることとなった。これを受けて、日本市場におけるユーザ・サプライヤー協力は廃止され、産業界においてその役割を担ってきた半導体ユーザ協議会(User's Committee of Foreign Semiconductor 略称 UCOM)は、1999 年 8 月に解散した。

通商摩擦への対処のために行われてきた政府の半導体市場介入は撤廃され、「日本の半導体ユーザ企業にのみ負担を強いてきた諸活動(外国製半導体購入拡大のためのセミナー・展示会)、アクセス問題に結びつく可能性のある市場分析活動」は廃止されたのである¹⁶⁷。

「公共財」としての技術開発支援と ASET

これ以前の 1990 年代半ばから、半導体産業の将来の発展に向けた政策が始まった。前述した、SIRIJ が MITI とともに半導体産業の復権のために検討した対策のうち、より基礎的な分野に近い研究開発を担うことが想定された、技術組合・超先端電子技術研究開発機構(ASET)の設立(1996 年 2 月)である。この政策に関して、『通商産業省年報』では、以下のよう記述されている¹⁶⁸。

電子産業は、21 世紀に引き続き成長が見込まれ、高度情報化実現の鍵を握る重要な産業であり、その発展の鍵は「半導体、記憶媒体等のハード技術が握っている」。しかし、米国の競争力回復、アジア諸国の追い上げにより、日本において電子技術の空洞化が懸念される。「先端電子技術はいわば「公共財」として、民間の負担能力を超える部分については国家自らが整備すべき」であり、米国等においても政府が積極的に支援している。「多くの電子技術が直線的発展段階の限界に近づきつつあることから、現時点で国がリスクテークし

ともなったことは、よく指摘される。

¹⁶⁷ UCOM は、1988 年 5 月、日米半導体協定の実効性を図るため、MITI との連携のもと、日本電子機械工業会内に設置された。日本電子機械工業会・半導体ユーザ協議会[1999]。

¹⁶⁸ 通商産業省通商産業研究所研究部編[2004] p785(1998 年度に関する記述)。

て技術開発を開始しなければ、我が国経済の中核を担う電子産業の製造基盤・新技術開発基盤の深刻な空洞化を招く恐れがあり、早急に技術開発を推進する必要がある」として、超先端電子技術研究開発事業を行うこととした。

これを受けて、NEDO から研究開発資金が提供され、ASET が委託を受ける形で、参加企業による共同研究開発が行われることとなった。ASET は、2000 年度までの 5 年間、次々世代の半導体製造の要素技術として、高速電子ビーム描画装置、電子ビームマスク描画装置、電子ビームリソグラフィ、ArF リソグラフィ、EUV 技術などの開発に取り組んだ¹⁶⁹。

2001 年度以降、ASET は、産総研の次世代半導体研究センターと共同研究する形で、「MIRAI プロジェクト」を推進、NEDO の助成金を受けて、高誘電率ゲートスタック、低誘電率層間絶縁膜の研究開発等に取り組んだ。このほか、「あすかプロジェクト」や EUVA とともに進められていた EUV 関連技術開発のうち、2002-2006 年度にかけて、ASET は、マスク、レジスト技術の開発を担当した。2007 年度以降は、高速・低消費電力の三次元集積プロジェクト等に取り組んだ。

ASET は、2013 年 3 月に解散したが、それまでの 17 年間で、総事業費累計 1028 億円（委託・助成事業 970 億円、自主事業 58 億円）、国内特許出願 1198 件（登録 493 件）、海外特許出願 794 件（登録 448 件）と一定の成果を上げたが、そのうち多くの事業費が支出されたのは 2000 年代初めまでであった。この間、組合員として関わった企業は、累計で 64 社に及んだ。研究体制は、X 線、ArF、プラズマ関係など限られてテーマのみ拠点に組合員が集まる集中研究方式で行われたが、その他のほとんどの研究は組合員企業に拠点を置く分散研究方式であった。これらのプロジェクトの成果の概要については、のちほど検討する。

省庁再編と産業政策スタンス

超先端電子技術研究開発事業が始まった少し後の 1998 年の 6 月に中央省庁改革基本法が成立し、通商産業省(MITI)から経済産業省(METI)への改組が決まった。その第 21 条において、METI の役割として次の内容が規定されていた。

これによると、産業政策に関しては、「個別産業の振興又は産業間の所得再配分を行う施策から撤退し、又はこれを縮小し、市場原理を尊重した施策に移行すること。市場における経済取引に係る準則の策定及び整備、工業所有権等の保護、技術開発等の業種横断的な政策

¹⁶⁹ 超先端電子技術開発機構[2013 年 3 月]。

に重点化するとともに、円滑な産業構造の転換を推進すること」とされていた。すなわち、個別産業の市場に介入し、補助金等の動機づけを与えて誘導する政策は行わず、産業政策は、市場原理を重視し、技術開発の支援等に限定されることとなったのである。

超先端電子技術研究開発への支援に関して、『通商産業省年報』で記された「公共財」との発想も、市場原理尊重の政策スタンスと整合的であったものといえるだろう。

IT 化推進と半導体産業の位置づけ

省庁再編にともなって、METI 内で半導体産業を担当する部課の位置づけも変化した。1990 年代後半において、IC チップ産業を担当していたのは、主に機械情報産業局の電子機器課であった。2001 年の中央省庁再編により、METI が新たに発足すると、高度情報化社会推進が重視されて、商務情報政策局が設置された¹⁷⁰。IC チップ産業に関しては、商務情報政策局の情報通信機器課が担当することとなった。その際、機械情報産業局の多くの部署は、製造産業局に引き継がれたが、電子機器に関しては商務情報政策局に組み込まれたのである。

このことが実際の政策にどのような影響を与えたのか、詳細は定かではない。2000 年代の商務情報政策局の政策をたどっていくと、IT 化・デジタル化等の情報政策の推進がその活動の中心であり、これにサービス産業、コンテンツ産業が同局の三本柱となっている¹⁷¹。このうち、半導体産業については、情報政策の推進にハードウェアを提供する産業との位置づけであり、必ずしも政策の中で重要な位置を占めているようには見えない。

省庁再編後、最初の『経済産業省年報』には、「半導体産業の現状」との項目があり、次のように記されている¹⁷²。若干長くなるが、引用しておく。

「半導体産業は、メモリ(DRAM)などのメモリー系製品やマイクロプロセッサ(MPU)などのロジック系製品を製造する産業であり、急速に進展する高度な技術を必要とし、莫大な額の設備投資費用、研究開発費用を要する。台湾企業に代表される製造部門に特化し、半導体受託製造企業(ファウンドリー)の成功、欧米などにおける設計に特化した半導体設計企業(ファブレス)の台頭などにより、半導体の設計と製造を分離する水平分業体制が進展している。また、各社とも選択と集中を進め、自社の強い製品分野・製品により一層特化してい

¹⁷⁰ 通商産業省通商産業研究所研究部編[2004]p146。

¹⁷¹ 経済産業省『経済産業省年報』各年度版参照。

¹⁷² 経済産業省『経済産業省年報(平成 13・14 年度)』p462。

く傾向がある。我が国半導体産業は、昭和 63 年に世界市場の約 50%のシェアを占めていたが、平成 13 年には約 27%までシェアが減少している。平成 14 年度は半導体不況から脱し、回復基調にある。通信、携帯端末、パソコン、情報家電など他の成長産業への波及効果も大きいことから、我が国半導体産業は、今後大きな成長が期待される。我が国企業は現在、国際競争力を高めるため、コスト削減、事業の絞り込みや個別企業の枠を超えた事業の合従連衡などにより抜本的な事業改革に取り組んでいる。特に価格競争の激しい汎用DRAMについては、国内各社は事業撤退し、現在は国内で汎用DRAMを扱うのはエルピーダメモリ 1 社となっている。」

以上のように、半導体業界の世界的な動向や課題や苦境、将来の成長可能性について指摘しているものの、客観的な記述に終始しており、政策的な関与の気配はほとんど見られない。同時期の 2001 年 3 月には、高度情報通信ネットワーク社会形成基本法が施行され、「e-JAPAN」構想を推進し、高速インターネット網の構築や政府、学校、公共施設をはじめとする一般社会でのインターネットの普及が図られていた。その中で、日本国内において、ハードウェアを供給する産業の振興を図るとの発想は、少なくとも明確には表れてはいなかった。

前述の『経済産業省年報』の記述は、その後数年間、ほとんどそのまま類似した記述が継続し、若干の追加・修正がなされる程度であった。2006 年度以降になると、「半導体産業の現状」という項目は、独立した項目ではなくなり、「情報通信機器産業の現状」の項目に組み込まれることとなった¹⁷³。2009-2010 年度には、半導体産業の苦境が強調されたが、その後、2010 年代末に至るまで、半導体産業に関する言及は非常に少なくなった¹⁷⁴。半導体産業の競争力低下への危機感が表明されたのは、2019 年度の年報においてであり、コロナ禍で半導体サプライチェーンが課題となった 2020 年度、半導体産業の振興の必要性が年報に初めて明記されることとなった。

以上より、METI において、インターネットの普及や IT 化やデジタル化に向けた政策は熱心に進められたが、2010 年代末に至るまで、そのハードウェア基盤である半導体産業に関わる政策は、前述した研究開発支援を除けば、特筆すべきものは公式には記録されていない¹⁷⁵。このような政策のあり方は、METI 発足時に唄われた市場原理尊重の方針に沿った

¹⁷³ 経済産業省『経済産業省年報(平成 18 年度)』p345。

¹⁷⁴ 経済産業省『経済産業省年報』各年度、商務情報政策局の項目を参照。

¹⁷⁵ 筆者が、2025 年 3 月に METI 商務情報政策局の半導体担当の方にヒアリングした時、

ものであったのかも知れない。特定の産業の振興というよりは、インターネット、IT 化、デジタル化といった共通基盤の整備が政策の主眼となっていたのである¹⁷⁶。

もっとも、1990 年代後半から 2010 年代までの間、METI の中で、研究開発支援以外に、半導体産業に関わる政策が何もなされなかったわけではない¹⁷⁷。METI においては、それぞれの政策担当者は 2-3 年間で異動となることが多いが、必ずしも組織内で政策が引き継がれるとは限らず、その時々担当者の志向性が政策に反映されることが少なくない¹⁷⁸。2000 年代前半においても、METI が本格的な半導体産業政策を展開しようとした事例がある。その中でも、もっとも注目すべきだと思われるのが、日本の IC チップ・メーカーの製造部門を集約しようとした ASPLA プロジェクトとその延長線上にある専業ファウンドリー設立構想である。このプロジェクトは、研究開発支援の延長線上にあり、当初は IC チップ・メーカーの主導で始まったが、METI が積極的に関わり、とりわけ専業ファウンドリーの実現には尽力した。

以下では、2000 年代以後、METI が大きく関わった半導体産業政策として、研究開発支援と国産ファウンドリー設立構想について検討する。このうち、研究開発支援政策については、NEDO の助成を受けて実施された「MIRAI プロジェクト」、およびそれと関連して進

METI はすでに強力な半導体産業振興政策に乗り出していたが、過去の半導体産業政策担当者からの引継ぎした蓄積はほとんどなく、資料も残存していないとの話をうかがった。また、政策立案のために必要となる半導体産業に関する資料は省内にほとんどないため、業界団体からヒアリングしているとのことであった。

¹⁷⁶ IT 化やデジタル化が重視される中で、半導体産業は非競争領域に近い位置づけに置かれるか、あるいは輸入に委ねても構わない領域に位置づけられていたのではないかと推察される。前者でかつ重要視されれば、研究開発への政策支援の強化につながったであろうが、後者であれば政策支援はほとんどなされなくなる。2000 年代以降、METI 内において、半導体産業は、この両者の位置づけの間を揺れ動いていたのではないと思われる。

¹⁷⁷ 半導体メーカーの再編(エルピーダ、ルネサスの設立)に向けた側面支援やエルピーダやルネサスの経営悪化時の支援の試みなど短期的な対応は行われてきた。ただし、その際には、必ずしも半導体産業の将来的なあり方に関する何らかのビジョンに基づいて行ったとはいえない。エルピーダ、ルネサスについては多くの書籍、雑誌記事などがあるが、METI や産業革新機構などの動きについて、もっとも詳細に取材を記録した文献は、大鹿靖明[2026]。

¹⁷⁸ 大鹿靖明[2026]は、半導体産業振興政策を大々的に展開し始めた時期に経済産業大臣になった萩生田光一の言を次のように記している。「経産省の皆さんは優秀だとは思いますが、短期集中突破で持続性がないんです。(中略)経産省はまるで文化祭実行委員長のようで、短期間でワーッとやるんですけど、文化祭が終わると、あとは関係ナシなんです」、「普通の役所は、人事異動で交代したら、“引き継ぐ”でしょう。経産省はそうではなくて、自分の代に何をやるか、“仕掛ける”ところなんです。新規開拓するチャレンジングな文化なんです」(同書 p278-279)。

められた EUV 露光装置開発とその頓挫の過程について検討する。

(2)MIRAI プロジェクトと EUV 露光装置開発

MIRAI プロジェクト

NEDO の開発資金助成を受けた「MIRAI プロジェクト」は、2001 年度から 2010 年度まで 3 期にわたって続けられた。第 1 期(2001-2003 年度)は HP65nm、第 2 期(2004-2005 年度、当初は 2007 年度までの予定が途中で見直し)は HP45nm、第 3 期(2006-2010 年度)は HP45nm を超える課題についての研究開発がなされた¹⁷⁹。

第 1 期と第 2 期で取り上げられたテーマは、主に IC チップの微細化にともなうリーク電流等のコントロールに対応するためのプロセス開発であり、高誘電率ゲート絶縁膜、低誘電率層間絶縁膜、将来のデバイスプロセス基盤技術開発(45-32nm 以降の MOSFET 構造、45nm ノード対応マスク欠陥検査等)について、ASET と産総研との共同によって行われた。当初、民間企業主導の「あすかプロジェクト」とは明確に分けられていた。また、「MIRAI プロジェクト」は、量産技術の確立とは一線を画しており、自分たちで設計・製造した装置を使い、基盤となる要素技術の開発に特化していた。この点が、IMEC のような、装置メーカーの試作機を使用し、製造ライン全体をつなぐ量産技術の確立を目指す研究開発とは大きく異なっていた。

2003 年度の間評価報告書では、「あすか」プロジェクトなどの他のコンソーシアムとの「役割分担とそれに基づく連携が不可欠である」とされ、量産技術開発との連携が意識され始めた。さらに、2004 年の第 2 次 SNCC 提言を受けて、「MIRAI プロジェクト」の第 2 期の見直しが行われた。半導体業界、「MIRAI プロジェクト」関係者、NEDO、METI の協議が行われた結果、以下の 3 点の課題への対応が浮上した。第一に、HP45nm の材料・プロセス技術選定が行われる 2007 年までに、IC チップ前工程のフロント・エンド・プロセス、バック・エンド・プロセスのプロセス・モジュールを開発する必要がある。第二に、極限微細化技術や新構造 CMOS 等先端基盤技術の開発は継続する必要がある。第三に、HP45nm 以下では、EUV リソグラフィ・プロセスが有力候補であるが、そのための総合的技術開発が行われていない。そこで、「MIRAI プロジェクト」で行われていた HP45nm 関連の要素

¹⁷⁹ 「MIRAI プロジェクト」については、垂井康夫(編著)[2008]第 10 章、新エネルギー・産業技術総合開発機構(NEDO)研究評価委員会[2011 年 10 月]。

技術を Selete に移行してプロセス・モジュール開発を実施すること、MIRAI プロジェクトは先端基盤技術の開発を中心に行うこと、EUV リソグラフィ関連の技術開発を早期に立ち上げることが合意された。これを受けて、2006 年度から、前述のように TSC での一元的マネジメントのもとで、「MIRAI プロジェクト」第 3 期と「あすかプロジェクト」第 2 期が開始された。

EUV リソグラフィ開発

2000 年代半ば、微細化をすすめるにあたって開発の焦点となったのは、ArF 液浸の次の露光装置開発である。すでに EUV が有力候補となっていたが、媒質開発による高屈折率化 (NA のさらなる上昇)、ダブル・パターニング等のプロセス技術により、45nm 以下にまで ArF 液浸を延命させる技術開発も続けられていた。193nm 波長の ArF の延命は、周辺装置やプロセスに負担を強いることで、レイリーの公式の NA の引き上げ、k の引き下げを図る技術である。これに対して、13.5nm 波長の EUV が利用可能となれば、可能な限りシンプルなプロセスとなる。これにより、コストを引き下げ、スループットを高めることが強く期待されたのである。

欧米においては、Intel が早くから主導し、1997 年に欧米の IC チップ・メーカーを中心に、EUV 開発のための EUVLLC(Extreme Ultraviolet Limited Liability Company)を設立していた。また、ASML とドイツ Carl Zeiss の連合¹⁸⁰が IMEC、ANTC、SEMATECH と協力しながら EUV 開発を進めていた。2000 年代後半以降、Intel、TSMC、Samsung は、次第に ASML による EUV 開発への支援を強化し、のちに大量の資金を提供することになる¹⁸¹。

日本における EUV リソグラフィ開発は、EUVLLC 設立の刺激を受けて、1998 年に ASET が大学と連携して小規模に開始されたが、欧米から遅れ、しかも、分散的に進められた。

「MIRAI プロジェクト」第 1-2 期には、ASET において、EUV の導入にともなう微細化によって設計の複雑化と高コスト化が進むことが予測されたフォト・マスクの欠陥検査技術の開発が進められた。なお、2000 年代後半には、フォト・マスク欠陥検査研究は、「MIRAI プロジェクト」において継続されたが、Selete に移管された。

一方、EUV の光源、装置、光学計測技術については、主に、2002 年 6 月に NEDO の支

¹⁸⁰ ASML は、レンズ、ガラス等については、Carl Zeiss に依存。

¹⁸¹ Chris Miller[2022](邦訳)p264-275、Marc Hijink [2024]p153-160 等を参照。

援を受けた技術研究組合・極端紫外線露光システム技術開発機構(EUVA)によって進められた。並行して、ニコン、キャノンのそれぞれの社内において EUV 露光装置の開発が進められた。

EUVA は、5 年間のプロジェクトとして 2007 年度末でいったん終了した。その後、新たに光源の高信頼化技術の開発に集中することとし、2008-2010 年度 3 年間のプロジェクトとして New-EUVA が始まった。2008 年から 2010 年の間、New-EUVA による EUV 光源高信頼化技術開発に関する研究報告が、年末の「MIRAI プロジェクト」成果報告会で報告され、また、後述する NEDO の「MIRAI プロジェクト」事後評価報告書の対象ともなっている。したがって、2008 年度以降、EUVA の研究開発は、「MIRAI プロジェクト」の一環として位置づけられたといっていよいであろう¹⁸²。

EUV 光源とマスク検査技術の開発

要素技術開発の中心となった EUVA は、川崎に本部を置き、光源開発が平塚のコマツ、御殿場のウシオ電機で、露光装置のツール開発や計測については、キャノン、ニコンのほか大学の研究室に委託される形で行われた¹⁸³。EUV 露光装置において、光源を安定化させその出力を高めることは大きな課題の一つであった。EUVA における光源の開発は、LPP 光源(Laser Produced Plasma: レーザー生成プラズマ光源)と DPP 光源(Discharge Produced Plasma: 放電プラズマ光源)の 2 方式の光源に絞り込んで進められ、比較的順調に進んだ。2007 年にギガフォトン(コマツとウシオ電機の合併企業)は、LPP 光源(Laser Produced Plasma、レーザー生成プラズマ光源)で比較的長時間にわたって 60W 達成した¹⁸⁴。米国 Cymer 社は、同時期に 100W を達成していたが、高出力は短時間のみ持続したとされているから、その差は大きくなかったといえるだろう¹⁸⁵。また、錫を原料としてプラズマを生成し、炭酸ガスレーザーで加熱することにより LPP を発生させていたが、その基礎的な研究

¹⁸² 「半導体 MIRAI プロジェクト成果報告会」2005 年～2010 年。

¹⁸³ EUVA については、垂井康夫(編著)[2008]第 13 章、溝口計・児玉健・柳田達哉・斎藤隆志[2019]、溝口計[2025 年 7 月]。

¹⁸⁴ 溝口計(ギガフォトン社)へのインタビュー(聞き手は、河合基伸)[2008 年 3 月]『日経マイクロデバイス』。

¹⁸⁵ Cymer は、ASML と協力しており、のち、2013 年に ASML に買収され、その後、光源の開発が加速された。Marc Hijink [2024]p162-164.なお、2016 年ごろに、Cymer は 100W 以上の安定出力を達成、2018 年に量産ラインに導入された EUV 露光装置の光源出力は、250W であった。

でも日本メーカーが世界をリードしていたという。装置開発も進められ、ニコンが初の露光実験装置 EUV-1 を開発、キャノンが小画角露光装置 SFET を開発、これらの装置は 2007 年に Selete に納入され、結像特性や安定性の評価、レジスト材料の開発等に活用された¹⁸⁶。参加メーカーは限られたものの、IMEC や ANTC に類似する開発環境が用意されたのである。

2011 年の「MIRAI プロジェクト」に関する NEDO の事後評価報告書において、マスク技術については以下のように評価されている。「hp22nm をにらんで、低欠陥マスクブランク技術、欠陥検査技術、マスク欠陥修正技術、ペリクルレスマスクハンドリング技術について、いずれの開発課題も目標値を達成しており、高く評価できる。実用化の道筋もほぼできている。検査技術開発の段階で得られたマスクブランク材料の品質についての知見は、マスクメーカーにとって非常に有意義なものと考ええる。Selete において小領域露光装置を早々と導入し、hp22nm を実証した意味は大きい」¹⁸⁷。一方、EUV 光源高信頼化技術に関しては、「EUV 光源は EUV 露光を実現する為の中核部品であり、その開発は重要である。LPP 光源、DPP 光源とも、ほぼ目標値を達成し、装置化レベルに達し、 β 装置を開発したことは評価できる。EUV 光源が市場から渴望されているなかで、2 方式をあわせて開発した意義は、競争意欲を刺激し、リスクを分散させる意味で効果的に機能した」¹⁸⁸。

この間、日本において EUV 露光装置開発の先端を走っていたニコンは、2008-2009 年にかけて大きく経営が悪化、ArF 液浸技術ですでに ASML に遅れをとっていた半導体露光装置の販売台数がとりわけ落ち込んだ(2007 年度 146 台、2008 年度 61 台、2009 年度 36 台。2009 年度は赤字)。このため、ニコンは露光装置の事業拠点の再編、プラットフォームの共通化などによるコスト削減を進めた。その過程で、2011 年までに EUV 露光装置の開発を断念し、ArF 液浸露光装置にマルチ・パターニング技術を適用する方針に転換、ArF 液浸に注力することとした¹⁸⁹。ただし、ニコンは、ArF 液浸において、その後も長く ASML の後塵を拝することとなった。

ニコンが EUV 露光装置開発を断念したのとはほぼ同じ時期、2011 年 3 月に、EUVA の活動と「MIRAI プロジェクト」は終了した。しかし、その後も、2015 年度まで、NEDO の

¹⁸⁶ 半導体先端テクノロジーズ(Selete)[2011]p64-71、ニコン[2018]p690。

¹⁸⁷ 新エネルギー・産業技術総合開発機構(NEDO)研究評価委員会[2011 年 10 月] I-44。

¹⁸⁸ 新エネルギー・産業技術総合開発機構(NEDO)研究評価委員会[2011 年 10 月] I-48。

¹⁸⁹ ニコン[2018]p682-690。

支援のもと、要素技術に特化する方針に転換されて、EUV マスク検査とレジスト材料に関する技術開発は続けられた¹⁹⁰。

これらの研究開発プロジェクトの結果、事業化につながる次のような成果を生み出した。ウシオ電機の DPP 光源研究は、2013 年ごろに応用先をマスク検査用 LDP(Laser Diode Pumped Phosphor: 高輝度白色光発生技術)に変更、のちに日本のレーザーテック社の EUV マスク検査装置に採用され、製品化された¹⁹¹。また、レーザーテック社は、「MIRAI プロジェクト」第 3 期として Selete が推進したマスク欠陥検査研究に参加して検査機器を納入するなど、共同研究開発に積極的に協力した。2010 年代以降も NEDO の EUV マスク検査に関する技術研究に参加した。その成果をもとに、2017 年 4 月、EUV マスクブランクス欠陥検査・レビュー装置”ABICS”を発売、この分野において市場を独占した¹⁹²。このほか、ギガフォトン社は、LPP 光源の研究をその後も進め、2021 年には出力 330W にまで高めたものの、自社製の光源で ASML が独占している EUV 露光装置市場に入り込むことはできず、事業化には結びつかなかった。しかし、その後、LPP 光源技術を応用した次世代マスク検査装置用 LPP 光源の開発に転換した¹⁹³。

「MIRAI プロジェクト」について、NEDO 事後評価では、全体の評価概要として、以下のように記述されている。いくつか抜粋する。「テーマ設定については、その後の情勢の変化があったとはいえ、結果として一部で疑問が残る。主に参加機関の興味や保有技術を基にした設定のようであり、日本の半導体産業として向かうべき技術の方向性を明確化し、その上でのテーマ設定になっているのかが必ずしも明確でない」。「得られた成果は個別の基礎技術であり、実用化、産業化との間には大きなギャップがある。成果を実用化する量産技術の橋渡しのシナリオが明確ではない。成果がいかに実用化に結びつくかが今後の課題である」。「本プロジェクトは基礎的技術の開発に集中し、インテグレーションを通じての実用化検討は別途行われるはずであったが、担当すべき Selete の終了に伴い、このスキームが壊れたことは大きな痛手である。技術の継続性、発展性を今後どう担保するか、大きな宿題が残った」¹⁹⁴。

¹⁹⁰ 新エネルギー・産業技術総合開発機構 研究評価委員会[2016 年 12 月]。

¹⁹¹ 溝口計[2025 年 7 月]。

¹⁹² 新エネルギー・産業技術総合開発機構[2018 年 8 月]「極端紫外線 (EUV) を利用した次世代のマスクブランクス検査技術を確立 レーザーテック株式会社」(WEB マガジン)

¹⁹³ 溝口計[2025 年 7 月]。

¹⁹⁴ 新エネルギー・産業技術総合開発機構 研究評価委員会[2016 年 12 月]p5-6。

以上のように、2000 年代半ば以降、公的資金という外部リソースの投入により、EUV リソグラフィ・プロセス開発が精力的に進められたことは特筆すべきであろう。しかし、リソグラフィ・プロセスの中核となる EUV 露光装置の開発に関しては、開発主体のニコンが断念し、また開発成果を事業化につなげる役割が期待された Selete も解散したことにより、頓挫することとなった。ただし、EUV リソグラフィ・プロセスで必要とされるマスク検査とレジスト材料という要素技術の開発が事業化につながるという成果を生み出した。

共同研究開発体制における MITI/METI の役割

日本における IC チップの共同研究開発体制のあり方を欧米のそれと比較した場合、顕著に異なるのは、次の 3 点にある。第一に、海外の研究開発リソースの投入がほとんど想定されておらず、それを促すような動きはわずかなもの(Selete への Samsung の参加など)にとどまった。前述した SEMATECH が、米国が優位性を持たないリソグラフィの研究開発に対して、戦略的に海外リソースを投入しようとしていたことを想起するならば、その違いは大きい。第二に、2000 年代初めから共同研究開発が本格的に進められたものの、競争領域と非競争領域をめぐるメーカー間の認識のずれが大きく、次世代リソグラフィ開発など重要な技術への集中的なリソースの投入が必ずしも迅速に行われなかった。第三に、政府と民間のプロジェクトとの連携が必ずしも円滑でなく、EUV リソグラフィの研究開発が分散して行われるなど、公的資金と民間資金を合わせて、主要な分野に集中的に配分されたとはいえない難かった。

IC チップの共同研究開発体制の構築を主導したのは、前述したように SIRIJ を中心とする IC チップ・メーカーである。MITI/METI の政策は、これまで見てきたように、補助金の支出や研究施設の提供を通じた調整など、側面的なサポートが主であり、「市場原理の尊重」という産業政策のあり方の基本方針に沿ったものであった。もし、MITI/METI がより大きな役割を果たすべきだったとすれば、上記の欧米との差を埋めるような政策の推進であっただろう。具体的には、海外メーカーの参加を促すように誘導すること、および、機械振興協会の提言にあったような官民マッチング・ファンドを形成し、その有効活用を可能とする制度的整備を行うことなどである。

(3)ASPLA プロジェクトと独立・専業ファウンドリー設立構想

日本の IC チップ・メーカーは、1980 年代後半から 1990 年代前半にかけて、電機メーカーの一部門として、総合メーカーとしての資金力(企業集団やメインバンクを通じた資金調達力を含む)、社内のセット製品部門や系列企業という確実な納入先、日米半導体協定の結果実現した DRAM 市場における束の間の価格安定などの条件に支えられて、世界的にも一定の地位を保つことができていた。しかし、世界の IC チップ市場そのものにおいて、必須のサプライヤーとして継続的に選ばれる地位を確立していたとはいえず、高い市場支配力を持つ分野にも乏しかった。2000 年代初め、DRAM 市場で、韓国メーカーと米国 Micron との競争に敗れてほとんどのメーカーが撤退した後、日本のチップ・IC メーカーは、ASIC 分野ではかなり高いシェアを占めていた。しかし、多くの顧客に対する多品種少量品の開発・生産に依っていたことから利益率は低かった。

そうした中で、製造技術において優位性があると考えられた日本の IC メーカーが、世界市場においても一定の地位を占める可能性があるものとして期待された業態が、ファウンドリーであった。先端 IC チップを製造できる専業ファウンドリーの設立は、IC チップ・メーカーや半導体研究機関などからも有望視され、MITI/METI においても実行可能なプランの一つと考えられた。

以下では、2000 年代前半に登場したファウンドリー構想とその挫折について取り上げる。最初に、その前史となる、ファウンドリー台頭への対抗戦略として始められた 0.1 μm /90nm 世代の IC チップ設計の共通化に向けた SIRIJ の動きについて述べる。

共通デザイン・ルールへの取り組み

SIRIJ は、その設立以来、日本の IC チップ・メーカーの弱点と考えられていた設計力の強化に向けての活動を行ってきた。1990 年代末、設計 IP の流通とファウンドリーにおいてかなり先端的な技術が導入されるようになったことで、ファブレス・ファウンドリー・モデルの有効性が強化された。このため、このモデルが、IDM を中心とする日本の IC チップ・メーカーの脅威となることの危惧が、日本の半導体メーカーの設計者を中心に高まってきた¹⁹⁵。

これに対抗するために SIRIJ において検討されたのが、IP 資産の流通施策であり、そのために必要とされたのが、新たな IC チップ世代でのデザイン・ルールの共通化であった(メ

¹⁹⁵ 半導体産業研究所[2016]p67-68。

一カーごとにデザイン・ルールが異なれば、IP のシェアが困難)。これに加え、IP コアを活用した SoC 設計の効率化のための VCDS(Virtual Core Based Design System)の検討もなされた。その後、SIRIJ と MITI との協議を経て、1999 年 7 月から 2000 年 3 月にかけて、NEDO の先導研究「エレクトロニクス機器設計力強化技術の調査研究」が設定されることになり、これを EIAJ が受託する形(中心は SIRIJ 参加メーカー)で、VCDS 技術の研究が進められ、同時にデザイン・ルールの共通化も検討された。

前述の SNCC 提言を受けて、2000 年 4 月から、「あすかプロジェクト」に先行して、STARC が SoC 設計プロジェクトを担当することとなったため、デザイン・ルールの共通化に関しても、STARC に移管されて進められた¹⁹⁶。STARC では、当初、0.13 μm について数社のデザイン・ルールを持ち寄って検討したが、良いところ取りをした結果、実用的なルールを作れなかった。そこで、次世代の 0.1 μm /90nm については、NEC のデザイン・ルールを選択して業界推奨の共通デザイン・ルールとすることを決定し、STARC が 2001 年 8 月に発表した。

一方、METI においては、2001 年 10 月から、半導体産業戦略推進会議が設置され、日本の半導体産業が取り組むべき課題を検討し、今後の対応策への検討を重ねていた¹⁹⁷。そうした議論の中で、METI は、政府の 2001 年度補正予算を想定し、主要 IC チップ・メーカー参加による 90nm の共通デザイン・ルールによる試作ライン設置を構想した。

METI の構想を受けて、SIRIJ において検討が行われた。日立、三菱、NEC の 3 社は、NEC ルールを採用した共通デザイン・ルールの導入に積極的であった。メーカーからは、NEC 相模原の 200mm ウェーハ向け開発ラインの提供のほか、トレセンティに新設された 300mm ウェーハ・ラインを共通デザイン・ルールのファウンドリーとする構想も現れてきた。一方、東芝、富士通は、すでに独自の 90nm プロセスを開発中であり、共通デザイン・ルールに対して消極的であった。SIRIJ は、90nm で共通化するのであれば、NEC 相模原の 200mm 試作ラインでの 3 社参加のプロジェクトとし、それが円滑に進めばトレセンティの 300mm ラインを共通デザイン・ルールのファウンドリーとすること、一方、次世代の 65nm で共通化するのであれば、時間的余裕があるため Selete に新たなラインを併設することで、より多くのメーカーの参加が見込まれるとの結論に達し、METI に伝えた¹⁹⁸。

¹⁹⁶ 半導体産業研究所[2016]p71-72、p78-79。

¹⁹⁷ 半導体産業戦略推進会議[2002 年 5 月]。

¹⁹⁸ 半導体産業研究所[2016]p78、上田潤[2024 年 7 月]。

以上のように、共通デザイン・ルールの設定への動きから、IC チップ・メーカーの中からも、おぼろげながら、ファウンドリー設立構想が現れてきた。ただし、90nm ラインで迅速に実現するとすれば、3 社共通のラインにとどまることになる。これに対して、METI は、より主要メーカーのすべて(3 社に東芝、富士通を含む)が結集したファウンドリーを一気に設立することを構想していた。

機械振興協会の報告書と独立専門ファウンドリーの推奨

METI のファウンドリー構想と ASPLA(先端 SoC 基盤技術開発: Advanced SoC Platform Corporation) プロジェクトに進む前に、この時期の半導体産業に関する機械振興協会の分析と METI の半導体産業政策担当者の認識に触れておきたい。政策形成の背景として重要なものと考えからである。

前述のように、機械振興協会は、1999 年に先端 IC チップ開発をめぐり、リソグラフィ技術を核とした、実効的な共同研究開発体制の構築を提言したが、その後も立て続けに半導体産業に関する調査報告を公表している。その中でも注目すべきなのは、日本の半導体産業の危機を痛切に認識し、厳しい表現で改革の必要性を指摘した、2001 年 5 月に作成された「半導体「企業像」の変容」と題する報告書である¹⁹⁹。類似した認識が、METI の半導体産業政策担当者にも共有されたものと思われるので、同報告書の主要内容を確認しておきたい。

同報告書において、日本の半導体メーカーの最大の課題として指摘されたのが、低利益率である。図 4 に示されているように、半導体ないし電子デバイス部門の利益率も、全社の利益率も、半導体専門のロームを除けば海外メーカーに比して大きく低迷していた。

¹⁹⁹ 機械振興協会[2001 年 5 月]。以下の主な引用部分の執筆者は、井上弘基氏。

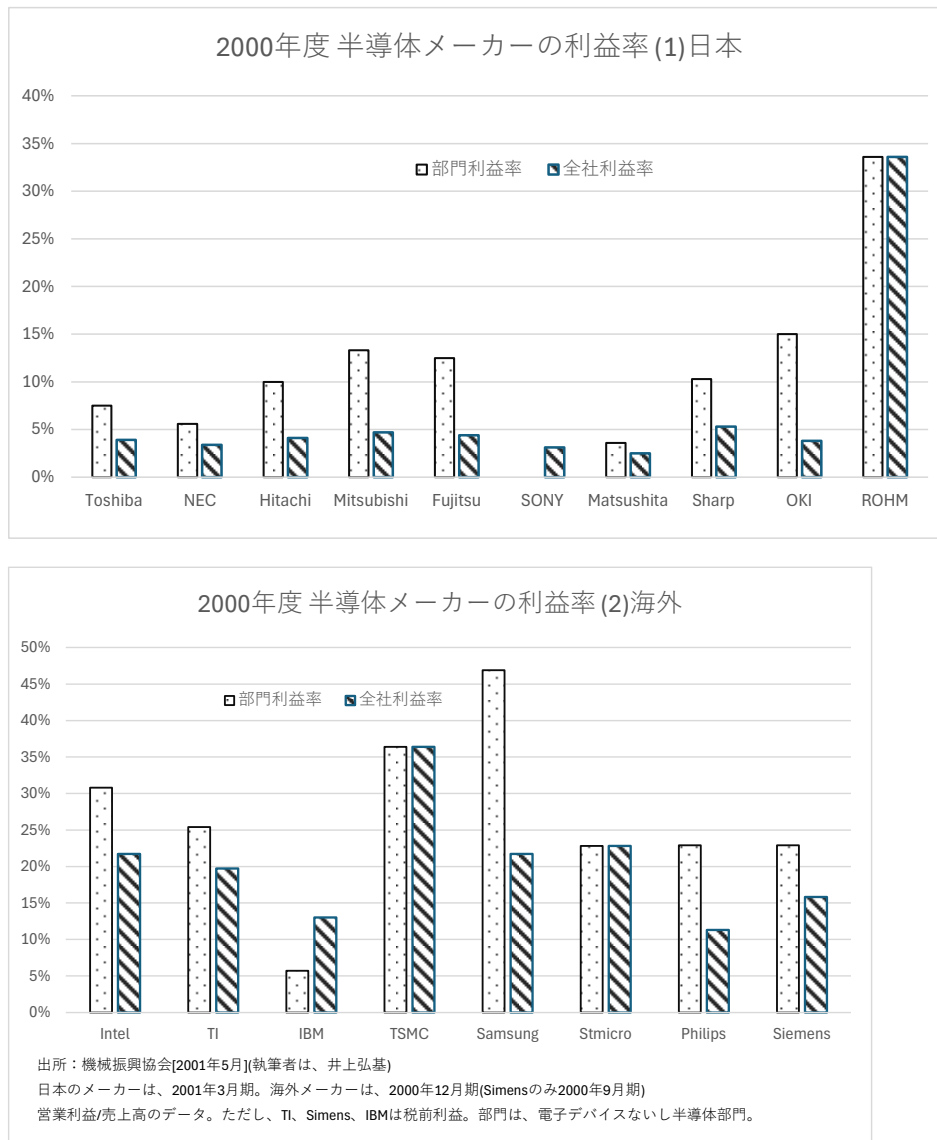


図 4 2000 年度の半導体メーカーの利益率

低利益率の背景の一つとして指摘されたのが、半導体品種の多様な品揃え(百貨・一貫)により、合計として多くの売上げを実現していたものの、薄利多売であったことである。表 10 に見るように、日本の半導体メーカーは、他の事業部門を有する総合電機メーカーがほとんどを占め、しかも百貨タイプが多いという点で、海外メーカーとの違いが際立っていた²⁰⁰。

²⁰⁰ こうした認識は、当時一般的であった。2002 年 8 月、日本政策投資銀行が半導体産業研究所資料をもとに作成した資料において、表 11 が作成されている。

表10 世界の半導体メーカーの売上高・類型・事業タイプ(2000年)

企業名	売上高 (100万ドル)	企業類型 (他事業の有無)	半導体事業のタイプ
Intel	30,298	ほぼ専業	ほぼ専門・一貫
Toshiba	10,864	総合	百貨・一貫
NEC	10,643	総合	百貨(DRAM分離)・一貫
Samsung	10,585	総合(財閥)	専門・一貫
TI	9,202	ほぼ専業	ほぼ専門・一貫
STMicro	7,890	専業	やや専門・一貫
Mororola	7,678	総合	やや専門・一貫
Hitachi	7,286	総合	百貨(DRAM分離)・一貫
Infineon	6,711	専業	ほぼ専門・一貫
Micron	6,314	ほぼ専業	専門・一貫
Hyundai(Hynix分離へ)	6,287	総合→専業へ	専門・一貫
Philips	6,275	総合	やや専門・一貫
Mitsubishi	6,270	総合	やや百貨・一貫
Fujitsu	5,925	総合	やや専門・一貫
TSMC	5,294	専業	ファウンドリー専業
Lucent	5,104	総合→専業へ	ほぼ専門・一貫
AMD	4,361	専業	専門・一貫
IBM	4,328	総合	やや専門・一貫
Matsuhita	3,992	総合	やや専門・一貫
UMC	3,682	専業	ファウンドリー専業
SONY	3,641	総合	やや専門・一貫
Sharp	3,602	総合	やや専門・一貫
SANYO	3,411	総合	やや専門・一貫
ROHM	3,062	ほぼ専業	やや専門・一貫
Xilinx	1,599	専業	専門・ファブレス
OKI	1,418	総合	やや専門・一貫
Altera	1,377	専業	専門・ファブレス
SEIKO EPSON	1,311	総合	やや専門・一貫

出所:機械振興協会[2001年5月]『半導体「企業像」の変容』(執筆者は、井上弘基)

原データはデータクエスト社、類型・タイプは、井上弘基。ただし、一部、本稿筆者の判断で修正した。

表11 半導体メーカーの取り扱い製品分野(2000年推計)

	Hitachi	Toshiba	Mitsubishi	Fujitsu	NEC	SONY	Matsushita	Sharp	Sanyo	Intel	Micron	TI	IBM	Mororola
MOSチップ														
Memory	○	○	○	○	○	○	○	○	○	○	◎	○	○	○
MPU	○	○	○	○	○	○	○	○	○	◎	◎	◎	◎	◎
Logic	○	◎	○	○	○	○	○	○	○	◎	○	◎	◎	◎
その他														
Linear (Analog)	○	○	○	○	○	○	○	○	○		◎	◎	◎	◎
Digital Bipolar	◎	○	○	◎	○	○	○	○	○		◎	◎	◎	◎
CCD	○	○	○	○	○	◎	◎	○	○		◎			
Opt	○	○	○	○	○	○	◎	◎	○					
Discrete	○	○	○	○	○	○	○	○	○				○	

出所:日本政策投資銀行[2002年8月]「調査 第42号 わが国電機機械産業の課題と展望」

原資料は、半導体産業研究所。◎は世界シェア3位以内、○は4位以下。

具体的には、半導体主要品目別の上位メーカーのシェアにおいて、DRAM、ロジックのうち MPU、DSP において日本メーカーはどれも上位 3 位までに入っていない。その他のロ

ジック品でも、低利益・低単価のゲートアレイのみ日本の3社が独占している。比較的有力なのは、カスタム IC や ASSP(Application Specific Standard Product)の一部、「AV 機器と強固に統合された分野で、松下・ソニーが健闘したり、ゲーム機その他と結びついて日本電気・ヤマハが健闘した部分だけである」。2000 年当時において、日本の半導体メーカーの売上高シェアは、1990 年代に低下傾向をたどったとはいえ、まだ世界 20 社のうち 8 社を占めていた。とはいうものの、低単価・低利益分野での量や品目的な広がり、それを実現しているに過ぎず、上位の総合企業ほど「特徴のなさ」が際立ち、「半導体企業」として、半導体側の技術力や提案力で世界に通用する強い製品を打ち出している例は非常に少ない。こういうケースは世界でも多くないが、とにかく日本企業でも非常に少ない」と述べられている²⁰¹。以上のデータをもとに、「百貨・低利益で体力ある大企業の横並び競争→低利益持続→全員ヘトヘト」の状況で、事業再構築が進まず、新たな競争優位の構築を妨げ、低利益傾向が持続しているとの認識が示された²⁰²。

百貨的な品揃えと低利益の背景として、日本企業間の取引のあり方にも言及されている。すなわち、「日本企業ではしばしば、顧客対応・顧客満足度追求と称しながら、競合他社より図抜けて提案できる製品や技術を持たず、大口顧客の言いなりに製品や技術のポートフォリオを広げ、奉仕することが、顧客重視の中身であるかのような行動がとられてきた。(中略)顧客要求のうち、自社は何を聞き入れるか、何は聞き入れられないか、「切分け」を明らかにすることが重要だ、というだけである。顧客要求でも、真剣に考慮のうえ聞き入れられない事項が出てくるのは、顧客対応が悪いのとは異なる。あれこれ要求を満たし、品揃えも多いが、どれをとっても世界の他社が提供できないような図抜けたものがない場合、世界の殆どの顧客からすれば、それは“顧客対応・顧客満足”が低レベルということになる。百貨型半導体事業者が、品揃えに優れ、「日本の」一部セット・メーカーに気に入られても、「世界の」多くの機器システムメーカーに対応したことにはならないのである」²⁰³。

本稿の視点から解釈するとすれば、日本の IC チップ・メーカーは、自社内のセット製品部門や長期取引関係にあるメーカーへの納入、大規模電機メーカーの一角としてメインバンク等からの資金調達力、系列の販売業者網を通じた販売力を有すること(本稿では、以上を「系列取引」と呼んでおく)で経営を維持してきたが、半導体の製品市場におけるシェア

²⁰¹ 機械振興協会[2001 年 5 月]p9。

²⁰² 機械振興協会[2001 年 5 月]p12。

²⁰³ 機械振興協会[2001 年 5 月]p22。

は低く、独自技術による製品差別化や顧客の囲い込みなどによる独占的パワーをほとんど樹立できていないために、低収益を継続していた、ということになるだろう。

系列取引に関連して、日本における企業間の取引慣行(特に、半導体製造装置をめぐる取引)の課題についても指摘されている²⁰⁴。具体的には、知的財産権や損害賠償責任をめぐる条項などが、双務性、対等性を欠いており、売り手責任に集中するなど、曖昧で前近代的であること。特注技術要件の決定を引き延ばすなど曖昧な形で装置の発注を行っていること。納品から支払いまでの期間が長く、売り手企業のキャッシュフローを圧迫していること。などである。

以上の分析をもとに、機械振興協会の同報告書は、日本の半導体産業が目ざすべき姿を次のように構想する²⁰⁵。半導体メーカーのあり方を大きく4つに分け、第一に、単体 DRAM については、企業分割によって切り離れた上で、資本関係も断ち切って独立を図るべきであるとする。第二に、市場が拡大しつつある SoC については、設計機能で競り勝つことが必須であるため、受注プロジェクトごとに企業を超えて合弁し、人材チームを融合させるヴァーチャル・カンパニー形式をとるべきである。第三に、家電系 IC チップをはじめとする社内 IC チップ事業は一定程度生き残ると考えられる。第四に、SoC や家電系 IC チップの製造を担う工場は、実質的にすべて、受託製造を引き受けるファウンドリー化を進めるべきである。

なお、米国・台湾におけるファブレス・ファウンドリー・モデルの進行に対して、2000 年代初めにおいて、SoC 市場が伸びれば、技術的な統合度が高まるがゆえに日本に多い百貨・一貫事業者が有利になるとの主張も現れてきていた。これに対して、同報告書は否定的であった²⁰⁶。当時、TSMC や UMC は、数世代前のプロセスを中心とした事業から急速に発展し、先端プロセスへの設備投資を進めており、特定顧客向け SoC 製造を行い、その後、数年先に同プロセスを ASSP 等に適用して量産し、収益を回収するモデルを確立しつつあった。また、複雑化する SoC の設計には、自社外の IP 調達が必要であり、適切な IP を集めて効率的な設計を行うコンフィギュレーションが重要となるが、TSMC は、IP プロバイダーや EDA ベンダーと協力して、そうした環境を整備しつつあった(本稿第 2 節参照)。これにより、ファウンドリーは、SoC においても十分に優位性を発揮できるものと見込まれた。

²⁰⁴ 機械振興協会[2001 年 5 月]第 2 章。

²⁰⁵ 機械振興協会[2001 年 5 月]p23-28。

²⁰⁶ 機械振興協会[2001 年 5 月]p17-19。

結論として、日本の IC チップ・メーカーの主流をなす「百貨・一貫」事業者は生き残ることができず、迅速な業界の再編が必須であることが強調されたのである。

なお、同報告書の主執筆者である機械振興協会の井上弘基氏は、報告書の論旨の延長線上に、ファウンドリー事業に乗り出すのであれば「専業」とすることを強く推奨し²⁰⁷、のちの 2005 年には日本における独立ファウンドリーの設立を強力に主張している²⁰⁸。その主張の概要は、日本の半導体メーカーは最悪期を脱し、ルネサスと NEC エレクトロニクスを中心に IDM のロジック系システム LSI(SoC)事業が発展しつつあるように見えるが、この分野において世界市場ではファブレスないしファブライト企業とファウンドリー(受託先は、先端品は IBM、その他は TSMC 等)が主力となっている。そこでもし、日本にはまだ存在しない独立系専業ファウンドリーを設立することができれば、システム LSI(SoC)メーカーはファブライト戦略を進めることで、競争力を拡充することができるとの論理であった。その際、顧客の面では IBM と競合することになるが、TSMC が主力とする設計ルール of 世代よりも、量産ベースで一世代先行することにより、当時においては TSMC とは競合しないものと想定された。

以上のような井上氏のファウンドリー構想は、おそらく、SIRIJ で共通デザイン・ルールによるファウンドリー設立を進めたグループや後述のトレセンティの認識に近いものであったものと思われる。

METI の認識

2001 年後半、前述のように、METI は、主要メーカーすべての参加によるファウンドリー構想を推し進めようとしていた。構想を進めた一人である METI 商務情報政策局の福田秀敬・IT 産業室長(のち 2003 年 6 月から 2005 年 9 月に情報通信機器課長)は、2002 年 10 月、半導体シニア協会において、以下のような内容の講演を行っているので取り上げておきたい²⁰⁹。

半導体産業に関する課題については、「多種多様な製品の製造・販売を手がける傾向」、営業利益率が海外メーカーに比して、「日本の大手 5 社・半導体部門は 20%前後と低調である」ことであり、「顧客との関係で何でも供給するとの姿勢から、利幅の少ない製品からの撤退・

²⁰⁷ 井上弘基[2003 年 9 月]。

²⁰⁸ 井上弘基[2005 年 5 月]。

²⁰⁹ 福田秀敬[2002 年 11 月]。

他社との集約化を考えるべきである」。また、製造技術については、もはや「大手半導体間では競争領域ではない」と述べている。一方、DRAM においては不要であったテクノロジー・マーケティングが SoC においてはきわめて重要となっており、「IP 即ちデザインやアプリケーションに付加価値がある」が、「日本企業は、アプリケーションが各社横並びで、日本の企業同士で利益の潰しあいを行っている。特化したマーケットで勝負しないと、国際競争には勝てない。そして明確な事業目標の設定を行うべきである」。このためには、意思決定のスピードアップを目ざした企業組織の再編が必要であり、総合家電メーカーから半導体部門の分社化、半導体部門の一部を切り出し合併、製造部門の切り出し(ファウンドリー)といった選択肢を提案した。

おおむね、前述の機械振興協会の報告書と同様の認識であり、世界の IC チップ産業の動向を的確に認識し、あるべき企業像をかなり明確に示したものといつてよいであろう。強調しているのは、IC チップ・メーカーにとって製造部門は非競争領域として切り出して、各メーカーから受託を受けるファウンドリーとし(当時、業界誌などで「共同ファブ」と呼ばれた)、IC チップ・メーカーは、マーケティング重視のアプリケーション開発とそのシステム化(SoC 開発)に特化し、そうした新たな競争領域において各社の競争優位性を築いていくべきである、との構想であった。

ASPLA の設立

2001 年半ばにおける METI の 90nm 共通デザイン・ルールによる試作ライン構想に対する、SIRIJ の回答は前述した。その後、補正予算が予想外に多く確保でき、315 億円に達した²¹⁰こともあり、METI は 3 社だけでなく、富士通、東芝などを含めた主要メーカーが参加すること、300mm ウェーハのラインを新設することを条件として提示した²¹¹。2001 年度の METI の一般会計予算が 9,305 億円、エネルギー・電源開発等の特別会計を含めると 1 兆 9,145 億円であり、同年度に METI が重視していた IT 革命の推進向け予算が 348 億円

²¹⁰ 景気悪化に対応して、2001 年度においては、2 度の補正予算が組まれたが、その第 2 回補正予算(2001 年 12 月に METI の要求が確定、翌 2002 年 2 月に成立)に、「次世代半導体設計・製造技術共同研究施設整備」315 億円が盛り込まれた。具体的な内容は、携帯電話や通信機器、情報家電等で求められる高性能の機器を提供する半導体(システムオンチップ)の設計・製造の生産性を飛躍的に向上させるために、設計ルールや製造ルールを標準化する試作・検証ライン(0.1 μ m)の研究開発施設を整備する。『経済産業省年報』[平成 13 年度]p99。

²¹¹ 半導体産業研究所[2016]p78-79、上田潤[2024 年 7 月]。

(前年度 181 億円から大幅な伸び)であったことを考えれば²¹²、315 億円は破格の金額であったものといえる。

METI の提案に対して、SIRIJ 側は、すでに合意した 3 社(日立・三菱・NEC)の共通デザイン・ルールであれば迅速にラインを立ち上げることができるが、他社(東芝・富士通)を加えて調整し、新たなデザイン・ルールを構築するには多くの時間が必要であり、90nm の立ち上げに遅れてしまうことを力説し、反対した。これに対して、METI は、国家プロジェクトとしては、すべての主要メーカーが参加する先端的なものを作る必要があるとして、各メーカー・トップの支持を取り付けたという²¹³。

こうした経緯を経て、METI 主導の構想による、90nm・300mm ウェーハ試作ラインの設置に大手 5 社(日立、三菱電機、NEC、東芝、富士通)が合意し、新たな共通デザイン・ルールによるプロセスを開発がなされることとなった。同プロジェクトの実行のため、2002 年 7 月、ASPLA 社が設立され、JEITA 半導体幹部会の構成メンバー企業 11 社(日立、三菱電機、NEC、東芝、富士通、松下電器、沖電気、ローム、三洋電機、シャープ、ソニー)が出資(当初 9.5 億円、2003 年 3 月に増資がなされ、18.5 億円)、産総研を通じて政府資金 315 億円が投入された。ASPLA 社設立により、NEC 相模原事業所に新たに 300 ウェーハ試作ラインを構築、90nm 世代チップのデザイン・ルールを共通化して、そのプロセスによる SoC の試作検証を行い、設計資産を IP 化し、生産性の高い SoC プラットフォームを提供することが ASPLA の目標であった²¹⁴。また、ASPLA には、同時並行的に進められていた「あすかプロジェクト」や「MIRAI プロジェクト」の成果を事業につなげるための橋渡しとなることも期待されていた。

ASPLA の 300mm ウェーハ試作ラインは、2003 年 3 月に竣工し、SoC 設計・製造の共同研究が開始した。その際、STARC との連携がなされ、STARC が SoC 設計のための環境整備を行い、ASPLA が IC チップの試作を行うという作業分担がなされた²¹⁵。ASPLA では、ルネサスが ASPLA プロセスで開発したマイコン・チップ SH-4 の試作・動作確認や、

²¹² 『経済産業省年報』[平成 13 年度]p63。

²¹³ 「日の丸復活を阻んだのは国だった つきまとう経産省の呪縛」『朝日新聞』[2024 年 4 月 11 日]。ただし、同記事の国が「阻んだ」との表現は、適切とは思えない。

²¹⁴ 垂井康夫(編著)[2008]第 8 章。

²¹⁵ 連携のため、2002 年 10 月、ASPLA と STARC の共同プロジェクトとして、「AS☆PLA プロジェクト」が実行され、2003 年度以降、STARC に対して、「最先端システム LSI 設計環境の構築」として政府から補助金が支給され、設計メソドロジーとテスト設計技術の研究が進められた。半導体産業研究所[2016]p79。

英国 ARM、米国 MIPS の IP を組み込んだ ASPLA プロセスでのチップ試作・動作確認等を行い、企業や大学向けに少量チップを試作するシャトルサービスを開始するなど、一定の成果を挙げた。

しかし、ASPLA 社が設立された頃、すでに、富士通、東芝は独自のプロセスで 90nm チップの開発・製造を進めていた。ASPLA 社の中心となり試作ラインが設置された NEC もまた、ASPLA プロセスに準拠したチップの製造技術を早い段階で確立し、同技術を用いた設計基盤を 2002 年 11 月には発表していた。以上から、ASPLA の 90nm プロセス技術の検証という目標は、低すぎたと評されることが多い。

結果的に、90nm 共通デザイン・ルールは普及せず、ASPLA プロセス向けの IP ライブラリーも拡充するには至らなかった。2005 年 9 月、その使命を終えたとして、ASPLA 社は解散した。ASPLA 社解散と同じころに、SIRIJ がまとめた第二次 SNCC 報告書において、90nm の次世代である 65nm 対応の標準プロセスについては、「90nm の成果を生かして各社で個別の開発を推進」することとされた²¹⁶。

トレセンティのファウンドリー構想

時間を戻して、ASPLA 設立後、METI が主導した専業ファウンドリー設立構想の進展に目を向けたい。

2004 年ごろには、共通デザイン・ルールによるプロセス技術を活用した 300mm ウェーハ・ファウンドリー設立構想に、ほとんどのメーカーが合意していたという²¹⁷。前述した機械振興協会の報告書や METI 福田氏の講演に示された IC チップ産業の現状認識や将来的な企業像の構想は、説得力の高いものとして、ほぼ共有されていたのではないと思われる。

メーカーの中でもっとも熱心にこの構想を進めていたのが前述のトレセンティ(日立と UMC の合弁)であった。トレセンティは、日立製作所の半導体部門において、エッチング等の生産技術に精通していた小池淳義氏の主導によって設立された²¹⁸。小池淳義[2023]によれば、小池氏は、1990 年代後半、Selete が担った前述の 300mm ウェーハ製造プロセス標準化プロジェクトに積極的に取り組み、それを実現するために 300mm ウェーハ工場の早

²¹⁶ 垂井康夫(編著)[2008]p191。

²¹⁷ 木村雅秀[2007 年 4 月 9 日・2007 年 4 月 23 日]『日経エレクトロニクス』。

²¹⁸ 以下、北澤謙・井上匡史・青島矢一[2005 年 10 月]、小池淳義[2023]、片岡利文[2023] p105-108。

期立ち上げを目ざした。その際、多品種少量化と顧客の要求への迅速な対応が求められるシステム LSI ないし SoC 製造に関しては、一挙に数百枚を処理するバッチ方式よりも、1枚ずつ処理する枚葉式の方が高効率性であるとの認識に達した。新たな発想の新工場建設に必要な資金を調達するため、自ら世界の IC チップ・メーカーを回り、台湾のファウンドリー UMC の出資を得て、2000 年 3 月、トレセンティを設立した(出資は、日立 6 割、UMC 4 割)。これを受けて、日立製作所の茨城県那珂地区に新たな工場を建設、2001 年 3 月には、世界の大手メーカーに先駆けて、月産 7000 枚と若干小規模ではあったが、300mm ウェーハ量産工場が稼働した。同工場は、FOUP を用いた局所クリーン化、高速搬送技術など、300mm ウェーハ標準化の成果を盛り込んだ。また、小池氏の発案による 300mm ウェーハへの大口径化によるロットサイズの縮小と枚葉式処理の導入の組み合わせによって、200mm ウェーハ・バッチ処理に対してサイクルタイムを大幅に短縮するなど、最先端のプロセスを備えたものであった²¹⁹。枚葉式であったことから、製品チェックからのフィードバックが迅速に行われ、この結果、IC チップ工場立ち上げ時としては画期的な速さで良品率が向上していったという²²⁰。

トレセンティの先端 IC チップ製造能力は、当時、携帯通信端末向け SoC の設計で急成長しつつあった Qualcomm など世界のファブレス・メーカーに称賛、注目されたという。しかし、トレセンティが、SoC 開発において Qualcomm のライバルとなる日立製作所の子会社であったことから、Qualcomm が発注することは困難であると指摘された。

こうした経験が一つの契機となり、トレセンティは、日立の系列を離れて、独立ファウンドリーとなることを目ざした²²¹。当初、トレセンティ社内では、ファウンドリーに関する知識は乏しかったが、UMC との合弁を進めるうちに、ファウンドリー事業に対する理解が深まり、独立ファウンドリー化に向けての次第に士気が高まってきたという²²²。

日立の合弁相手であった UMC は、独立ファウンドリー構想に賛同していたが、日立側は、自社内の最先端ファブを高く評価しており、手放す気配はなかったという。その後、2002 年 4 月、半導体不況の中で UMC との合弁が解消され、トレセンティは日立製作所の 100%子会社となった。さらに、2003 年 4 月、日立製作所と三菱電機のロジック IC チップ

²¹⁹ 詳細は、小池淳義[2000 年 10 月]。

²²⁰ 小池淳義[2023]第二章。

²²¹ ASPLA のプロセスとの関係は不明であるが、トレセンティは、90nm プロセスの標準化にも積極的に取り組んでいた。徳永尚文・中里純・木村勝高・金井史幸[2002 年 3 月]。

²²² 北澤謙・井上匡史・青島矢一[2005 年 10 月]。

事業がルネサス・テクノロジー(以下、ルネサス)として統合されると、トレセンティはルネサスの子会社に移された。ルネサスにおいては、トレセンティを半導体メーカーの共同出資会社とし、ファウンドリー化する構想も検討された。しかし、2004年6月、ルネサスはトレセンティを「自社工場として活用する方針に変更」した²²³。この方針に基づいて、ルネサスは、2005年3月、トレセンティを吸収合併した。これにより、日本のICチップ・メーカーを結集し、共通デザイン・ルールによる専業ファウンドリーを設立する構想は挫折することとなったのである。

この間、METIは、ルネサスに対し、トレセンティのファウンドリー化を繰り返し働きかけていた。最終的に、ルネサスがファウンドリー化を受け入れず、自社に吸収することにより、先端ICチップの一貫生産を継続する決断をした契機としては、NTTドコモからの資金提供による第三世代携帯電話端末向けチップの共同開発が合意されたことが大きいものと考えられる²²⁴。2004年7月12日のNTTドコモの報道発表資料によれば、NTTドコモは、ルネサスと「FOMA 端末のグローバルな普及促進及びコスト低減を目的として、W-CDMA方式及びGSM/GPRS方式に対応したデュアルモードのワンチップLSIの共同開発を行うことに合意」、NTTドコモからルネサスに対し、2004-2006年度の3年間で70億円の技術開発投資が行われることとなった。この研究開発資金を得ることで、2005年8月、ルネサスは、同社の主力製品であったSHモバイルと複数の規格に対応した通信機能を初めてワンチップに統合したLSIを開発した。このチップは、世界の広い地域で使えるとされるNTTドコモの「FOMA」に搭載された²²⁵。

以上のようにして、独立ファウンドリーが設立される可能性はほぼ消滅した²²⁶。ルネサスは、安定した需要が見込める、国内の主たる顧客であるNTTドコモとの取引を重視し、ICチップ一貫メーカーとして存続することを選択したのである²²⁷。

²²³ 日本経済新聞・朝刊[2004年6月23日]。

²²⁴ 福田氏の示唆による。

²²⁵ 『日経産業新聞』[2005年8月25日]。FOMAによるNTTドコモのi-modeによるモバイル・インターネット・サービスは、国際的にも注目されていた。しかし、スマートフォンの登場とともに、モバイル・インターネット・サービスは新たな発展を遂げ、日本の端末メーカーは、この展開に遅れをとることになる。

²²⁶ その後しばらく、METIのファウンドリー設立構想が引き継がれ、半導体メーカーがそれに応じる動きも見られたが、実現の見込みは乏しかった。木村雅秀[2007年4月23日]。

²²⁷ ルネサスは、経営が悪化した2012年以降、自社の製造ラインを縮小し、ファブライト化を進めた。

構想が結実しなかった要因 1:合意形成の困難さ

2000 年代初めにおける、共通デザイン・ルールによるファウンドリー設立構想が結実しなかった要因は、METI およびメーカー間の合意形成が十分に達成できなかったこと、日本の IC チップ市場の特性が日立およびルネサスの経営上の選択肢を制約したこと、の 2 点にまとめられる。以下、これらについて述べる。

第一に、メーカー間、METI とメーカーの間で、一定の問題意識の共有はなされたものの、具体的な進め方についての合意形成が円滑に進まなかった。TSMC の急速な台頭とファブレス・ファウンドリー・モデルの拡大に対抗するために、日本の IC チップ・メーカーを集めてデザイン・ルールを共通化し、IP 流通を促進し、効率的な SoC 設計体制を整備するという、SIRIJ が主導した戦略は、当時としては合理的であり、またそれまでの日本の IC チップ・メーカーのあり方を大きく変える可能性を持つ画期的なものであった。それと並行して、トレセンティにおける独立ファウンドリー設立構想が生まれ、SIRIJ の中でもその可能性への期待が表れてきたことも注目される。しかし、ファウンドリー設立構想は、まだ萌芽に過ぎなかった。共通デザイン・ルール実現のための課題が山積みであったからであり、90nm で始めるか、次の 65nm から先送りするかという問題と絡んで、合意に達することは容易ではなかった。さらに、2001 年から 2002 年にかけて、IT バブル崩壊によって半導体市況が大きく悪化したことにより、経営面から各メーカーとも半導体部門の将来性に対する危機が膨らんできた。

これに対して、METI は、ファウンドリー設立に向けた動きの萌芽を察知し、政府の産業政策として大規模に展開することを目ざした。当時、森喜朗内閣から小泉純一郎内閣に交代し、構造改革の推進に向け、従来型の公共事業による景気対策よりも、新たな産業の成長に資源を振り向けようとする動きが加速しつつあった。これを背景に、次世代半導体開発に向けた破格の補正予算(315 億円)の獲得に成功した。METI においては、日本国内の主要 IC チップ・メーカーがすべて参加する、先端的な 300mm・90nm ファウンドリーを早急に立ち上げる大きなチャンスと考えられたものと推察される。

他方で、業績の悪化する半導体部門を抱える電機メーカーの経営者にとっては、研究開発投資の大きな節約につながるものと認識された。そこで、IC チップ・メーカー間の共通デザイン・ルールに向けた調整が進んでいないことにともなう問題が十分に考慮されず、METI の提案に飛びつくこととなったのではないと思われる。

一方、それまで共通デザイン・ルール化に向けて、着実に議論を積み重ねてきた SIRIJ からすれば、共通デザイン・ルールの合意がようやく 3 社でのみ成立した状況であった²²⁸から、主要 IC チップ・メーカー全社での共通デザイン・ルール採用を前提とした METI の提案は大きく先走ったものであった²²⁹。ファウンドリー事業を促進する IP 活用環境の整備によるファブレス・ファウンドリー・モデルの躍進への危惧を抱く SIRIJ(特に IC チップ設計者)、半導体事業そのものの将来に対する懸念を抱く電機メーカー経営者、SIRIJ の問題意識を共有しつつも IC チップをめぐる産業組織の改編を迅速に進めたい METI、それぞれの思惑にはズレがあった。

結果的に、ASPLA プロジェクトが成立することとなったが、それは、SIRIJ の当初の現実的な戦略(NEC ルールに合意した 3 社で小規模に始める)とはかけ離れたものであった。そうした意味では、ASPLA プロジェクトは、本来の問題意識と目標が十分に共有されないままに立ち上げられたのであり、大きな成果を挙げられないことは当初から予想されていたといえるのかも知れない²³⁰。

前述した福田氏の構想によれば、IC チップ製造部門は、共通デザイン・ルールによる独立の専業ファウンドリーとして切り離し、いわば「非競争領域」化し、IC チップ・メーカーは、システム設計にリソースを集中すべきであるとの発想であった。しかし、共同研究開発体制のケースと同様に、メーカー間において「競争領域」と「非競争領域」をめぐる合意は容易に実現しなかったのである。

構想が結実しなかった要因 2:日本の IC チップ市場の特性

次に、専業ファウンドリー設立構想が結実しなかった第二の要因と考えられる、日本の IC チップ市場の特性について検討したい。問題の主な内容は、系列取引の網の存在と自立的な

²²⁸ 各メーカーとも、一定の IP 資産を抱えていたこともあり、デザイン・ルールの共通化は、そうした IP 資産の価値を損なう可能性も有していた。日本の各メーカー統合によるファウンドリーの設立は、IP プロバイダー等と提携して、IP のライブラリー化を進めるほかに有力な戦略のなかった TSMC とは、全く異なる課題に直面していたのである。

²²⁹ 半導体産業研究所[2016]は、以下のような若干、微妙な表現で記述している。共通デザイン・プロセスの「開発に許される時間は逼迫していたが、構想を牽引した METI 商務情報政策局の福田秀敬 IT 産業室長の強いリーダーシップに期待が託された」(p79)。

²³⁰ 業界内では、ASPLA に関して、企業の異なる思惑の作用を感知して、懐疑的な意見が根強く存在した。一つの例として、以下の記述を参照。「国費 315 億円を使って NEC の相模原事業所に試作ラインを構築する。いまさら 90nm プロセス技術でもないのに、NEC に対する公的資金の注入との見方も一部にはある」。禿節文[2003 年 3 月] p9。

経営を確立することの困難さである。

2001年5月の機械振興協会の報告書で力説されたように、日本のICチップ・メーカーの利益率は低く、その背景として、顧客の要望に応じて、多岐にわたる低収益の製品を生産し、総計で一定の売上げ規模を実現しているとの指摘がなされていた。かつて、日本のメーカーが一定のシェアを占めていた時においても、利益率が低かったことから、顧客との取引関係の長期的な維持を重視する特異な企業取引慣行が根強く存在していることが指摘された。

本稿では、このような取引のあり方を系列取引と呼んだ。多くの系列取引を抱えていれば、市場の変動の影響を被るとしても、不況時においても一定の需要を確保することができるという意味で、経営の安定性につながることを期待できる²³¹。他方で、系列取引を維持し続けるためには、常に顧客の要望に応え、「供給責任」を果たす必要があることから、コスト削減が困難であり、利益率の低下をもたらしやすい。

これに加えて、ICチップ事業は、日本においては、そのほとんどが総合電機メーカーの一部門である。自社内におけるセット製品部門の共同開発、ないしセット・メーカーとの共同開発が、ICチップ事業の発展をもたらしたという過去の経験から、セット・メーカーの中に半導体部門を維持する方が望ましいという強固な意見も存在した²³²。また、2000年代初め、経営悪化を受けて総合電機メーカーが、ICチップ部門の切り離しと再編統合を進めたものの、エルピーダやルネサスにおいて再編以前の元の企業の影響力が残存したり、関係性の継続が図られたりした²³³。そうした意味で、系列取引への志向性は根強く続いていたように思われる。

トレセンティが、ファウンドリーとしての独立を模索したにも関わらず、ルネサスが最終

²³¹ 系列取引は、技術進歩スピードが速く、製品市場の独占的パワーが重要性を持つICチップ産業にとってはデメリットが大きいものと思われるが、後述する、東日本大震災時のラピダスへの支援のようにメリットも小さくない。したがって、市場原理に反するものとして、一概に否定すべき慣行であるとはいえない。

²³² 「日本における大部分の半導体専業メーカといえども、大手電機メーカの一部門であり、その他の部門として商品事業部があるわけで、このような商品事業部と二人三脚で新しい半導体を開発していくことが非常に重要である」。「本体事業の特徴や強みを生かした半導体開発こそが日本の半導体メーカの生きる道である」「多くの日本の大手半導体メーカでは半導体事業だけを本体から切り離す動きがある。このような動きは、単なるトカゲの尻尾切りである、全く将来展望が望めない愚行である」としか思えない」。禿節文[2003年3月] p20。

²³³ エルピーダについては、坂本幸雄[2013] p79-82。

的に自社に吸収することを決断した契機も、NTT ドコモとの共同開発と開発資金の提供であったものと考えられる。ルネサスの前身の一つである日立製作所は、戦後長期にわたって、電電公社への製品納入や共同開発等を行ってきた長い歴史がある。民営化して NTT に変わったとはいえ、当時としては世界の中でも先進的であった i-mode が好調であり、安定した需要が見込める巨大な発注元との関係が優先されたという意味で、強固な系列取引の網の中にとどまることが選択されたものと解釈できる。

ルネサスに限らず、当時の半導体産業に関わる多くの経営者にとって、系列取引の網の中で、親会社のバックアップのない独立・専業ファウンドリーが自立的に事業を営む可能性を想定することは、きわめて困難であったのではないかとと思われる。前述したように、TSMC は、IP ライブラリーを揃え、EDA ベンダーと提携することにより、IC チップ・ウェーハという製品市場において、独占的パワーを形成していった。しかし、系列取引の網に覆われた日本の市場環境を前提としたとき、有力家電メーカーや世界的な自動車メーカー等の大口顧客を獲得することができたとしても、価格・納期・不良品対応等の交渉・取引関係において自立性を保ち、高い利益率を実現することは非常に困難であることが見込まれた。

前述したように、IDM として存続することとなったルネサスは、自動車メーカーの要求に応じるため、採算性の乏しい取引を継続していたとされる。当時、より下請けのイメージの強かったファウンドリーであれば、その困難はより大きなものと見込まれたのではないだろうか。仮に、日本市場にこだわらずに海外市場を目指した場合、各分野において独占的パワーを有するファブレス・メーカーの信頼を得て、対等な取引関係を樹立することが必須であった。しかし、それを実現するためには、経営者として、相当な力量と覚悟を持たなければならなかった。

2000 年代初めにおける、IC チップの独立ファウンドリー設立構想が挫折したことに関して、当時、MITI で構想を主導した福田氏は、半導体ビジネスには相当な“胆力”が必要であり、当時の日本には“胆力”のある経営者がほとんどおらず、いたとすれば、エルピーダ社長を務めた坂本幸雄氏のみである、との趣旨を語った²³⁴。福田氏のいう“胆力”とは、本稿でのこれまでの検討に基づいて言い換えるならば、「IC チップの製品市場において、何らかの手段により独占的パワーを樹立して経営的に自立すること、そのための投資・資金調達・顧客獲得戦略等を完遂するエネルギー」といったことになるであろう。

²³⁴ 筆者の、福田氏へのインタビューによる。

エルピーダの事例

福田氏の示唆をもとに、日本の IC チップ・メーカーとしては、きわめて独特であったエルピーダの経営のあり方について、坂本氏の動きを中心に触れておきたい。政策の主な対象となったロジック IC チップとは異なる市場であるが、日本の IC チップ市場とそれを前提とした企業経営の特徴を異なる面から照射する上で有用であると考えからである。

日本 TI に長年勤務し、その後 UMC ジャパンの社長に転じていた坂本幸雄氏が、NEC に請われてエルピーダの社長に就任したのは、2002 年 11 月である²³⁵。坂本氏は、韓国メーカーが高い市場支配力を有する DRAM 市場の中で、エルピーダを再生するため、莫大な設備投資が必須と考えていたが、当時、日立も NEC も大幅な赤字を計上しており、そのために必要な資金調達に応ずる余裕がなかった。そのために、坂本氏は Intel からの資金調達を目論む。Intel を選んだ理由は以下のとおりである。DRAM 市場において Samsung が独占になれば、DRAM 価格が上昇し、PC のコスト・アップ要因となり、Intel にとっても望ましくない。DRAM 市場において一定の競争状態を保つ必要があるので、技術基盤のあるエルピーダは Samsung の対抗馬として有力であるから、Intel にはエルピーダを支援する動機がある。これについて、坂本氏は、「自分は市場を独占しながら、他社の独占は妨害する。こんなやり方に違和感を持つかもしれませんが、これが「戦略的思考」というものです」と述べている²³⁶。独占にいかに対抗して、DRAM 市場において、独占的パワーを樹立していくか、これがその後の坂本氏によるエルピーダの経営戦略の基本だったといつてよいであろう。

その後、2006 年 12 月、エルピーダは、台湾のパワーチップ社と合併会社を設立し、台湾の大規模な投資を行い、日本と台湾の連合で、Samsung への対抗を目ざす。当時、Samsung や Micron が、フラッシュ・メモリーに注目し、DRAM への取り組みが鈍っている状況をとらえて、一気に主導権を取ることを目ざしたのである²³⁷。一方、DRAM 市場の顧客との間にも長期的な関係の構築をめざし、PC メーカーの Dell と安定的な取引契約を結んだ²³⁸。

²³⁵ 以下、坂本幸雄[2013]第 3 章による。

²³⁶ 坂本幸雄[2013]p89。

²³⁷ 坂本幸雄[2013]第 4 章。

²³⁸ 坂本幸雄[2013]p92-93。こうした取引のあり方は、前述した日本の系列取引と類似しているように見える。しかし、日本の IC チップ・メーカーの系列取引で課題となっていたのは、ASIC など特定顧客向け製品であり、他の顧客への販売がほぼ想定できないのに対して、DRAM は基本的に汎用製品であり、市場で販売できる点で異なる。

また、カスタマイズが必要なモバイル用 DRAM についてもアップル等の有力顧客との関係構築を重視した²³⁹。その後、リーマン・ショックによる DRAM 市場の極端な悪化を経て、2009 年、エルピーダは、台湾の有力 DRAM メーカーを集約して統合し、将来的には米国 Micron との連携による大同団結を構想した。

以上の構想は、台湾の DRAM メーカーが合意に至らなかったことから頓挫し、エルピーダもまた経営悪化に対応するため、産業活力再生特別措置法に基づいて、日本政策投資銀行から資本注入を受け、これに加え、日本政策投資銀行とメガバンク等から融資を受けることとなった。その後の極端な円高とウォン安の進展で、エルピーダは、Samsung 等に対して競争力を失い、資金繰りが困難となった。この結果、メガバンク等からの融資の返済の目途が立たず、Micron との提携交渉が進められたものの、同社社長 Appleton 氏の急死というアクシデントで頓挫し、2012 年 2 月、会社更生法適用を申請、経営破綻した²⁴⁰。翌 2013 年 7 月、エルピーダは Micron の子会社となり、再生されることとなる。

エルピーダの経営破綻に関する一連の経緯に関して、坂本氏は、メインバンクを持たなかったことを経営上の反省点として挙げている。メインバンクを持たない「エルピーダのような異端児企業は、銀行の貸し借りネットワークのなかに入ることができません。結果、経営が傾くと、あっさり切り捨てられてしまうのです。この構造は、日本的といえあまりに日本的です。そうしたものに反発して自らのキャリアを切り開いてきた私としてはあまり是認したくはないのですが、日本で企業を経営する以上、それが重要であることも厳然たる事実です」²⁴¹。

以上のように、エルピーダは、日本市場の系列取引の網から抜け出し、世界の DRAM 市場において地位を高め、海外の競合メーカーに遅れることなく、独占的パワーを築くための戦略をきわめて迅速に展開した。そうした意味では、確かに、坂本氏は、福田氏のいうところの「胆力」のある経営者であった。しかし、資金調達において、日本の系列取引の網に支えられなかったことが、経営破綻の一因となったのである²⁴²。

エルピーダの事例から、日本の IC チップ・メーカーにとっては、系列取引の網から抜け

²³⁹ 坂本幸雄[2013]第 1 章。

²⁴⁰ Global Foundries との交渉も進められていたが、断られた。『日本経済新聞』朝刊[2026 年 4 月 20 日]。

²⁴¹ 坂本幸雄[2013]p161-163。

²⁴² このほか、一時期、PC 用 DRAM をモバイル用 DRAM より重視したこと、先端技術偏重であったこと等がエルピーダの経営悪化の原因として指摘されることがある。『日本経済新聞』朝刊[2026 年 4 月 22 日]。

出すことは、リスクの高い賭けであったことが示唆される。

利益率の推移

表 12 に、海外と日本の IC チップ・メーカー(ファウンドリー、IDM、ファブレス)および日本の IC チップ・メーカーとかつて IC チップを製造していたメーカーの利益率の推移を示した。総合電機メーカーについては、2000 年代以降、その多くが半導体部門を切り離していったが、その中でも、製造を行う専門はルネサスのみ²⁴³、また、メガチップスは設計中心のファブレスである。また、東芝は、NAND フラッシュ・メモリーを中心に、SONY はセンサーを中心に、IDM として IC チップ事業の比率が高い。

2000-2010 年代においても、これらの IC チップに関わりの深い日本のメーカーは、2000 年前後に指摘された最大の課題である低利益率から大きく脱することはできなかった。その他の、かつて IC チップを生産していた総合電機メーカーの数値を見ると、これもまた低利益率が継続し、事業規模はほとんど変わらないか、縮小傾向にある。この数値は、IC チップ事業の動向を表しているわけではないが、これらのメーカーは、日本の中では IC チップの大口需要者でもある、IC チップ・メーカーの経営にも影響を及ぼしやすい。以上から、低利益率が指摘された 2000 年代初め以降においても、長期にわたって、日本の IC チップ市場において、高い利益率を実現できるメーカーは現れなかったのである。

1990 年代末から 2000 年代初め、総合電機メーカーから IC チップ部門が独立して専門化したものの、IC チップ産業における系列取引をめぐる課題は、継続していたものと見られる。2004 年の機械振興協会の報告書には、日本の IC チップ市場の実態が次のように描かれている。「日系企業は製品の統廃合、不採算製品の供給責任の面でも欧米企業に比べ、行動が鈍かったり著しく不利な面が影響している。これは日本の半導体メーカーが通信や家電の部品部門から出発したという歴史的な経緯があり、欧米の独立系半導体企業のように系統だった製品の統廃合、生産中止を行えず、採算悪化を招いている。NEC エレクトロニクスは NEC 本体から分離・独立したが、依然として資本の約 7 割は NEC 本体保有であり、社内向け需要は半導体部門に安定した注文をもたらす一方で、供給責任や保守の責任があり、これは同社に限らず多くの日系大手に共通した課題である」²⁴⁴。

²⁴³ NEC から分離した、ロジック IC 専門の NEC エレクトロニクスは、2010 年にルネサスに統合。

²⁴⁴ 機械振興協会経済研究所(半導体総合研究所の委託)[2004 年 3 月] p18。

さらに時代の下った 2009 年の機械振興協会の報告書においても、類似した記述がみられる。「日本勢がシステム LSI 事業と称して重点を置いたのは、ASIC 型システム LSI のほうであり、収益性が悪かった。厳密に言えば、日本勢が「結果的に重点を置かざるを得なくなった先」が ASIC だった。なぜならグローバルデファクト(ASSP)は、狙っても容易に獲得できるものではなく、その間は工場は稼働させねばならないから、収益性が見劣りしても、とにかく受注することが大事とされる傾向にあり、“結果的に” ASIC 系事業が中心になりがちだった」²⁴⁵。

前述したように、2012 年にルネサスの経営が悪化した時、最終的に国内自動車メーカーを主とする企業連合と政府の産業革新機構の支援で救済されたが、その際に重視されたのは、自動車向け半導体のサプライチェーンの核としての機能であった²⁴⁶。コモディティ化の進む DRAM を生産していたエルピーダと異なり、代替困難な自動車向けチップを製造していたことで、ルネサスは、政府と日本の自動車メーカーを中心とした企業連合による救済の対象となった。しかし、一方で、自動車メーカーの下請け的役割を果たしていたことが、ルネサスの収益悪化の原因でもあった。ルネサス再建のため、革新機構から COO として派遣され、のち社長となった柴田英利氏は、「脱・下請け構造」を検討、「トヨタ自動車が悪い？ 顧客が言いたい放題なのは当たり前だ。本当に変えなければいけないのは、言いなりになってきたルネサスだ」と感じたという。

以上の調査報告とルネサスの事例から、2010 年代に至るまで、日本の IC チップ市場において、系列取引の網が消えることはなく、それにとまなう低利益率は継続したものと推察される。

おそらく、2000 年代初めにおいても、IC チップ・メーカーが系列取引の網から抜け出すことは困難であると予想されたのではないだろうか。独立・専門ファウンドリーを設立したとしても、TSMC など世界のファウンドリーに伍して、何らかの独占的パワーを樹立することにより、十分な顧客を確保し、高い利益率を実現し、自立的に経営を拡大できる見通し

²⁴⁵ 機械振興協会経済研究所[2009 年 3 月] p13。ASIC は、特定顧客向けにカスタマイズされたチップであり、一般に多品種少量であり、大口顧客を獲得しない限り、収益を高めにくい。また、顧客の要望に応じた設計を強いられ、コスト・アップしやすい。ASIC 中心で収益率が低いということは、前述したような系列取引の性格が濃厚に継続していたものと考えられる。

²⁴⁶ 『日本経済新聞』朝刊[2026 年 4 月 23-24 日]。また、2011 年の東日本大震災時、被災したルネサスの那珂工場に対して、トヨタをはじめとする自動車メーカーからの復旧作業者の派遣によって、比較的早急に復旧が実現できた。

は成立しがたかった。このことが、2000年代初めの日本におけるファウンドリー設立構想が挫折した最大の要因であるものと考えられる。

表12 ICチップ関連メーカーの業績推移

年	TSMC		UMC		Samsung		Intel		Micron		SKHynix		Qualcomm		NVIDIA		Mediatek	
	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上
1996	49.1%	4	30.2%	18	0.5%	12	24.7%	29	16.2%	16			2.6%	4				
1997	40.6%	4	29.6%	20	-2.7%	7	27.7%	35	8.9%	15	-9.7%	15	4.4%	11	10.1%	0		
1998	29.9%	4	22.3%	12	-1.4%	11	23.1%	37	-8.2%	13	-2.1%	31	3.2%	17	2.6%	1		
1999	30.7%	7	21.0%	32	9.9%	14	24.9%	41	-2.7%	11	2.1%	36	5.1%	20	10.9%	3	29.0%	2
2000	38.3%	14	43.7%	70	13.8%	17	31.2%	47	23.6%	27	-24.0%	36	19.5%	16	13.4%	7	25.6%	5
2001	10.9%	10	-4.5%	40	6.6%	18	4.9%	37	-15.9%	17	-93.8%	17	-21.6%	14	12.9%	13	41.9%	6
2002	13.0%	13	9.3%	44	12.1%	25	11.6%	37	-35.0%	11	-41.7%	17	12.3%	15	4.8%	17	41.4%	10
2003	22.5%	17	13.5%	61	9.2%	27	18.7%	42	-41.2%	13	-43.9%	17	21.5%	20	2.7%	17	41.5%	14
2004	35.3%	23	24.4%	83	13.2%	40	22.0%	48	3.6%	19	25.7%	28	35.2%	25	4.4%	18	35.3%	16
2005	34.6%	23	6.8%	63	9.5%	40	22.3%	54	3.9%	21	31.0%	25	37.8%	29	12.7%	22	33.9%	20
2006	39.4%	28	28.4%	71	9.2%	46	14.3%	49	7.7%	23	26.6%	36	32.8%	38	14.6%	28	39.7%	21
2007	33.3%	28	14.7%	71	7.5%	53	18.2%	53	-5.6%	24	4.0%	40	37.2%	45	19.5%	38	41.4%	31
2008	29.7%	28	-22.8%	59	4.6%	48	14.1%	52	-28.3%	25	-69.2%	23	28.4%	57	-0.9%	31	21.1%	33
2009	29.9%	26	4.2%	59	6.9%	60	12.4%	49	-39.2%	21	-4.4%	29	15.3%	53	-2.0%	30	31.6%	44
2010	37.5%	42	18.8%	88	10.2%	68	26.3%	61	21.8%	36	21.9%	46	29.6%	56	7.1%	32	27.1%	48
2011	31.2%	40	8.8%	80	8.1%	72	24.0%	75	1.9%	38	-0.5%	39	28.5%	76	14.5%	37	15.6%	35
2012	32.6%	50	5.3%	81	11.5%	94	20.6%	74	-12.5%	35	-1.6%	41	31.9%	98	13.1%	39	15.4%	42
2013	30.9%	57	9.5%	89	13.0%	109	18.3%	73	13.1%	39	20.3%	58	27.6%	127	10.7%	38	19.9%	56
2014	33.3%	68	7.9%	89	11.2%	94	20.9%	78	18.6%	70	24.5%	67	30.1%	135	13.5%	43	21.7%	82
2015	35.9%	72	9.1%	88	9.3%	86	20.6%	77	17.9%	69	23.0%	69	20.8%	129	12.3%	46	12.2%	79
2016	35.0%	83	5.8%	92	11.1%	84	17.4%	83	-2.2%	53	17.2%	61	24.2%	120	24.1%	63	8.6%	104
2017	35.3%	92	6.4%	102	17.3%	112	15.3%	87	25.0%	87	35.3%	121	11.0%	114	31.4%	89	10.2%	98
2018	35.2%	94	4.9%	102	18.0%	110	29.7%	98	46.5%	130	38.4%	155	-22.0%	116	35.3%	107	8.7%	95
2019	32.3%	100	6.5%	100	9.3%	100	29.2%	100	27.0%	100	7.4%	100	22.4%	100	25.6%	100	9.3%	100

年	ルネサス		東芝		ソニー		日立製作所		日本電気		富士通		パナソニック		メガチップス	
	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上	利益率	売上
1996			1.3%	155	2.6%	79	1.0%	97	1.9%	160	1.0%	117	1.8%	102		
1997			0.1%	161	3.5%	94	0.0%	96	0.8%	158	0.1%	129	1.2%	105		
1998			0.3%	156	2.8%	94	-4.2%	91	-3.3%	154	-0.3%	136	0.2%	102		
1999			-0.5%	170	2.0%	91	0.2%	91	-0.2%	161	0.8%	136	1.4%	97	3.4%	57
2000			1.6%	176	0.2%	100	1.2%	96	1.0%	175	0.2%	142	0.5%	103	3.5%	82
2001			-4.7%	159	0.2%	103	-6.1%	91	-6.1%	165	-7.6%	130	-6.3%	92	4.5%	56
2002	1.3%	101	0.3%	167	1.7%	101	0.3%	93	-0.5%	152	-2.6%	120	-0.3%	99	0.7%	44
2003	3.9%	99	0.5%	165	1.3%	100	0.2%	98	0.8%	159	1.0%	124	0.6%	100	1.1%	39
2004	2.3%	99	0.8%	172	2.5%	96	0.6%	103	1.4%	157	0.7%	123	0.7%	116	3.9%	46
2005	-15.2%	90	1.2%	187	1.8%	98	0.4%	108	0.3%	156	1.4%	124	1.7%	119	4.3%	47
2006	-6.0%	96	1.9%	210	1.7%	110	-0.3%	117	0.2%	150	2.0%	132	2.4%	122	3.4%	68
2007	-2.3%	96	1.7%	226	4.5%	120	-0.5%	128	0.5%	149	0.9%	138	3.1%	121	5.2%	77
2008	-15.1%	76	-5.2%	196	-1.4%	104	-7.9%	114	-7.0%	136	-2.4%	122	-4.9%	104	5.1%	80
2009	-12.0%	66	-0.3%	188	-0.6%	92	-1.2%	102	0.3%	116	2.0%	121	-1.4%	99	5.6%	59
2010	-10.1%	158	2.2%	189	-4.1%	92	2.6%	106	-0.4%	101	1.2%	117	0.9%	116	6.3%	55
2011	-7.1%	123	1.2%	180	-8.3%	81	3.6%	110	-3.6%	98	1.0%	116	-9.8%	105	6.0%	54
2012	-21.3%	109	1.3%	171	0.8%	83	1.9%	103	1.0%	99	-1.7%	114	-10.3%	97	7.5%	82
2013	-0.6%	116	0.8%	192	-1.9%	97	2.8%	110	1.1%	98	1.0%	123	1.6%	103	8.1%	89
2014	10.4%	110	-0.6%	196	-1.8%	103	3.5%	111	2.0%	95	3.1%	123	2.3%	103	1.9%	98
2015	12.5%	97	-8.1%	167	2.1%	101	2.9%	114	2.6%	91	1.9%	123	2.6%	101	-1.6%	85
2016	9.4%	66	-19.8%	144	2.0%	94	3.7%	105	1.3%	86	2.1%	117	2.3%	98	-1.5%	103
2017	9.9%	109	20.4%	116	6.8%	105	5.2%	107	2.1%	92	4.3%	106	3.2%	107	2.2%	135
2018	6.7%	105	27.4%	109	12.5%	107	3.4%	108	1.8%	94	2.8%	102	3.8%	107	-1.8%	145
2019	-0.8%	100	-3.4%	100	8.5%	100	1.5%	100	3.6%	100	4.2%	100	3.2%	100	-2.8%	100

出所：海外メーカーはMoody's Orbis、日本メーカーは有価証券報告書より、筆者が算出。

利益率は、売上高に対する純利益の割合。売上は、2019年度売上高を100とした指数。合併等は考慮していない。

海外メーカーは、Micron(8月期)、Qualcomm(9月期)、NVIDIA(翌1月期)を除いて12月期。日本メーカーは、ルネサスの2016年度以降(12月期)を除いて翌3月期。

独占的パワーとその弊害

日本とは対照的に、海外の有力ICチップ・メーカーは、ファウンドリー、IDM、ファブレスを問わず、激しい変動にさらされつつも、長期間にわたって高い利益率を実現し、事業

規模も大きく拡大している(表 12)²⁴⁷。市場支配力の高まりは、おそらく独占的パワーをさらに強化しているものと予測され、日本のメーカーが追いつくことはますます困難になってきているように思われる。

海外 IC チップ・メーカーの独占的パワーの実態に関連して、かつて富士通の半導体部門のトップであった藤井滋氏は、2021 年に次のように指摘している²⁴⁸。

ファブレス企業は、TSMC や Samsung の最先端のプロセスでの製造を依頼するためには、彼らが指定する EDA ツールを使う必要がある。ファウンドリー側は、「歩留まり悪化の責任を取りたくないでルールを守るよう要求する。だが、ルール通りにやったらマージンばかりで競争力のない商品になる」。「10 年くらい前までは TSMC に行って「このルールはなぜ必要なのか」と尋ねたら答えてくれた。「ここはマージンを取り過ぎている」と言えばルール破りも許容してくれた。日本へのリスペクトがあったから。今はダメだ」。

一方、アメリカのファブレス IC チップ・メーカーは、工場側の手の内がわかっているため、TSMC に対して交渉力があるという。「歩留まりが悪かったら解析する能力を持つ人材が何人もいる。ファンドがそうした優秀な技術者をファブレスに紹介する。それが TSMC との交渉力になるし、TSMC もそれに応えてレベルアップしてきた。人の流動性とエコシステムができています。日本でもファブレスはあるが、生産プロセスがわかる技術者やパッケージがわかる技術者がいたとしても数人。そうするとファウンドリーの言いなりになるしかない。しかも、アメリカのクアルコムやアップルは TSMC のファーストティアだ。TSMC が 2 ナノの製造装置を選別するときには彼らから承認をもらう。クアルコムは「この装置じゃダメだ。ASML のこの装置を使え、設備基準はこうしろ」と TSMC に要求できる」という。

第 2 節で指摘したように、2010 年代末以降、世界の IC チップ市場は、限られたトップ・クラスのメーカーによる市場支配力が高まりつつある。この結果、上述のような独占的パワーが行使されており、それに対抗して対等に交渉できるメーカーも非常に限られていると見てよいであろう。それ以外のメーカーは、従属的な立場で開発を続けるほかない。そうした意味において、藤井氏の指摘からは、独占の弊害が生じていることが感知される。しかし、そうした弊害に立ち向かって改善の見通しを立てることも、容易ではない状況にある。

²⁴⁷ ただし、海外と日本のメーカーの会計基準は同一でないため、必ずしも直接比較することは適切ではない。

²⁴⁸ 藤井滋氏へのインタビュー [2021 年 9 月 23 日]『東洋経済オンライン』。

7. おわりに

2000 年代以降、世界の半導体産業の発展に関して、日本の半導体業界は、いくつかの半導体材料および製造装置において大きな貢献を続けたが、新たな IC チップの開発・事業化、先端的な IC チップ製造プロセスの開発・導入、製造プロセスの核となる先端的な露光装置の開発・事業化においては、ささやかな貢献にとどまった。

そのような歴史を展開することになった要因については、これまでの検討から、以下の二点にまとめられる。

第一に、欧米においては、1980 年代以降、SRC、SEMATECH、ANTC、IMEC のような、半導体およびその関連(製造装置・材料・IC チップ消費等)メーカーを横断し、学界とも連携した共同研究開発体制を構築し、継続的に活動してきた。そうした活動は、公的資金・アカデミック人材などの外部リソースの投入、研究開発上重要とされた分野へのリソースの集中、研究開発成果の円滑な事業化という期待された役割を果たし、先端 IC チップ製造プロセス開発、半導体製造装置・材料開発に多分野にわたって大きく貢献した。日本においても、1990 年代半ばに始まる半導体産業研究所(SIRIJ)の活動を中心に、いくつかの共同研究開発組織が設立され、民間企業主導および政府資金の支援を受けた、いくつかの研究開発プロジェクトが実施された。その成果として、半導体製造装置や材料の開発・事業化に顕著な貢献をした事例はある。しかし、共同研究開発体制は十分にその役割を果たせないまま、2000 年代後半には活動水準が低下し、2010 年代半ばまでにそのほとんどが消滅した。

欧米と日本の共同研究開発体制と日本のそれとの違いはいくつかある。最も大きな違いは、日本の共同研究開発体制は、国際的に開かれたものとはいいい難く、世界の半導体メーカーの参加を促す誘因に乏しかったことである。政府資金の投入されたプロジェクトに対して、多くの海外メーカーの参加を受け入れることは想定しにくかったことが背景にあるものと思われる。また、日本においては、競争領域と非競争領域の的確な切り分けについて、メーカー間の利害が揺れ動いて合意形成が困難となり、必ずしも重要なテーマに研究開発リソースを集中させることができなかったことも大きい。1970 年代後半の超 LSI 技術研究開発組合の場合と異なり、およその非競争領域を画定して有効なコンソーシアム体制を築くには至らなかったのである。これに加えて、世界の IC チップ産業が、微細化をめぐる大

きな技術的障壁に直面した時期に、日本の IC チップ産業は、DRAM 事業をエルピーダに集約し、多くのメーカーは DRAM 中心からロジック IC 中心へと経営戦略を大きく転換させた。そうした中で、各メーカーの利害を調整して実効的な共同研究開発体制を構築していくことは、欧米以上に難題であったことは間違いないだろう。

海外からの期待も小さくなかったことから、日本においても、海外のリソースを惹きつけるような共同研究開発体制を構築することは、決して不可能ではなかったように思われる²⁴⁹。しかし、日本の IC チップ産業において、その必要性を痛切に認識して、上記のような困難を乗り越えて、推進の核となる主体が現れることはなかった。

第二に、2000 年代前半、日本の半導体業界を再編し、共通デザイン・ルールに基づいたプロセスを採用する専門ファウンドリーを設立する構想が立案されたものの、実現には至らなかった。実現できなかった要因は、政策形成プロセスにおいて、METI、半導体メーカー経営者、IC チップ・メーカーの設計担当者(その集まりとしての SIRIJ)の間で、十分な目標共有がなされず、目標実現のための手順についても実効的な合意がなされなかったこと、日本の IC チップ市場における系列取引とそれにとまなう低利益率、そうした市場環境のもとで独立・専門ファウンドリーが経営的に自立し得る見通しが得られなかったことである。

1990 年代後半から 2010 年代末にかけての半導体産業の歴史において、もし、より積極的な産業政策があったとすれば、以下の二点が考えられる。第一に、実効的な共同研究開発体制を構築するため、海外・学界などの外部リソースの投入を誘導し、官民の資金を合わせたファンドを円滑に投入することを可能とするような制度的な整備を行うこと。第二に、半導体産業の動向に関わる情報を広く、深く、収集、蓄積、分析し²⁵⁰、競争領域と非競争領域の切り分け等に関して、中立的な立場から実効的な解を見つけ出し、その解に誘導する政策を企画・実行することであった。

MITI/METI の半導体産業に関わる政策のあり方には、多くの歴史的経緯が絡んでいるも

²⁴⁹ 米国の半導体製造装置メーカー Teradyne 社などを経て、日本で半導体関連のベンチャーを立ち上げた経験を持つ Richard Dyck が、2013 年に次のように述べている。ANTC のシステムを紹介した後、「日本がこうしたエコシステムを作り上げられない理由はない。このようなハイテク団地がアジアに出現するとすれば、日本こそが最適な場所だ。なぜなら、設備関連企業、素材関連企業、研究施設、大学といった半導体エコシステムを構成するのに必要な全ての要素が整っている国は日本以外に存在しないからだ」。リチャード・ダイク[2013 年 1 月]。

²⁵⁰ ただし、多くの産業政策が実施された 20 世紀末までと異なり、現在では、コンプライアンスにしたがってこれを実行することは容易ではない。

のと考えられる。日米半導体協定以来、MITI の産業政策は半導体産業振興に抑制的であったこと、メーカー側もまた MITI/METI の政策に期待する志向性が乏しかった。MITI/METI 内において、半導体産業を深く理解し、1990 年代後半以降の競争力減退を危惧し、政策実現に尽力しようとした担当者は現れたものの、担当部署における情報の蓄積と引き継ぎが乏しく、組織として半導体産業に対する体系的な理解を共有する志向性に乏しかった。その根拠となるのは、本研究プロジェクトを進めるに際して、MITI/METI 内に半導体産業政策に関する資料が残されていないことが判明したこと、半導体産業に関する体系的な理解が歴代引き継がれてきた気配がないこと、2000 年代から 2010 年代末にかけて経済産業省年報における半導体産業に関する記述があまり更新されずに年々薄くなっていったことである。なお、本稿において繰り返し触れた機械振興協会の経済研究所は、半導体産業に関する分厚い情報を蓄積し、優れた分析力を持つ専門家を擁し、的確な提言や報告書を作成していた。MITI/METI は、その調査研究の成果を十分に活用し、効果的な政策を企画・実行するには至らなかった²⁵¹。

以上のような METI の半導体産業に関わる政策のスタンスに大きな影響を与えたと思われるのが、省庁再編後、個別産業政策を行わず、市場原理を尊重するとの発想を強化したことである。これにより、半導体産業に対して、組織として深く関与することはむしろ避けるべきこととされたのではないかとと思われる。METI として、半導体産業の振興を図ることは、自明ではなくなっていた。市場原理を尊重するとすれば、半導体産業に関わる産業政策を推進することの意義は考えにくかったのであろう²⁵²。

²⁵¹ 本稿の対象とする時代ではないが、2022 年 8 月、政府支援のもと、かつてトレセンティのファウンドリー化を構想した小池淳義氏を社長とする、ラピダス(Rapidus)社が設立された。2nm 以下の最先端 IC 製造を目ざし、巨額の政府資金の投入がなされている。これについて、機械振興協会の特任研究員を続けている井上弘基氏は、巨額の資金投入への危惧を示し、微細化追求よりも高密度化による高集積化を目ざし、そのために日本が強みを持つ製造装置・材料メーカーを活用すべきであると主張している。また、これを推進する METI に関しては、次のように辛辣である。「最先端とか、世界初とか、経産省はわかりやすい絵を描きたい。経産省の産業政策には深謀遠慮がなく、浅薄なところがあるんです」『朝日新聞』朝刊[2025 年 3 月 11 日]。ラピダスに関しては、2000 年代初めのファウンドリー設立構想(ASPLA プロジェクト)の再現と報道されることも多いが、当時、構想の中心的役割を果たしていた福田氏によれば、ラピダスよりも、2021 年 11 月に決まった TSMC の熊本への工場誘致政策の方が、当時のファウンドリー構想に近いという。当時、福田氏は、外資による出資を働きかけることで、ファウンドリー設立の可能性を探っていたという(筆者によるヒアリングによる)。

²⁵² 近年では、「経済安全保障」の観点(2022 年 12 月、経済安全保障推進法の重要物資として、政令により半導体が指定される)が唱えられている。その効果は判じがたい。「経済

だとすれば、1990年代後半から2000年代初めの日本において、ICチップの共同研究開発体制をより実効性の高いものとして構築し、共通プロセスによる専業ファウンドリー設立を導くような産業政策を実施する意義はどこにあったのだろうか。これについては、2つの意義を考えている。

一つ目の意義は、次の通り。本稿で論じてきたように、ICチップの高集積化を進める過程において、世界のICチップ産業において寡占化が進展し、有力メーカーは独占的パワーを樹立してきた。しかし、高集積化を進める上で、このような高度な寡占状態が、唯一最適の解であったとは限らない。第6節では、若干ではあるが、交渉力に乏しいファブレス・メーカーによる開発を阻害している可能性など、独占の弊害についても触れた。また、製造装置の中で最も高価な露光装置は、最先端のEUV露光装置はASMLの独占となっている。このEUV露光装置は、電力からCO₂レーザー・EUVへの変換効率が低く、光学系でのエネルギー損失も大きく、きわめて電力多消費型であり、技術的に最適の選択であったのかどうかについては、疑問の余地がある。高い寡占状態が、技術進歩の阻害や技術選択のバイアスをもたらしているのだとすれば、世界経済に広く悪影響を及ぼすであろう。ICチップ産業が、技術進歩の粋を集め、多くの製品に核となる部品を供給していることを考えると、その影響は軽視できない。さらに、共同研究開発体制によりICチップ開発に公的資金やアカデミック人材等外部リソースが大量に投入されていることを考慮するならば、高い市場支配力を持つ企業への所得の集中は、公正な分配を損なっている可能性もあり得る。

独占的パワーが、以上のような課題をもたらしているのだとすれば、大いに改善の余地がある。もし、日本のいくつかのICチップ・メーカーが、2000年代以降も先端ICチップの開発・製造により大きな貢献ができ、市場においてより高い地位を占めていたとすれば、別の、より望ましい市場環境を導くことができたかも知れない。そうした意味では、産業政策によって、独占の弊害を軽減できた可能性を想定することができる。

二つ目の意義は、1990年代まで、半導体およびその関連産業の発展を経たことで、日本においては、非常に多くの半導体開発、製造等に関わる人材・企業等のリソースが蓄積された²⁵³。本稿で取り上げたような根強い系列取引の慣行によって覆われた市場環境が、個別企

安全保障」は、半導体産業への補助金等政策支援に結びつく可能性もあるが、他方で、自由な貿易取引や対外投資を阻害する可能性が高い。経営を制約される半導体メーカーおよび製造装置・材料メーカーにとっては、中長期的にはマイナスの方が大きいように思われる。

²⁵³ 「半導体上位10社の研究者が、配転、リストラを経てなお1万数千人を超えている」

業の経営戦略を制約し、半導体人材が十分に能力を発揮することを妨げていたのだとすれば、産業政策によって、そうした事態を改善する余地があったものと考えられる。

「市場原理の尊重」し、「個別産業の振興」を行わないという METI の基本方針そのものは、産業政策のあり方としては、2000 年代以降のグローバル化の進展という世界の潮流に沿ったものであったと考えてよいであろう。そうした中で、半導体メーカーの設備投資等に公的資金を実質的な補助金として投じるような市場介入的性格の強い産業政策が正当化される状況は限られている。しかし、世界の IC チップ市場に見られる寡占企業の独占的パワーの強化にともなう弊害の軽減や日本で歴史的に醸成されてきた半導体研究開発リソースを有効に活用するという点で、半導体産業政策には一定の意義があり得た。推奨されるべき半導体産業政策は、日本国内の有力 IC チップ・メーカー間において、非競争領域を的確に画定することを促すとともに、欧米や東アジアなど世界の半導体研究開発リソースを惹きつけるような共同研究開発拠点を長期にわたって継続的に育成・発展させていくことであった。そのためには、政策を担当する部課内において、半導体産業に対する情報収集に継続的に取り組み、産業の特質、世界の動向、将来の展望についての深い理解を蓄積することが必須であった。

「具体的な事業機会、世界への挑戦機会を作り、人材力が既存企業の枠を超え、世界に向けて発揮されるよう、仕掛けるべき時であろう」。井上弘基[2005 年 5 月]。このほか、リチャード・ダイク[2013 年 1 月]など。現在では、そうした条件は失われつつあると思われるが、潜在的には、半導体関連の人材は少なくなさそうである。「半導体再興、ラピダス駆ける(4) 50 歳だらけの入社式」『日本経済新聞』朝刊[2023 年 9 月 1 日]。

参考文献

- ASML Press Release [Aug. 26, 2004], [Jan. 5, 2005]
- Albert N. Link, David J. Teece and William F. Finan [1996] *Estimating the Benefits from Collaboration: The Case of SEMATECH*, Review of Industrial Organization 11
- Chris Miller[2022] *Chip War: The Fight for the World's Most Critical Technology*, Simon & Schuster UK (千葉敏生訳[2023]『半導体戦争』ダイヤモンド社)
- Daniel Nenni & Paul Mclellan [2014], *Fabless: The Transformation of the Semiconductor Industry*, Createspace Independent Pub.
- Douglas A. Irwin, Peter J. Klenow [1995] *High-tech R&D subsidies Estimating the effects of Sematech*, Journal of International Economics 40
- Hiroyuki Chuma & Norikazu Hashimoto[2008] *Moore's Law, Increasing Complexity, and the Limits of Organization: The Modern Significance of Japanese Chipmakers' DRAM Business* RIETI Discussion Paper Series 08-E-001
- Hiroyuki Chuma[2006] *Increasing complexity and limits of organization in the microlithography industry: implications for science-based industries* Research Policy 35 (2006) 394–411
- Marc Hijink [2024] *Focus: The ASML way*, Independently Published
- Nathaniel Logar, Laura Diaz Anadon, Venkatesh Narayanamurti [2014] *Semiconductor Research Corporation: A Case Study in Cooperative Innovation Partnerships*, Minerva
- OFFICE OF THE SECRETARY OF DEFENSE [9 Feb 1987], *MEMORANDUM FOR THE SECRETARY OF DEFENSE THROUGH: UNDER SECRETARY OF DEFENSE FOR ACQUISITION SUBJECT: Report of the Defense Science Board Task Force on "Semiconductor Dependency" — ACTION MEMORANDUM.*
- Peter Grindley, David C. Mowery, Brian Silverman [1994] *SEMATECH and collaborative research: Lessons in the design of high-technology consortia*, Journal of Policy Analysis and Management Vol.13 Iss.4
- Semiconductor Research Corporation[1983] *Annual Report*
- Victor Zhirnov [2024] *Research snapshots from over 40 years of SRC: What does the next 40 years hold?*, MRS Advances
- Yu-Shan Su, Chih-Yuan Wang [2014] *From Founding Company to Global Company: The Case of Taiwan Semiconductor Manufacturing Company*, Proceedings of PICMET '14: Infrastructure and Service Integration.
- 『朝日新聞』の記事
- [2024年4月11日]朝刊「日の丸復活を阻んだのは国だった つきまとう経産省の呪縛」
- [2025年3月11日]朝刊
- 朝元照雄[2014年1月]「台湾積体電路製造（TSMC）における発展の謎を探るー工業技術研究院のスピンオフから世界最大のファウンドリー企業ー（後編）」『交流』No.874
- 安部悦生[2015]「SEMATECHの分析ーアメリカ産業政策の研究ー」明治大学経営学研究所『経営論集』62巻第1,2号
- 泉谷渉・伊中義明[2020]『日本半導体産業 激動の21年史(上巻)』産業タイムズ社
- 泉谷渉・伊中義明[2021]『日本半導体産業 激動の21年史(下巻)』産業タイムズ社
- 伊藤宗彦[2004]「水平分業化とアライアンス戦略の分析ーファウンドリービジネスにおける製造価値創造」神戸大学経済経営研究所ワーキングペーパー
- 井上弘基[1993]「米国の半導体製造技術R & Dコンソーシアム=セマテックについて」『機械経済研究』第24号
- 井上弘基[1999]「米国半導体産業における産業政策の登場=セマテック」『機械経済研究』

No.30

井上弘基[2003年9月]「事業の構造改革と基盤整備が急務 次のビジネスモデルを明確化せよ」『電子ジャーナル(Electronic Journal)』

井上弘基[2005年5月]「独立系ロジックファンドリーを提唱 世界先導性とオープン性で差別化」『電子ジャーナル(Electronic Journal)』

海野陽一(半導体産業研究所 所長代行)[2003年3月]「日本半導体産業のビジネスモデルについて」日本政策投資銀行設備投資研究所『我が国の半導体産業とイノベーション』

王百禄(沢井メグ訳)[2023]『半導体ビジネスの覇者 TSMC はなぜ世界一になれたのか?』日経 BP

大鹿靖明[2026]『半導体ー尖端覇権の興亡ー』講談社

岡崎信次・鈴木章義・上野巧[2026]『EUV時代の半導体リソグラフィ技術』技術評論社

片岡利文[2023]『Rapidus ニッポン製造業復活へ最後の勝負』ビジネス社

禿節文[2003年3月]「日本の半導体産業におけるイノベーション経営を実践するための提言」日本政策投資銀行設備投資研究所イノベーション経営研究会『我が国の半導体産業とイノベーションーイノベーション経営研究会報告書』

龜山雅臣[2010]「リソグラフィと ITRS」IIR ワーキングペーパー10-06、一橋大学イノベーション研究センター

龜山雅臣[2013年3月]「光リソグラフィの技術進化」一橋大学イノベーション研究センター・ワーキングペーパー(WP#13-11)

機械振興協会経済研究所[1999年5月]「リソグラフィ体系転換前の半導体装置技術における橋渡し危機ー半導体と製造装置の産業競争力に必要な後方基盤の取組ー」

機械振興協会経済研究所[2001年5月]「半導体「企業像」の変容ー産業組織と慣行の変革ならびにベンチャーの活用・振興ー」

機械振興協会経済研究所(半導体総合研究所の委託)[2004年3月]「半導体を軸とした新市場開拓の態勢整備調査研究」

機械振興協会経済研究所[2009年3月]「日本発の LSI が日本と世界にもたらす価値に関する調査研究」

機械振興協会経済研究所(委託先・株式会社 ドゥーリサーチ研究所)[2024年3月]『半導体において日本が世界の中で活躍できること』

貴志奈央子[2007年6月]「半導体製造工程の標準化と差別化ー「ロードポート」のケースー」『赤門マネジメント・レビュー』6巻6号

岸本千佳司[2015年10月]「台湾半導体ファウンドリの技術能力ー生産システム構築とプロセス技術開発についてー」『赤門マネジメント・レビュー』14巻10号

岸本千佳司[2016年12月]「半導体産業における台湾ファウンドリの発展」『東アジアへの視点』

北澤謙・井上国史・青島矢一[2005年10月]「トレセンティテクノロジーによる新半導体生産システムの開発ー300mm ウェーハ対応新半導体生産システムの開発と実用化ー」一橋大学 COE 大河内章ケースプロジェクト

技術研究組合・超先端電子技術開発機構[2013]「17年間の成果」

桑江良昇[2006]「米国半導体分野における産官支援による学学連携」『産学連携学』Vol.2 No.2

経済産業省「半導体戦略(概略)」2021年6月

経済産業省『経済産業省年報』各年度版

小池淳義[2000年10月]「世界最新半導体工場ー小規模投資・低投資リスクおよびサイクルタイム短縮を目指してー」『日立評論』第82巻第10号

小池淳義[2023]『人工知能が人間を超える シンギュラリティの衝撃』PHP

後藤晃・小田切宏之[2003]『日本の産業システム ③サイエンス型産業』NTT 出版

後藤弘茂[2020年1月29日]「7nm で作られた第3世代 Ryzen のトランジスタ密度が低

い理由」(<https://pc.watch.impress.co.jp/docs/column/kaigai/1231965.html>)

小宮啓義[2004]『日本半導体産業の課題－21 世紀日本半導体産業への指針』電子ジャーナル

小宮啓義[2007 年 10 月]「良き時代に半導体を担当して」『半導体シニア協会ニューズレター』No.53

小宮啓義・本間三智夫・林義宣・川島憲一・大竹茂行・奥田健一郎編[2003]『グローバルスタンダードへの挑戦－300mm 半導体工場へ向けた標準化の歴史－』SEMI ジャパン

坂本幸雄[2013]『不本意な敗戦』日本経済新聞社

佐久間昭光[1998]『イノベーションと市場構造』有斐閣

産業タイムズ社・半導体産業新聞[2000]『日本半導体 50 年史－時代を付くった 537 人の証言－』工業調査会

執行直之[2022]『増補版 はじめての半導体デバイス』近代科学社

上田潤[2024 年 7 月]「半導体産業における SIRIJ の足跡」『半導体産業人協会 会報』

No.125

新エネルギー・産業技術総合開発機構(NEDO)研究評価委員会[2011 年 10 月]「次世代半導体材料・プロセス基盤(MIRAI)プロジェクト(第Ⅲ期)事後評価報告書

新エネルギー・産業技術総合開発機構 研究評価委員会[2016 年 12 月]「次世代半導体微細加工・評価基盤技術の開発」(事後評価)

新エネルギー・産業技術総合開発機構[2018 年 8 月]「極端紫外線 (EUV) を利用した次世代のマスクブランクス検査技術を確立 レーザーテック株式会社」(WEB マガジン)

立本博文[2008 年 5 月]「半導体産業における共同研究開発の歴史」『赤門マネジメント・レビュー』7 巻 5 号

田中秀幸[2003]「共同研究と産業システムの進化－半導体産業における共同研究の機能」『東京大学社会情報研究所紀要』No.65。

田中秀幸[2004 年 10 月]「産業システムの進化と中間組織の機能」『社会・経済システム』25 巻

垂井康夫(編著)[2008]『世界をリードする半導体共同研究プロジェクト－日本半導体産業復活のために－』工業調査会

－「第 2 章 SEMATECH」(著者は、鴨志田元孝・三浦義男)

－「第 3 章 IMEC－世界の半導体企業にとって魅力ある独立研究機関－」(筆者は、赤城三男)

－「第 4 章 オルバニーナノテク」(著者は、鴨志田元孝・三浦義男)

－「第 6 章 先端テクノロジーズ(Selete)」(筆者は、相崎尚昭)

－「第 7 章 半導体理工学研究センター(STARC)」(筆者は、禿節史)

－「第 8 章 先端 SoC 基盤技術開発(ASPLA)」(筆者は、禿節史)

－「第 9 章 超先端電子技術開発機構(ASET)」(筆者は、赤城三男・相崎尚昭)

－「第 10 章 MIRAI プロジェクト」(筆者は、赤城三男、相崎尚昭)

－「第 13 章 極端紫外線露光システム技術開発機構(EUVA)」(筆者は、赤城三男、相崎尚昭)

中馬宏之[2002]「「モジュール設計思想」の役割－半導体露光装置産業と工作機械産業を事例として」青木昌彦・安藤晴彦編著『モジュール化 新しい産業アーキテクチャの本質』東洋経済新報社

中馬宏之[2003]「半導体生産方式における UMC J の強さを分析：トヨタ生産方式の半導体版？」RIETI Discussion Paper Series 03-J-001

中馬宏之[2005]「わが国半導体露光装置産業が直面する複雑性と組織限界」『光学』34 巻 8 号

中馬宏之[2006]「半導体生産システムの競争力弱化作因を探る：メタ摺り合わせ力の視点から」RIETI Discussion Paper Series 06-J-043

中馬宏之[2006 年 5 月]「半導体生産システムの競争力弱化作因を探る：メタ摺り合わせ力の

視点から」RIETI Discussion Paper Series 06-J-043

中馬宏之[2009]「テクノロジーとマーケットの複雑性に挑む JSR：その大いなる変貌要因を探る」RIETI Discussion Paper Series 09-J-033

中馬宏之[2009年11月]「テクノロジーとマーケットの複雑性に挑む JSR：その大いなる変貌要因を探る」RIETI Discussion Paper Series 09-J-033

中馬宏之[2010]「サイエンス型産業における国際競争力低下要因を探る：半導体産業の事例から」RIETI Policy Discussion Paper Series 10-P-015

中馬宏之[2014年12月]「半導体産業における日本勢の盛衰要因を探る：システムアーキテクチャの視点から(改訂版)」一橋大学イノベーション研究センター・ワーキングペーパー

中馬宏之・青島矢一[2002]「半導体露光装置産業の競争力はなぜ低下したか」伊藤秀史『日本企業 変革期の選択』東洋経済新報社

超先端電子技術開発機構[2013年3月]『17年間の成果』

通商産業省通商産業研究所研究部編[2004]『通商産業省年報(平成7,8,9,10,11,12年度)』

津田健二[2023年11月9日]「3nm、2nm 半導体プロセスが実寸法を表していない理由」東京エレクトロン『TELESCOPE magazine』

東京エレクトロン・ニュースルーム・トピックス[2025年6月16日]

https://www.tel.co.jp/news/topics/2025/20250616_001.html

東芝マイクロエレクトロニクスセンター[2008]『東芝マイクロエレクトロニクスセンター50周年記念誌』

『東洋経済オンライン』の記事

ー[2021年9月23日]「「日の丸半導体」復活には5兆円を投じる覚悟必要 富士通・元半導体部門トップが直言」藤井滋氏へのインタビュー(聞き手は、山田雄大)

徳永尚文・中里純・木村勝高・金井史幸[2002年3月]「サブ100nm時代の半導体プロセス・製造技術の展望」『日立評論』第84巻第3号

富田純一・立本博文[2008年6月]「半導体における国際標準化戦略ー300mm ウェーハ対応半導体装置の事例ー」東京大学ものづくり研究センター Discussion Paper No.222

中島和生[2000]「アメリカ合衆国における技術移転と日本の課題」『日本ロボット学会誌』18巻5号

ニコン[2018]『ニコン100年史 I』

西義雄[1997]「米国における半導体の共同研究」『応用物理』第66巻第8号

西義雄[1997]「米国における半導体の共同研究」『応用物理』第66巻第8号。

西村吉雄[2014]『電子立国はなぜ凋落したか』日経BP社

『日経エレクトロニクス』の記事

ー大石基之[2001年12月17日]「低コスト露光技術 LEEPL ソニーが2004年に実用へ」

ー木村雅秀[2007年4月9日・2007年4月23日]「共同ファブはなぜ破綻したのか(上)・(下)」

ー[2008年4月21日]「半導体は製造力で勝負 NANDの強みを他事業に活用」

ー木村雅秀[2010年3月8日]「攻めに攻める TSMC 大規模投資と先端開発で他社を圧倒」

ー[2017年9月]「ここまで来た EUV」

ー松元則雄[2024年8月]「TSMC もインテルも重視する「EDA」 先端半導体に欠かせない存在へ」

『日経クロステック』の記事

ー伊藤元昭[2018年11月16日]「TSMC は今でも準独占状態、今後は輪を掛けた黄金時代が到来」

ー根津禎[2021年5月10日]「IBM 研が2nm 世代の半導体プロセス、7nm より45%高

性能」

『日経速報ニュース』の記事 [2024 年 12 月 27 日]

『日経ビジネス』の記事

－葉文江[2025 年 3 月 24 日]「台湾、1 人当たり GDP 日本超え 「デジタル黒子」製造受託でシェア独占」

『日経マイクロデバイス』の記事

－[2001 年 1 月]「欧州最大の独立研究所 国際協力を推進」

－[2001 年 2 月]

－[2003 年 12 月]

－[2004 年 1 月]「Gilbert J. Declerck へのインタビュー」(聞き手は、長広恭明)

－大下淳一[2004 年 12 月]「装置化進む液浸と high-k 「セミコン・ジャパン 2004」に相次ぐ」

－[2005 年 5 月]「つくばへの手紙 米国「Albany NanoTech」が狙う “ビジネス直結型” の研究開発」

－[2005 年 8 月]渡辺久恒(Selete 社長)へのインタビュー(聞き手は、大下淳一)「受益者がいない開発はしない」

－[2005 年 10 月]「Gilbert J. Declerck へのインタビュー」(聞き手は、大下淳一)

－大下淳一[2005 年 12 月]「液浸露光がチップ量産段階へ 関連装置・部材メーカーも対応を加速」

－[2008 年 3 月]「強い技術でライバルを抜き去る」溝口計(ギガフォトン社)へのインタビュー(聞き手は、河合基伸)

－大下淳一・木村雅秀[2012 年 11 月 26 日]「半導体のコストダウンは止まるのか? 動き出す 450mm ウェーハと瀬戸際の EUV 露光」

『日本経済新聞』の記事

－[2004 年 6 月 23 日]朝刊

－[2023 年 9 月 1 日] 朝刊「半導体再興、ラピダス駆ける(4) 50 歳だらけの入社式」

－[2026 年 4 月 20 日]朝刊「産業史秘録 半導体サバイバル①」

－[2026 年 4 月 22 日]朝刊「産業史秘録 半導体サバイバル③」

－[2026 年 4 月 23 日]朝刊「産業史秘録 半導体サバイバル④」

－[2026 年 4 月 24 日]朝刊「産業史秘録 半導体サバイバル⑤」

『日経産業新聞』の記事

－[2005 年 8 月 25 日]

日本政策投資銀行[2002 年 8 月]『調査 第 42 号 わが国電気機械産業の課題と展望』

日本政策投資銀行[2006 年 5 月]『調査 第 90 号 半導体の国際競争力回復に向けた方策』

日本政策投資銀行設備投資研究所イノベーション経営研究会[2003 年 3 月]『我が国の半導体産業とイノベーションーイノベーション経営研究会報告書』

日本電子機械工業会・半導体ユーザ協議会[1999]『UCOM の歩み From 1986-1999』。

半導体技術ロードマップ専門委員会(STRJ)[2000 年 3 月]「通商産業省 平成 11 年度高度技術集約型産業等研究開発調査半導体技術動向に関する調査研究報告ー半導体産業発展のための技術指針ー[テクニカルバージョン]」

半導体産業研究所[2016]『SIRIJ21 年のあゆみ』

半導体産業戦略推進会議[2002 年 5 月]「我が国半導体産業の課題と対応」

半導体産業人協会『Encore 半導体産業人協会 会報』

半導体先端テクノロジーズ(Selete)[2011]『Selete15 周年記念誌』

「半導体 MIRAI プロジェクト成果報告会」2005 年～2010 年

半導体理工学研究センター[2016]『STARC20 年誌』

東川巖[2013 年 3 月]「半導体 R&D システムのオープン化：F2 リソグラフィ事例に学ぶ」

- 一橋大学イノベーション研究センター・ワーキングペーパー#13-10
日立製作所[2010]『日立製作所史 5』
平山誠[2012]「ニューヨーク州立大学アルバニー校における産官学連携とナノテクノロジー産業への展開」『応用物理』第81巻第5号
福田秀敬[2002年11月]「半導体の構造改革に向けて」『半導体シニア協会ニューズレター』No.27
藤村修三[2000]『半導体立国ふたたび』日刊工業新聞社
前口賢二[2006年10月]「日本の半導体デバイス産業の課題と国際競争力強化」『半導体シニア協会ニューズレター』No.48
牧本次生[2021]『日本半導体 復権への道』筑摩書房
Massa POP Izumida[2019年9月20日]「Intelの10nmプロセスの不思議、「10nm」はどこにある？」(<https://atmarkit.itmedia.co.jp/ait/articles/1909/20/news016.html>)
溝口計[2025年7月]「半導体量産露光機用ハイパワーEUV光源の現状と今後の展望」『プラズマ・核融合学会誌』Vol.101, No.7
溝口計・児玉健・柳田達哉・斎藤隆志[2019]「半導体量産リソグラフィ用レーザー誘起 Sn プラズマによる EUV 光生成」『応用物理』第88巻第1号
湯之上隆[2009]『日本「半導体」敗戦』光文社
湯之上隆[2013]『日本型モノづくりの敗北 零戦・半導体・テレビ』文藝春秋
リチャード・ダイク[2013年1月]「日本のリードを必要とする世界の半導体業界」『Encore 半導体産業人協会 会報』No.78