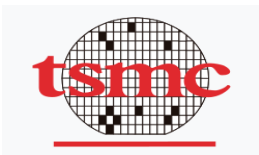


先端ロジック・メモリ半導体

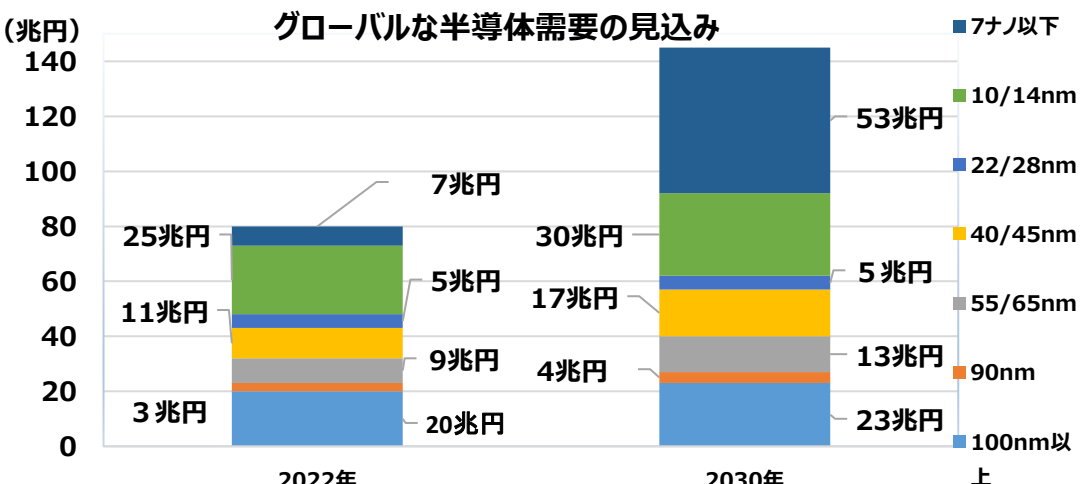
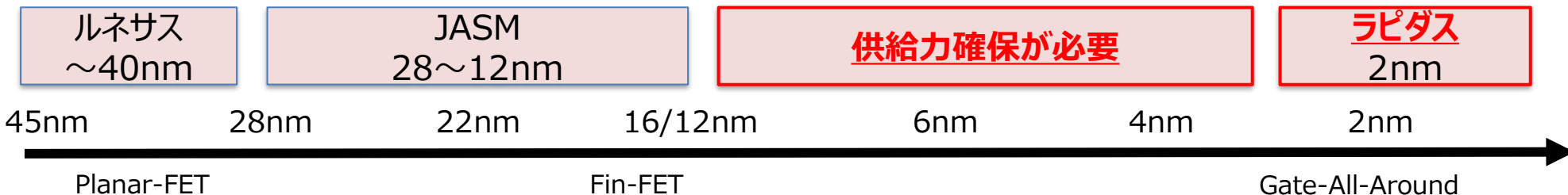
- AIにも必要な先端ロジック半導体の需給ギャップは今後も拡大の見込みであり、供給力確保が不可欠。
- メモリについても、現在はシリコンサイクルの底にあり、厳しい市況となっているが、中期的には市場は大きく拡大する見込みであり、将来を見据えた投資が重要。

海外



国内

世界からは10年遅れ 先端ロジック分野では後進国



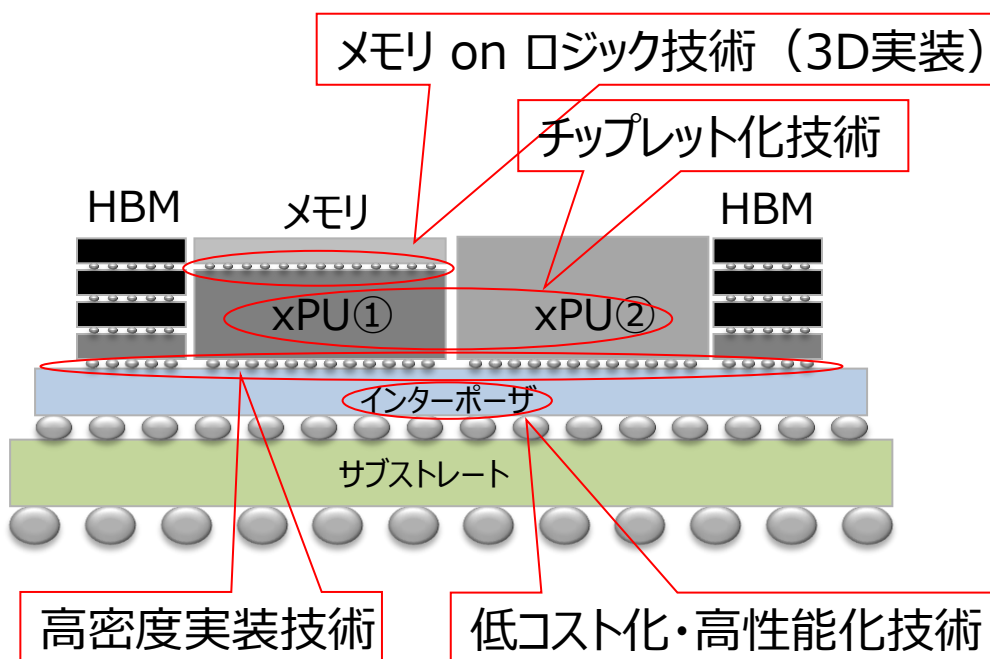
(注) OMDIAや専門家へのヒアリング等を元にしたMcKinsey&Companyによる分析

マイクロナの次世代メモリ（1γ世代DRAM）の開発及び広島工場における量産計画に対して、経産省として支援を行う旨を、10月3日に公表

先端後工程設計・製造技術開発

- 2020年代後半の次世代半導体の製造基盤構築に向けて、ラピダス社によるプロジェクトを実施中。
- 本プロジェクトに加えて、2020年代後半に求められる次世代の後工程設計・製造基盤構築が必要。
- 2.xD実装技術に加えて、3D実装技術やチップレット実装技術等、チップレベルからパッケージレベルに至るまでSoC全体の最適化等の開発を行う。
- 加えて、こうした高度な技術適用に伴い製造工程が複雑化するため、製造スループットおよび製造歩留まり向上のために、前工程同様に自動化技術の高度化が求められる。

次世代の先端パッケージ技術開発要素（例）



後工程製造自動化に向けた取組

搬送系



(出所) 村田機械

ロードポート



(出所) シンフォニアテクノロジー (出所) 村田機械

ストッカー



後工程における搬送系のキーパーツを高度化

次世代半導体実現に向けた最近の取組

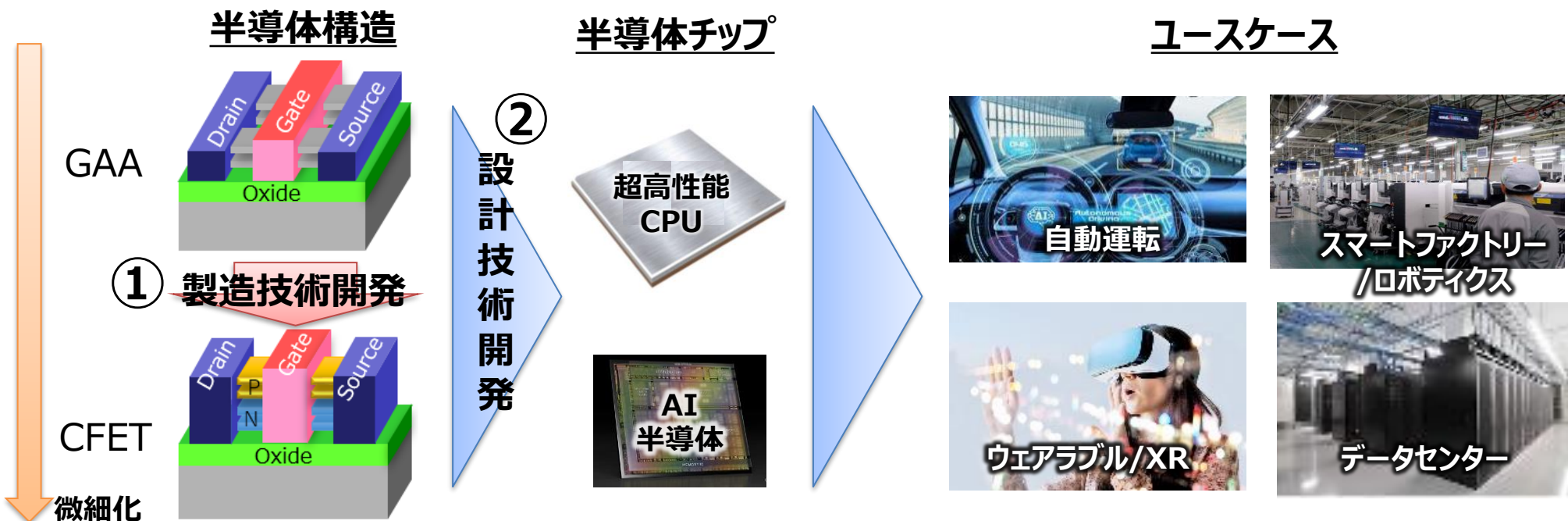
- Beyond 2nm世代向け半導体製造技術の開発を進めると同時に、次世代半導体を使う側の取組として設計技術の開発も推進することが重要。
- 以下2テーマの公募を2023年9月から開始。
 - ① Beyond 2nm 世代向け半導体技術開発
 - ② 2nm世代半導体チップ設計技術開発

① Beyond 2nm 世代向け半導体技術開発

Beyond 2nm世代半導体で必要となる製造技術や材料技術等の開発に加え、短TAT（Turn-Around-Time）半導体製造に向けてボトルネックとなる製造工程を改善する技術開発を、国際連携により実施。

② 2nm世代半導体チップ設計技術開発

2nm世代半導体の製造技術を活用し、性能と消費電力を両立するAI半導体設計技術を、国際連携により実施。



AI半導体設計

- AIの活用には多量の計算が必要となり、電力消費量の低減が課題となるおそれ。
- 用途毎に特化した半導体を使用することで情報処理における電力効率を上げる取組も進んでおり、AI等のソフトウェアとハードウェアの協調設計による専用半導体の活用が必須。
※一般的に、専用半導体の電力消費量は、汎用半導体の数分の一。
- 自動車、通信といった用途に特化して、システム・ソフトウェア要件から定義した専用半導体を開発することで、電力消費量の大幅な削減を目指す。

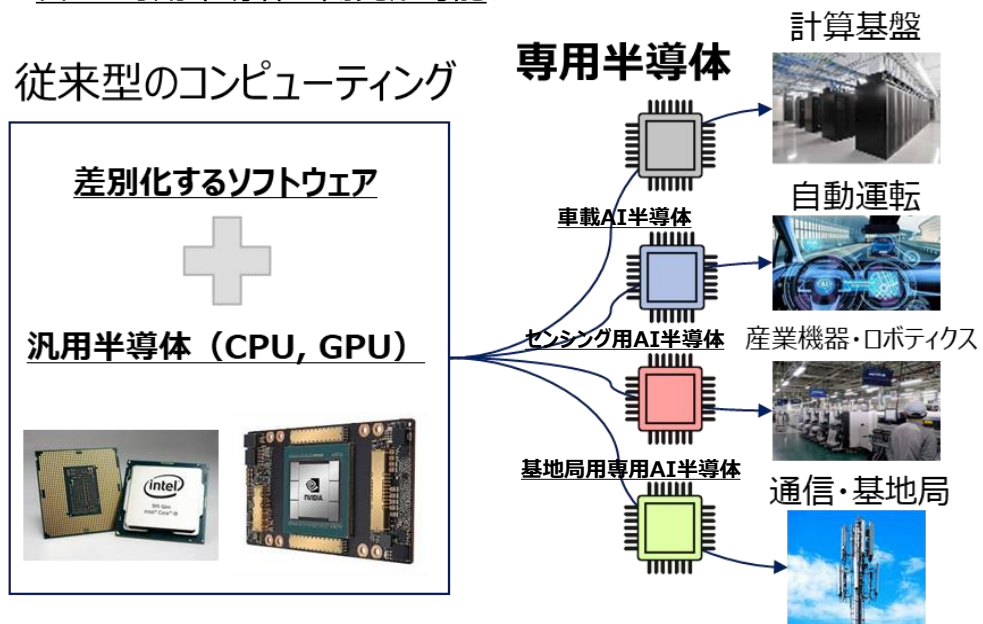
専用半導体の開発事例

TESLAは自動運転用の半導体を自社設計している。また、GAFAMなどのクラウドベンダーも、専用の半導体を使用するだけでなく、自社で設計する事例も増えてきている。

メーカー	用途	ノード
TESLA	自動運転	14nm
	スパコン	7nm
Apple	スマートフォン	5nm
	デスクトップ	5nm
Google	AI半導体	7nm
aws	サーバー	5nm
	AI半導体	不明
Microsoft GRAPHCORE	AI半導体	7nm
Meta	AI半導体	不明

SoC (システム・オン・チップ) 開発

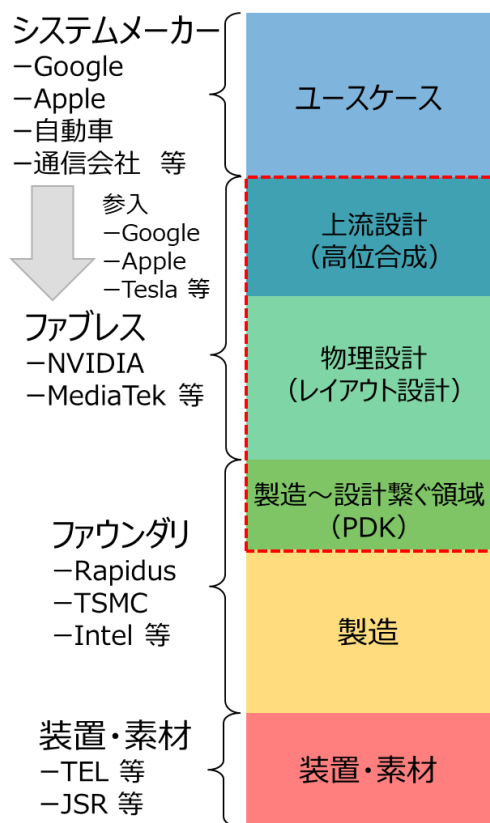
SoCはマイクロプロセッサ、チップセット、ビデオチップ、メモリなど、従来はそれぞれに独立していたコンピュータの主要機能/部品を、1つにまとめた技術集約型の半導体。これにより、開発すべきシステム製品の目的に合った専用半導体の開発が可能。



高度人材育成

- 半導体人材の育成に向け、各地方にコンソーシアムを設立して取り組んでいるが、これは基本的には生産ラインのオペレーション人材の育成。
- 本事業では、**次世代半導体を活用した新規事業創出等を行うことのできる高度人材の育成**を、具体的なプロジェクトを組成することで進める。
- 高度人材育成において最優先で注力すべき分野は半導体設計であり、**国内外の産業界・アカデミアと議論に基づいて検討中の3階建ての構造でカリキュラムを実施**する。

設計のトレンド



目標

ハード・ソフトに加え日本人が苦手とするアーキテクチャについても
精通した人材の輩出

上級

グローバルトップ企業との連携によるCPU/GPU設計に必要な
ハード・ソフト・アーキテクチャに関する実践的カリキュラム

中級

我が国における半導体のボリュームゾーンである
28nm/12nmの半導体設計カリキュラム

初級

EDAツールの活用方法など基礎的な教育プログラム

半導体人材の育成に向けた取組状況

- 半導体産業を支え、その将来を担う人材の育成・確保に向けては、産業界、教育機関、行政の個々の取組に加えて、**産学官が連携しながら、地域単位での取組**を促進することが必要。すでに6地域で取組を開始。
- 更に、我が国において次世代半導体の設計・製造基盤の確立を図るべく、LSTCを中心として、半導体の設計・製造を担う**プロフェッショナル・グローバル人材の育成**を目指す。

地域単位の取組 ※令和5年6月までに、6つの地域で、産学官連携による取組を開始

九州半導体人材育成等 コンソーシアム

- (産) ソニー、JASMなど
(学) 九州大、熊本大、佐世保高専など
(官) 九州経済産業局、熊本県など
- ✓ 今後、魅力発信コンテンツ作り、教育・産業界、海外との連携強化等を検討。

東北半導体・エレクトロニクス デザイン研究会

- (産) キオクシア岩手など
(学) 東北大、一関高専など
(官) 東北経済産業局、岩手県など
- ✓ 今後、企業訪問、PR動画作成等、半導体産業の魅力発信に向けた取組を検討。

中国地域半導体関連産業 振興協議会

- (産) マイクロンなど
(学) 広島大、岡山大、呉高専など
(官) 中国経済産業局、広島県など
- ✓ 今後、半導体関連スキルマップの作成やワークショップの実施等を検討。

中部地域半導体人材育成等 連絡協議会

- (産) キオクシアなど
(学) 名古屋大、岐阜高専など
(官) 中部経済産業局、三重県など
- ✓ 今後、工場見学会、インターンシップ、特別講義等を検討。

北海道半導体人材育成等 推進協議会

- (産) ラピダスなど
(学) 北海道大、旭川高専など
(官) 北海道経済産業局、北海道など
- ✓ 今後、ロードマップの作成、各機関の取組内容の可視化等を検討。

関東半導体人材育成 連絡会議

- (産) ルネサスなど
(学) 茨城大、長岡高専など
(官) 関東経済産業局、茨城県など
- ✓ 今後、魅力発信イベント、人材育成コースの見える化等を検討。

産業界の取組

- ✓ JEITAによる出前授業、工場見学、高専カリキュラム策定への貢献等

教育機関の取組

- ✓ 高専における半導体カリキュラムの実施、大学での研究開発を通じた人材育成等

国の取組

- ✓ 成長分野の国際競争力を支える、デジタル人材育成推進協議会の実施等

研究機関（LSTC）の取組

更に

- ✓ 2020年代後半に次世代半導体の設計・製造基盤の確立に向けて、これらを担うプロフェッショナル・グローバル人材育成を目指す

次世代半導体プロジェクト

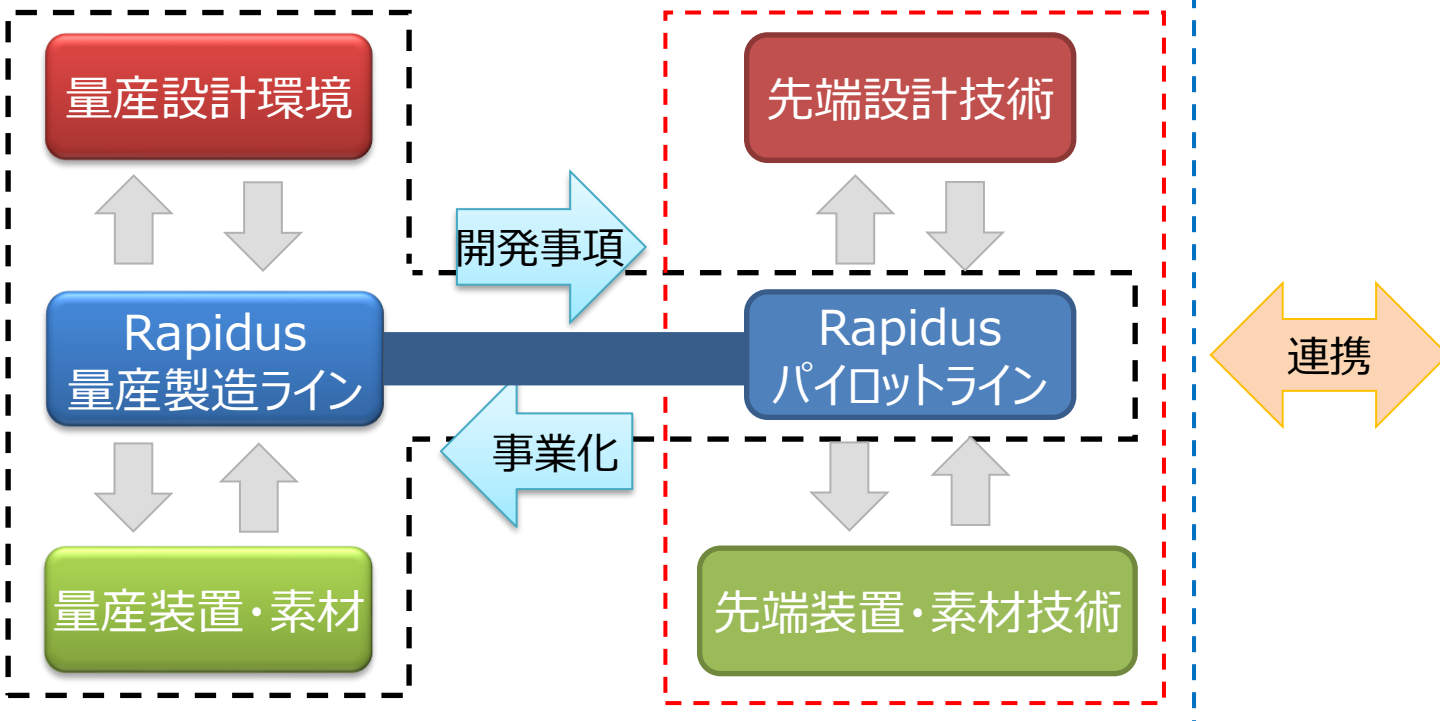
- 次世代半導体（Beyond 2nm）の短TAT量産基盤体制の構築実現に向け、
 - ① 先端設計、先端装置・素材の要素技術に係るオープンな研究開発拠点を立ち上げる。
[LSTC※] ※Leading-edge Semiconductor Technology Center
 - ② 将来の量産体制の立上げを見据えた量産製造拠点を立ち上げる。[Rapidus（株）]

将来の量産を見据えた 拠点の立上げ

- ② 量産製造拠点
[Rapidus]

オープンな研究開発 プラットフォームの立上げ

- ① 研究開発拠点
[LSTC]



共同研究プロジェクトの組成

- 海外学術研究機関・企業
 - ✓ 米・NSTCや白・IMECをはじめとする有志国・地域の研究機関・企業
- 国内学術研究機関・企業
 - ✓ 半導体ユーザー機関
 - ✓ デジタル設計関係機関
 - ✓ 半導体生産、製造装置・素材関係機関 等